

Grenzen der Miniaturisierung

Die Zukunft der Mikroelektronik

von

Christoph Wasshuber*

Unbestritten ist, daß die Mikroelektronik, und damit meine ich vor allem integrierte elektronische Schaltungen wie Prozessoren, Speicher oder ASICs (Application Specific Integrated Circuits - Anwender Spezifische Integrierte Schaltungen), einen entscheidenden Anteil am technologischen Fortschritt der letzten drei Jahrzehnte hatte. Die Revolution des Computers und in jüngerer Zeit des Internets sind an kaum einer Branche spurlos vorüber gegangen. Das Informationszeitalter wurde durch den Computer eingeläutet und der Computer ist die wohl prominenteste Anwendung mikroelektronischen Fortschritts.

Nicht allzu lange zurück, im Jahre 1947 entwickelten John Bardeen, William Shockley und Walter Brattain in den berühmten Bell-Laboratorien von AT&T (heute Lucent Technology), den Transistor, ein überlegener Ersatz für das Relais und die Elektronenröhre. Die Überlegenheit ist auf die kostengünstige Miniaturisierbarkeit, hohe Schaltgeschwindigkeit, niedrige Verlustleistung und hohe Zuverlässigkeit zurückzuführen. Etwa ein Jahrzehnt später im Sommer 1958 demonstrierte der bei Texas Instruments arbeitende Jack Kilby, daß mehrere elektronische Komponenten auf einem Substrat integriert werden können. Der integrierte Schaltkreis war geboren. Robert Noyce, bei Fairchild Semiconductor tätig, setzte durch die Entwicklung des heute in der Mikroelektronik allgegenwärtigen Planaren Herstellungsprozesses im Jahre 1959 einen weiteren entscheidenden Schritt.

Heute, nur vierzig Jahre später, werden routinemäßig mehrere Millionen Transistoren auf einem wenige Millimeter großen Stück Silizium gefertigt. Der Erfolg der Mikroelektronik resultierte also aus der beständigen Verkleinerung des Transistors bei gleichzeitiger Reduktion der Kosten pro Transistor. Zusätzlich wurde der Leistungsverbrauch gesenkt, und die Geschwindigkeit erhöht. Prozes-

soren die nur wenige Watt elektrische Leistung benötigen und mehrere hundert Megahertz Taktraten aufweisen sind schon lange keine Seltenheit. In den nächsten drei Jahren wird die Gigahertz-Grenze überschritten werden. Vergleichen Sie das einmal mit den Dinosauriern der Computerfrühzeit. Zum Beispiel der Röhrencomputer ENIAC (Electrical Numerical Integrator and Computer - Elektrischer Numerischer Integrator und Computer) aus dem Jahre 1945 verbrauchte 180.000 Watt und wurde mit einigen zehn Kilohertz Taktfrequenz betrieben. Von entscheidender praktischer Bedeutung war, daß Transistoren wesentlich zuverlässiger als Röhren und Relais funktionieren. So mußten bei der aus 18.800 Röhren bestehenden ENIAC jede Viertelstunde defekte Röhren ausgetauscht werden. Skaliert man das zu den heutigen Millionen Transistoren, dann käme man mit dem Austauschen gar nicht mehr nach. Der Miniaturisierungstrend hielt die letzten dreißig Jahre ungebrochen an und wird meist als Moore'sches Gesetz zitiert (siehe vorangehenden Artikel). Meines Erachtens ist das Moore'sche Gesetz zu einem guten Teil eine sich selbst erfüllende Prophezeiung, da die großen Halbleiterkonzerne ihre Produktionspläne nach diesem Gesetz ausgerichtet haben. Dennoch, dieser Trend ist ein Faktum und fordert die Frage heraus, wie lange diese Entwicklung weiter aufrechterhalten werden kann. Um gleich den aller größten Skeptikern den Wind aus den Segeln zu nehmen, die nächsten zwei Chip-Generationen sind im großen und ganzen gesichert. Damit meine ich, daß es keine fundamentalen Schwierigkeiten gibt. Probleme im Detail gibt es genug und die Kosten für neue Produktionsanlagen werden weiter steigen. Es machen sich auch heute schon störende Effekte verstärkt bemerkbar, die bei anhaltendem Miniaturisierungstrend stärker in den Vordergrund treten werden und schließlich die störungsfreie Funktion von integrierten Schaltungen gefährden.

Damit stellt sich die Frage: Wo liegen denn eigentlich die Grenzen der Miniaturisierung? Wie lange werden wir jeden dritte, vierte Monat einen neuen, schnelleren und besseren Prozessor oder größeren Speicher von der Industrie aufgetischt bekommen?

Daß dieses exponentielle Wachstum der Mikroelektronik irgendwo seine Grenzen haben muß, ist wohl jedem klar. Information kann nach heutigem Verständnis nicht schneller als die Lichtgeschwindigkeit transportiert werden. Und Bauteile kleiner als ein einzelnes Atom sind kaum vorstellbar. So beruhigend diese relativ weit entfernt liegenden physikalischen Grenzen sind, so unangenehm sind die Schwierigkeiten, die sich schon viel früher bemerkbar machen. Die auftretenden Probleme bei fortgeschrittener Strukturverkleinerung können in drei Bereiche gegliedert werden: der intrinsische Transistor, die Verbindungen der Transistoren und Bauelemente untereinander, und die Herstellung derartig kleiner Strukturen in hoch integrierten Schaltungen.

Problem: Stromverhältnis Ein/Aus

Der Transistor wird in der Digitaltechnik als Schalter verwendet. Es läßt sich damit Strom modulieren, also etwa ein- und ausschalten, und in dieser Weise können die beiden logischen Zustände 1 und 0 oder High und Low realisiert werden. Da der Transistor jedoch kein ideales Schaltelement ist, fließt auch im ausgeschalteten Zustand ein gewisser Leckstrom und im eingeschalteten Zustand kann nicht beliebig viel Strom über ihn geführt werden. Dieser Sachverhalt läßt sich in einem Stromverhältnis $I_{\text{ein}}/I_{\text{aus}} > 1$ quantifizieren. Idealerweise wäre I_{ein} unendlich groß und I_{aus} gleich Null. Tatsächlich wird dieser Quotient einen endlichen Wert größer Eins besitzen. Je kleiner dieses Modulationsverhältnis ist, desto ungünstiger und schwieriger wird die Erkennung des jeweiligen logischen Zu-

*Dr. Christoph Wasshuber, Technische Universität Wien, Fakultät für Elektrotechnik, Favoritenstraße 89/2/11, A-1100 Wien

standes. Nun zeigt sich, daß bei fortgeschrittener Verkleinerung des Transistors dieses Stromverhältnis sehr klein wird. Damit kann eine zuverlässige Erkennung von 0 oder 1 nicht mehr gewährleistet werden. Theoretische und experimentelle Untersuchungen zeigen, daß der intrinsische Transistor bis zu einer charakteristischen Gate-Länge von ca. 40 bis 20 Nanometern funktionstüchtig bleibt. Bei einer heutigen Gate-Länge von etwa 250 Nanometern ist hier ein Verkleinerungspotential für die nächsten zwei Jahrzehnte vorhanden. Um noch fortschrittlichere Transistoren zu fertigen, müssen andere physikalische Effekte, im besonderen quantenmechanische Effekte, ausgenützt werden. Die Devise lautet kleiner, schneller und leistungsärmer. Der Umstieg auf quantenmechanische Bauelemente hätte den Vorteil, daß deren Eigenschaften, im Gegensatz zu herkömmlichen Bauteilen, bei Verkleinerung besser werden, da quantenmechanische Phänomene für kleinere System immer deutlicher in Erscheinung treten. Zumeist geht auch eine zu begrüßende Leistungsverbrauchsreduktion und Geschwindigkeitserhöhung einher.

Alternativen zum MOSFET

Alternativen zum bewährten MOSFET (Metal Oxide Semiconductor Field Effect Transistor) sind zum Beispiel RTDs (Resonant Tunnel Diode), RSFQ (Rapid Single Flux Quantum)-Bauteile oder SET (Single Electron Tunnel)-Bauteile. Resonante Tunnelioden bestehen aus einem Potentialtopf der auf zwei Seiten mit Tunnelbarrieren berandet ist. RTDs können vertikal, durch Aufwachsen verschiedener Schichten, oder horizontal, durch Elektroden, die ein zweidimensionales Elektronengas beeinflussen, gefertigt werden. Diese Strukturen weisen ein oder mehrere ausgeprägte Stromresonanzen und zwei oder mehrere stabile Zustände auf. Im besonderen kann die Bi- oder Multistabilität für logische Funktionen und zur Informationsspeicherung ausgenützt werden. Die Vorteile von RTDs sind ihre hohe Operationsgeschwindigkeit, die weit in den Gigahertz-Bereich hineinreicht, und ihre Herstellbarkeit mit minimalen lateralen Strukturen von etwa 200 Nanometern. Das bedeutet: Es ist keine Nanolithographie notwendig. Dennoch benötigt man die

Fähigkeit, äußerst dünne Schichten, die über weite Strecken konstante Dicke aufweisen, zu fertigen. Die notwendige Schichtdickenkonstanz kann heute noch nicht über einen ganzen Wafer gewährleistet werden, wodurch Probleme bei hoch integrierten Schaltungen entstehen. RSFQs basieren auf supraleitenden quantenmechanischen Effekten und benützen Josephson Kontakte als ihre Schalter. Die Vorteile sind mögliche Schaltgeschwindigkeiten bis in den Terahertz-Bereich, geringer Leistungsverbrauch und keine Notwendigkeit für Nanolithographie. Der fundamentale Nachteil ist ihre Operationstemperatur, die üblicherweise 4 Kelvin (-269 Grad Celsius; flüssiges Helium) oder 77 Kelvin (-196 Grad Celsius; flüssiger Stickstoff) beträgt. Trotz jahrzehntelanger Forschungsprojekte von IBM in den Vereinigten Staaten und MITI (Ministry of International Trade and Industry - Ministerium für Internationalen Handel und Industrie) in Japan, die vor einigen Jahren gestoppt wurden, konnte kein Computer mit dieser Technologie realisiert werden. Entwicklungen gehen auf kleiner Flamme weiter.

Ein-Elektron-Schaltungen

In den letzten Jahren haben sich im besonderen die Ein-Elektron-Schaltungen als aussichtsreiche Kandidaten für eine Fortsetzung der Miniaturisierung in den Nanometerbereich und bis hin zu atomaren Abmessungen herauskristallisiert. SETs sind, verglichen zu RTDs und RSFQs, jüngerer Ursprungs und daher in ihrer Entwicklung noch nicht so weit gediehen. Der komplexeste SET Prototyp war ein 64bit Speicher von Hitachi im Jahre 1997. Die ersten SET Bauteile wurden vor etwa zehn Jahren entwickelt. Das Hauptaugenmerk wurde damals auf die Physik dieser neuartigen Bauteile gelegt. Heute, wo die Physik bis auf einige Detailfragen verstanden wird, und Experimente sowie erste Prototypen ihre prinzipielle Funktionstüchtigkeit demonstrieren, wird vermehrt auf Herstellungsmethoden und Schaltungsarchitekturen gedrängt. SETs beruhen auf der Coulomb-Blockade, die eine Konsequenz der Ladungsquantisierung ist. Sie ermöglicht die Kontrolle und gezielte Wechselwirkung von einzelnen Elektronen. Es kann somit mit einzelnen Elektronen gerechnet und Information ge-

speichert werden. Zum Vergleich: Heutige Bauelemente benötigen im besten Fall einige zehntausend, sehr oft aber einige Millionen Elektronen, um eine Informationseinheit zu speichern oder zu verarbeiten. Die grundlegenden Vorteile von SET-Bauteilen sind ihre extreme Miniaturisierbarkeit bis hin zu atomaren Abmessungen und ihr äußerst geringer Leistungsverbrauch. Obwohl sich auch eine beträchtliche Verbesserung der Geschwindigkeit gegenüber herkömmlichen Transistoren ergibt, ist dies nicht unbedingt ihre Stärke. Zwei Probleme plagen SETs. Zum einen ist Nanolithographie, also Strukturgrößen kleiner zehn Nanometer, für Raumtemperaturoperation ein Muß, zum anderen stören Ladungsfluktuationen, hervorgerufen durch Materialverunreinigungen, die Funktionsweise. Die Entwicklung und industrielle Einsatzfähigkeit von Nanolithographiemethoden ist meiner Meinung nach nur eine Frage der Zeit und des Geldes. Das fundamentalere Problem ist die hohe Ladungsempfindlichkeit, die auch in den EU-Projekten SETTRON (Single Electronics), CHARGE (Coulomb Blockade Applied to the Realization of Electronics) und FASEM (Fabrication and Architecture of Single Electron Memories) untersucht wird. Der Ladungsempfindlichkeit kann durch reinere Materialien und Herstellungsprozesse oder durch intelligente Schaltungstechnik begegnet werden. Untersucht man zum Beispiel die Anwendung von Ein-Elektron Schaltungen für Speicherbausteine, so kann gezeigt werden daß 1000mal kleinere, 1000mal schnellere und 1000mal weniger Leistung verbrauchende Speicherbausteine möglich sind. Dies sind aber bei weitem noch nicht die absoluten Grenzen.

Grenzen durch die Verbindungen unter den Transistoren

Neben dem aktiven Element, dem Transistor, spielen die Verbindungen unter den Transistoren eine nicht zu vernachlässigende Rolle. Wenn man sich vor Augen hält, daß die gesamte Verbindungslänge eines aus mehreren Millionen Transistoren bestehenden Prozessors einige Kilometer ausmacht, dann ist es verständlich, daß Laufzeiten und Verzerrungen, die durch diese Verbindungen verursacht werden, eine deutliche Grenze setzen. In den integrierten Schaltun-

gen der letzten Generation sind Laufzeitverzögerungen, hervorgerufen durch Verbindungen, von der gleichen Größenordnung wie Schaltverzögerungen durch die Transistoren selbst. Eine Verkleinerung der elektrischen Verbindungen, d.h. eine Reduktion der Querschnittsflächen der Verbindungen, kann jedoch nicht so leicht durchgeführt werden, da sich dadurch im gleichen Ausmaß der Widerstand, und damit die Signalverzögerung über das Produkt RC (Widerstand mal Kapazität) verschlechtert. Man könnte meinen, daß eine Verkleinerung der Transistoren auch eine Verkürzung der Verbindungen mit sich bringen müßte, da ja die Transistoren enger nebeneinander zu liegen kommen. Dies ist jedoch ein Trugschluß. Es stimmt zwar, daß lokale Verbindungen kürzer werden, zur gleichen Zeit werden jedoch auch mehr Transistoren auf ein Substrat gepackt, sodaß im allgemeinen die Chip-Fläche im besten Fall gleich bleibt, zu meist jedoch sogar größer wird. Dadurch verringert sich die längste kritische Verbindung in einer integrierten Schaltung von einer Generation zur anderen kaum. Wenn also die längsten Verbindungen, die natürlich für Laufzeitverzögerungen auch die problematischsten sind, nicht kürzer werden, können auch die Querschnitte nicht verkleinert werden. Man steht daher vor dem Dilemma, daß zwar die Transistoren verkleinert und damit beschleunigt werden können, die Verbindungen jedoch in ihren technischen Daten praktisch gleich bleiben müssen. Um dieses Problem zu beherrschen, müssen Verbindungen in mehreren Lagen geführt werden. Die unteren Lagen können mit geringerem Querschnitt ausgeführt werden, da sie für lokale Verbindungen herangezogen werden. Die weiter oben liegenden Verbindungen müssen einen zunehmend größeren Verbindungsquerschnitt haben, damit auch für längere Verbindungen eine annehmbare Laufzeit resultiert. Da die Lagen natürlich auch untereinander und mit den Transistoren verbunden werden müssen, können aus Platzmangel nicht beliebig viele Lagen übereinander gelegt werden. Zusätzlich bedeutet jede neue Lage weitere Produktionsschritte, die das Endprodukt verteuern. Es hat sich gezeigt, daß mehr als sieben Lagen nicht sinnvoll sind. Damit ist bereits abzusehen, daß das „Interconnect Problem“ viel früher die Leistung einer

integrierten Schaltung limitieren wird als der Transistor selbst. Entwickeln von IBM ist Ende 1997 ein Durchbruch gelungen. Sie konnten einen Herstellungsprozeß entwickeln, der anstatt dem üblichen Aluminium als metallisches Verbindungsmaterial das besser leitende Kupfer verwendet. Dadurch können Leitungen bei gleichbleibendem Widerstand im Querschnitt um etwa 40 Prozent reduziert werden. So schön dieser Fortschritt ist, er wird nur eine kurze Verschnaufpause bewirken. Ein weiterer Schritt, den spezifischen elektrischen Widerstand der Verbindungsleitungen herabzusetzen, ist derzeit kaum denkbar. Silber anstatt Kupfer einzusetzen brächte eine Verbesserung um gerade noch zehn Prozent. Damit bleibt dann nur mehr der Weg zur supraleitenden Verbindung, die bei heutigem Wissensstand nur mit entsprechender Kühlung zumindest mit flüssigem Stickstoff bei komplizierter Materialverarbeitung funktioniert.

Neue Konzepte: Optik und lokale Strukturen

Es gibt aber auch konzeptionell andere Verbesserungsansätze. So könnte man sich optische Verbindungen anstelle der metallischen Leitungen vorstellen. Hier gibt es jedoch Probleme mit der Miniaturisierung, dem Leistungsverbrauch und der geometrischen Ausrichtung von Sender und Empfänger. Es wurden auch aktive Leitungen vorgeschlagen. Leitungen die entweder konzentrierte oder verteilte aktive Elemente beinhalten, die das Signal, bevor es zur Unkenntlichkeit verzerrt wird, wieder aufbereiten und die ein schnelles Umladen parasitärer Kapazitäten gestatten. „Aktive“ Leitungen wären imstande, Leitungen mit größeren RC -Produkten, gleichbedeutend mit längeren und dünneren Leitungen, schneller umzuschalten. Aktive Leitungen würden jedoch die Komplexität integrierter Schaltungen erhöhen. Eine weitere Alternative ist der Umstieg von spannungsgesteuerten Leitungen auf stromgesteuerte, das heißt ein niederohmiger Entwurf statt eines hochohmigen. Sicherlich können mit besseren Layout-Programmen, die effizientere topologische Algorithmen verwenden, Verbindungslängen optimiert werden. Damit sind aber nur inkrementelle Verbesserungen erreichbar. Eine grundlegende Lösung des Verbin-

dungsproblems erreicht man nur durch in höherem Maße lokal organisierte Schaltungsarchitekturen. Architekturen mit hauptsächlich lokalen Verbindungen sind zum Beispiel zelluläre Automaten, neuronale Netzwerke, binäre Entscheidungsdiagramme und systolische Prozessoren. Diese würden zwar eine radikale Änderung im Schaltungsentwurf bedeuten, dafür würde aber das Verbindungsproblem drastisch entschärft werden.

Problem: Kostengünstige Massenfertigung

Das dritte fundamentale Problem ist die kostengünstige, reproduzierbare Massenherstellung immer kleinerer Strukturen. Die herkömmliche Methode, kleinste Strukturen von einer Maske auf das Werkstück zu übertragen, ist ein lithographischer Prozeß. Dieser ist ein Wechselspiel zwischen Belichtung einer beispielsweise 5:1 Maske über ein Linsensystem, Entwicklung der photoempfindlichen Schicht und Ätzen der freigelegten Stellen. Spätestens für Strukturen kleiner 0,13 Mikrometer wird diese Methode versagen, weil es für kurzwelligere Strahlung, die kleinere Strukturen ablichten könnten, kein vergleichbar einfaches Linsensystem, das für die Reduktion der 5:1 Maske notwendig ist, gibt. Daher wird schon seit längerer Zeit fieberhaft an möglichen Alternativen geforscht. Würden 1:1 Masken verwendet werden, könnte man auf das Linsensystem verzichten. Dann wird jedoch die Herstellung der Maske an sich zum Problem. Mögliche Strahlungsquellen sind Röntgenstrahlung, oder EUV (Extreme Ultraviolet). Für EUV gibt es ein Spiegelsystem, das die Funktion des Linsensystems übernehmen kann. Es handelt sich dabei um sphärische Spiegel die aus mehreren Schichten aufgebaut sind, und damit große Herstellungsprobleme verursachen. Sehr kleine Strukturen können mit Elektronenstrahlen oder Ionenstrahlen geschrieben werden. Diese Verfahren sind jedoch linear, d.h. ein Strahl muß jede Strukturkante nachfahren, und benötigen daher sehr lange zur Belichtung größerer Gebiete. Damit kann keine wirtschaftliche Massenfertigung aufgebaut werden. Es ist denkbar, daß viele hunderte Strahlen gleichzeitig schreiben, aber diese Ideen stecken erst in den Kinderschuhen. Prinzipiell sind Herstell-

lungsmethoden bis zu atomaren Abmessungen bekannt. So wurde mittels STM (Scanning Tunneling Microscope - Rastertunnelmikroskop) und AFM (Atomic Force Microscope - Atomkraftmikroskop) die genaue Positionierung von mehreren einzelnen Atomen demonstriert. Von einem industriellen Einsatz sind diese Verfahren allerdings mehrere Jahrzehnte entfernt. Es gibt noch eine Vielzahl anderer Methoden die Strukturen im Nanometerbereich erzeugen können. Alle befinden sich im Experimentalstadium. Man sieht, daß wir noch nicht an eine undurchdringbare Mauer anlaufen, aber der Weg beginnt steiler zu werden. Damit werden sich die Kosten weiter erhöhen, und der Fortschritt wird etwas gebremst werden. In letzter Konsequenz entscheiden marktwirtschaftliche Überlegungen. Selbst wenn ein Baustein herstellbar ist und gut funktioniert, wird er auch verkauft werden? Eine Halbleiterfabrik am Stand der Technik kostet heute eine Milliarde Dollar; Kosten weiter steigend. Diese finanziellen Gegebenheiten favorisieren den Fortbestand herkömmlicher Herstellungstechnologien. Leistungssteigerungen sind auch auf andere

Art und Weise möglich, und bedingen nicht immer neue Bauteile und neue Herstellungsmethoden. Eine bessere Architektur oder eine andere Repräsentierung logischer Zustände, zum Beispiel durch Pulse anstatt konstanter Signalniveaus, asynchroner anstatt synchroner Logik, mehrwertiger anstatt zweiwertiger Logik, und nicht zuletzt bessere Software, die einen effizienteren Nutzen aus der Hardware zieht, können Wunder wirken.

Es läßt sich daher abschließend feststellen, daß das exponentielle Wachstum für das nächste Jahrzehnt gesichert ist. Darüber hinaus gibt es für alle Problembereiche eine Vielzahl möglicher Lösungsvorschläge. Es hat sich davon noch keiner als der Favorit herauskristallisiert. Es läßt sich aber allein an der Existenz derartiger Lösungsvarianten bereits erkennen, daß auch für das nächste Jahrhundert genug Raum für den Fortschritt der Mikroelektronik vorhanden ist. Sie werden also auch in Zukunft jedes halbes Jahr einen neuen Computer kaufen müssen, um die letzte, schnellste und leistungsfähigste Informationsverarbeitungsmaschine Ihrer eigenen nennen zu dürfen. ☛

Kurzmeldungen und Notizen

Sieg für Freiburger Handlungsplanungssystem

Das Planungssystem IPP der Fakultät für Angewandte Wissenschaften (Universität Freiburg) belegte in einer Kategorie eine Wettbewerbs verschiedener Planungssysteme den ersten Platz. In einer weiteren Kategorie teilte es sich den ersten Platz mit drei anderen Systemen. Der Wettbewerb fand im Juni im Rahmen der internationalen Tagung zum Thema „Handlungsplanung in der Künstlichen Intelligenz (Artificial Intelligence Planning Systems)“ an der Carnegie Mellon University in Pittsburgh statt. Fünf Forschergruppen aus England, Deutschland, den USA und Venezuela beteiligten sich an dem erstmals durchgeführten Wettbewerb. IP entstand in der Arbeitsgruppe von Professor Bernhard Nebel und wurde maßgeblich von Dr. Köhler entwickelt. Bei dem Forschungsgebiet „Handlungsplanung“ geht es darum, je nach Zielvorgabe die für das Erreichen des Ziels notwendigen Tätigkeiten in eine sinnvolle Reihenfolge zu bringen. Eine Aufgabe könnte etwa sein, einen Plan für das Zusammenetzen eines Geräts in möglichst wenig Arbeitsschritten zu erzeugen. Das Institut beschäftigt sich unter anderem momentan mit der Aufgabe, ein Modell zu entwickeln, das Gebäudeaufzügen ermöglicht, schnell ihr Ziel zu erreichen.

Workflow- und Dokumenten-Management Stark bei Banken, Versicherungen, öffentlicher Verwaltung

Im Bereich des Workflow- und Dokumenten-Managements zeichnen sich neue Trends ab. Der künftige Einsatz von Dokumenten-Management-Systemen wird weit über reine Archivzwecke hinausgehen. Die meisten Unternehmen nutzen die Systeme, um standardisierte Informationsflüsse und Informationsgewinnungsmöglichkeiten, vor allem zwischen räumlich weitverteilten Standorten, zu ermöglichen. Inter- und Intranet werden diese Entwicklung weiter beschleunigen und für eine steigende Nachfrage sorgen. Zu diesen Annahmen kommt die Marktstudie „Dokumenten- und Workflow-Management-Systeme“, die jetzt das Fraunhofer Institut für Arbeitswirtschaft und Organisation (IAO) veröffentlichte. Der Markt der Dokumenten-Management-Systeme expandiert. So ergeben erste Abschätzungen für das Jahr 1997 auf dem europäischen Markt ein Zuwachs von 24 Prozent. Mit 4,5 Milliarden Mark

an Gesamtausgaben wird in Europa doppelt so viel wie in der asiatisch-pazifischen Region für Imaging, Archiv- und Workflow-Systeme, Lösungen für COLD, Full-Text-Retrieval, Groupware-Systeme und dazugehörige Dienstleistungen ausgegeben. Deutsche Firmen, zusammen mit Firmen aus der Schweiz und Österreich, stellen 33 Prozent der Nachfrage. Die Käufer von Dokumenten- und Workflow-Management-Systemen kommen mit insgesamt 57 Prozent aus den Branchen Banken, Versicherungen, öffentliche Verwaltung und Gesundheitswesen.

Die Marktstudie befaßt sich mit technischen und organisatorischen Aspekten des Dokumenten- und Workflowmanagements. Sie untersucht auch 94 Produkte von 79 Herstellern.

Informationen: Christoph.Altenhofer@iao.fhg.de rhk ☛

Mannheim: Diplom-Studiengang Mathematik/Informatik

Die Fakultät für Mathematik und Informatik der Universität Mannheim startet im kommenden Wintersemester den neuen integrierten Diplom-Studiengang „Mathematik/Informatik“. Sie wurde bei ihrer Entscheidung unter anderem von Prof. Dr. Hartmut Weule, dem ehemaligen Forschungschef der Daimler-Benz AG, unterstützt. Weule befand, daß „die in der industriellen Forschung geforderten Höchstleistungen nur mit zunehmendem Einsatz mathematischer Methoden erfüllt werden können.“ Informationen unter: waha@verwaltung.uni-mannheim.de