

Konzeptionierung und Entwicklung einer Hochspannungs Source-Measurement-Unit

DIPLOMARBEIT

Ausgeführt zum Zwecke der Erlangung des akademischen Grades eines
Diplom-Ingenieurs (Dipl.-Ing.)

unter der Leitung von
Univ.-Prof. Dipl.-Ing. Dr.techn. Michael Waltl
und
Florian Wimmer, BSc.
Univ.-Ass. Dipl.-Ing. Dr.techn. Bernhard Ruch

eingereicht an der
Technischen Universität Wien
Fakultät für Elektrotechnik und Informationstechnik
Institut für Mikroelektronik

von
Florian Gruber, BSc.
Matr.Nr.: 11779666

Wien, Mai 2025

Vorwort und Danksagung

Die vorliegende Diplomarbeit wurde parallel zu meiner beruflichen Tätigkeit verfasst und stellt den Abschluss eines intensiven Studiums dar, in dem ich sowohl fachlich als auch persönlich zahlreiche wertvolle Erfahrungen sammeln konnte. Die gleichzeitige Bearbeitung der Arbeit neben einer Vollzeitbeschäftigung stellte eine besondere Herausforderung dar, die ohne die Unterstützung meines persönlichen und beruflichen Umfelds in dieser Form nicht möglich gewesen wäre.

Mein Dank gilt dem gesamten Betreuerteam – insbesondere Herrn Prof. Walzl, der diese Arbeit trotz eines dichten Zeitplans mit seiner fachlichen Expertise maßgeblich begleitet hat. Ebenso danke ich Florian Wimmer für seine engagierte Unterstützung und die zahlreichen spontanen Besprechungen, die wesentlich zum Fortschritt dieser Arbeit beigetragen haben.

Ein besonderer Dank gilt auch meinem Vorgesetzten und langjährigen Wegbegleiter Harald Weinmeier, der mir von Beginn an mit seinem umfangreichen Erfahrungsschatz zur Seite stand und mich insbesondere in der konzeptionellen Phase dieser Entwicklung mit konstruktiven Rückmeldungen begleitet hat.

Für die beständige Unterstützung im privaten Umfeld möchte ich mich bei meiner Lebensgefährtin Katharina Pölzer bedanken. Sie war mir in dieser intensiven Zeit eine große Stütze und hat darüber hinaus auch tatkräftig bei der Bestückung der Leiterplatten mitgewirkt.

Mein Dank gilt außerdem meiner gesamten Familie sowie meinen Freunden und Bekannten, die mich während des gesamten Studiums begleitet und motiviert haben. Ohne ihren Rückhalt wäre dieser Weg deutlich schwerer gewesen.

Nicht zuletzt möchte ich mich bei allen Lehrenden bedanken, die mir während meines Studiums ein fundiertes Fachwissen vermittelt und mir damit die Möglichkeit gegeben haben, mich tiefer mit den für diese Arbeit relevanten Themen auseinanderzusetzen. Dieses Wissen bildet heute die Grundlage meiner beruflichen Tätigkeit und konnte im Rahmen dieser Diplomarbeit erfolgreich angewandt werden.

Kurzfassung

Die fortschreitende Entwicklung moderner Halbleitertechnologien stellt wachsende Anforderungen an die Genauigkeit hochspannungsbasierter Charakterisierungsmethoden, etwa unter Verwendung von High Voltage Source-Measurment-Units (HV-SMUs). Sie stellen essenzielle Werkzeuge für die präzise Charakterisierung von Transistoren während ihrer Entwicklungsphase dar, indem sie das elektrische Verhalten unter realitätsnahen Betriebsbedingungen detailliert erfassen. Dadurch leisten sie einen wesentlichen Beitrag zur gezielten Optimierung und Weiterentwicklung moderner Halbleiterbauelemente.

Klassische HV-SMUs sind in ihrer Dynamik stark eingeschränkt und unterstützen in der Regel lediglich niederfrequente Messungen mit Bandbreiten bis zu 10 kHz. Diese Arbeit adressiert diese Einschränkung durch die Konzeption und Entwicklung eines Prototypen einer breitbandigen HV-SMU, die Spannungen bis ± 1 kV mit einer nutzbaren Bandbreite von 100 kHz erzeugt und gleichzeitig präzise Strommessungen in den Sub-Nanoamperebereich in mehreren Pfaden ermöglicht.

Die entwickelte Lösung umfasst drei voneinander unabhängig steuerbare Ausgangskanäle (± 1 kV, ± 150 V, ± 150 V), eine differenzielle Strommessung sowie eine Ansteuerung über ± 5 V-Steuersignale. Der Entwurf basiert auf eigenständiger Konzeption, vor allem anhand eigener Simulationsmodelle mit LTspice.

Nach entsprechender Umsetzung des Schaltplans inklusive Layout in EAGLE wurde ein funktionsfähiger Prototyp gefertigt, bestückt, in Betrieb genommen und weiterentwickelt. Die Messergebnisse dieses Standes belegen die grundsätzliche Funktionsfähigkeit und stellen eine Grundlage für weiterführende Optimierungen dar. Damit leistet die Arbeit einen Beitrag zur Entwicklung schneller HV-Messtechnik für künftige Anforderungen in Forschung und Industrie.

Abstract

The continuous development of modern semiconductor technologies imposes increasing demands on the accuracy of high-voltage-based characterization methods, such as those utilizing HV-SMUs. These methods are essential tools for the precise characterization of transistors during their development phase, as they enable detailed measurements of the electrical behavior under realistic operating conditions. As a result, they make a significant contribution to the targeted optimization and further development of modern semiconductor devices.

Classic HV-SMUs are severely limited in terms of their dynamics and typically only support low-frequency measurements with bandwidths up to 10 kHz. This work addresses this limitation by the design and development of a wideband HV-SMU, capable of generating voltages up to ± 1 kV with a usable bandwidth of 100 kHz, while simultaneously enabling precise current measurements in the sub-nanoampere range across multiple paths.

The developed solution includes three fully independently controllable output channels (± 1 kV, ± 150 V, ± 150 V), differential current measurement, and control via ± 5 V input signals. The design is based on an independent concept, primarily relying on custom simulation models created using LTspice.

Following the implementation of the circuit diagram, including the layout in EAGLE, a functional prototype was built, assembled, commissioned, and further developed. The measurement results from this prototype demonstrate its basic functionality and provide a foundation for further optimization. Thus, this work contributes to the development of fast high-voltage measurement technology for future research and industrial applications.

Inhaltsverzeichnis

1. Einleitung	1
2. Grundlagen	4
2.1. Technische Funktionalitäten einer HV-SMU	4
2.2. Anwendungsgebiete	6
2.3. Stand der Technik	7
3. Anforderungen und Spezifikation	8
4. Konzept	10
4.1. Halbbrücken	11
4.1.1. Signalverstärkung und galvanische Trennung	12
4.1.2. Vorstufe	14
4.1.3. Leistungsausgang	15
4.1.4. Strombegrenzung	16
4.2. Vollbrücke	16
4.2.1. Signalverstärkung	17
4.2.2. Vorstufe	18
4.2.3. Leistungsausgang	19
4.2.4. Strombegrenzung	20
4.3. Strommessung	21
4.4. Versorgung	22
5. Layout	25
5.1. Elektronische Betrachtung	25
5.2. Mechanische Betrachtung	26
5.3. Bauteilplatzierung	27
6. Hardwareentwicklung und Inbetriebnahme	29
6.1. Bestückprozess	29
6.2. Testsetup	30
6.3. Entwicklungsphase	31
7. Modellierung und Testszenarien	33
7.1. Halbbrücken	34
7.1.1. Verstärkerstufe	35
7.1.2. Strombegrenzung	36
7.2. Vollbrücke	36
7.2.1. Verstärkerstufe	36
7.2.2. Strombegrenzung	37

7.3. Strommessung	38
8. Ergebnisse und Diskussion	40
8.1. Halbbrücken	40
8.1.1. Verstärkerstufe	40
8.1.2. Strombegrenzung	44
8.2. Vollbrücke	47
8.2.1. Verstärkerstufe	47
8.2.2. Strombegrenzung	54
8.3. Strommessung	55
9. Zusammenfassung und Ausblick	67
A. Thermomessungen	69
A.1. Vollbrücke Nennbetrieb AC	69
A.2. Vollbrücke Nennbetrieb DC	69
A.3. Vollbrücke Überlast DC	70
A.4. Halbbrücke Nennbetrieb AC	71
A.5. Halbbrücke Überlast AC	71
B. Schaltplan	72
C. Maßnahmenkatalog	77
Literaturverzeichnis	78

Abkürzungsverzeichnis

ADC	Analog-Digital-Wandler
DUT	Device Under Test
FC	Floating Common
FET	Feldeffekttransistor
FVMI	Force Voltage Measure Current
GaN	Galliumnitrid
HV-SMU	High Voltage Source-Measurment-Unit
IGBT	Insulated Gate Bipolar Transistor
OPV	Operationsverstärker
PCB	Printed Circuit Board
PCBA	Printed Circuit Board Assembly
SiC	Siliziumcarbid
SMD	Surface Mounted Device
SNR	Signal-to-noise ratio
THT	Through-Hole Technology
U-I	Spannung-Strom

Abbildungsverzeichnis

2.1. Blockschaltbild einer typischen HV-SMU.	5
3.1. 19-Zoll Rack der Firma Schroff.	9
4.1. Blockschaltbild mit Details.	11
4.2. Signalverstärkung (und galvanische Trennung) der Stellsignale für die Halbbrücken (blau strich-punktiert) und Vollbrücke (rot strichliert). . .	13
4.3. AMC1350 Typical Application aus dem Datenblatt.	13
4.4. Vorstufe (blau strich-punktiert), Leistungsausgang (grün strichliert lang), Strombegrenzung (rot strichliert kurz) sowie Versorgung der Halbbrücken. 14	
4.5. Vorstufe (blau strich-punktiert), Leistungsausgang (grün strichliert lang), Strombegrenzung (rot strichliert kurz) sowie Versorgung der Vollbrücke. 18	
4.6. Kaskade der p-Kanal MOSFETs der Vollbrücke.	20
4.7. Strommessung.	21
4.8. Versorgung der HV-SMU.	23
4.9. Gleichrichtung und Verdopplung der Netzspannung.	23
5.1. Kühlkörper für die TO-247 Transistoren und TO-220 Leistungswiderstände. 26	
5.2. Leiterplattenansichten Prototyp 2.	28
6.1. Eindrücke vom Bestückprozess und der fertigen Assemblierung.	29
6.2. Notwendige Modifikationen im ersten Prototypen der HV-SMU.	31
7.1. Simulationsfile der Halbbrücke in LTspice.	35
7.2. Simulationsfile der Vollbrücke in LTspice.	37
7.3. Simulationsfile der Strommessung in LTspice.	39
8.1. Ergebnisse zur statischen Analyse der Halbbrücke.	42
8.2. Bode-Diagramm der Halbbrücke bei einer Vorgabe von $U_{DUT} = \pm 150$ V (Peak-Peak); Referenz Betragsgang entspricht der Amplitude im statischen Leerlaufbetrieb; Referenz Phasengang entspricht dem Signal der Vorstufe.	44
8.3. Negativer Eingriffspunkt der Strombegrenzung abhängig vom Stellsignal; standardmäßig bei $R_{DUT} = 100 \Omega$	47
8.4. Ergebnisse zur statischen Analyse der Vollbrücke.	49
8.5. Ergebnisse zur dynamischen Analyse der Vollbrücke: Betragsgänge für zwei unterschiedliche DUT-Spannungen.	51
8.6. Oszilloskop-Aufnahme: beinahe ± 800 V @ 100 kHz am Ausgang der Vollbrücke mit $R_{DUT} = 100 \text{ k}\Omega$	52
8.7. Oszilloskop-Aufnahme: Unerwünschte Oszillationen im Bereich von 50 kHz bei Betrieb der Vollbrücke mit $R_{DUT} = 100 \text{ k}\Omega$	53

8.8. Oszilloskop-Aufnahme: Aktive Strombegrenzung reduziert die Spannung am $R_{DUT} = 10 \Omega$ bei $f = 100 \text{ kHz}$	55
8.9. Fehler der Strommessung in Simulation und am realen Aufbau vom pico- bis in den milli-Ampere Bereich; Rohdaten aus Tabelle 8.10.	58
8.10. Fehler der Strommessung in Simulation abhängig der Shunt-Spannung; Rohdaten aus Tabelle 8.10.	58
8.11. Fehler der Strommessung im statischen Vollbrückenbetrieb bei $U_{DUT} = 800 \text{ V}$; Rohdaten aus Tabelle 8.11.	59
8.12. Frequenzabhängige Abweichung der Strommessung zu den berechneten Werten bei $\pm 63 \mu\text{A}$ und $\pm 8 \text{ mA}$	62
8.13. Oszilloskop-Messungen am realen Aufbau: Frequenzabhängige Störeinflüsse bei der Strommessung mit $I_{DUT} = 63 \mu\text{A}$	63
8.14. Untersuchung parasitärer Kopplungseffekte bei der Strommessung. . . .	65
A.1. Wärmebildaufnahme Vollbrücke Nennbetrieb AC.	69
A.2. Wärmebildaufnahme Vollbrücke Nennbetrieb DC.	69
A.3. Wärmebildaufnahme Detail Vollbrücke Nennbetrieb DC.	70
A.4. Wärmebildaufnahme Vollbrücke Überlast DC.	70
A.5. Wärmebildaufnahme Halbbrücke Nennlast AC.	71
A.6. Wärmebildaufnahme Halbbrücke Überlast AC.	71

Tabellenverzeichnis

3.1. Technische Übersicht der HV-SMU	8
6.1. Verwendete Laborinstrumente.	30
7.1. Übersicht der simulierten Schaltungsteile und Testszenarien.	34
7.2. Testszenarien für die Verstärkerstufe der Halbbrücken.	35
7.3. Testszenarien für die Strombegrenzung der Halbbrücken.	36
7.4. Testszenarien für die Verstärkerstufe der Vollbrücke.	38
7.5. Testszenarien für die Strombegrenzung der Vollbrücke.	38
7.6. Testszenarien für die Strommessung der Vollbrücke.	39
8.1. Statischer Betriebsfall der Halbbrücke: Vergleich von Simulation und Messung im Leerlauf und unter ohmscher Last.	41
8.2. Eingriffsschwellen der Strombegrenzung bei statischer Ansteuerung der Halbbrücke und verschiedenen DUT-Widerständen.	45
8.3. Eingriffsschwellen der Strombegrenzung bei sinusförmiger Ansteuerung der Halbbrücke und verschiedenen DUT-Widerständen.	46
8.4. Statischer Betriebsfall der Vollbrücke: Vergleich von Simulation und Messung im Leerlauf und unter ohmscher Last (100 k Ω).	48
8.5. Frequenzabhängiger Verlauf der Ausgangsspannung $U_{DUT,pp}$ bei Ansteue- rung der Vollbrücke mit ± 200 V. Vergleich von Messung und Simulation im Leerlauf und bei ohmscher Last (100 k Ω).	50
8.6. Frequenzabhängiger Verlauf der Ausgangsspannung $U_{DUT,pp}$ bei Ansteue- rung der Vollbrücke mit ± 1 kV. Vergleich von Messung und Simulation im Leerlauf und bei ohmscher Last (100 k Ω).	51
8.7. Eingriffsschwellen der Strombegrenzung bei statischer Ansteuerung der Vollbrücke und verschiedenen DUT-Widerständen.	54
8.8. Eingriffsschwellen der Strombegrenzung bei dynamischer Ansteuerung der Vollbrücke und verschiedenen DUT-Widerständen.	55
8.9. Übersicht der Testfälle zur statischen Analyse der Strommessung mit unterschiedlichen DUT- und Shunt-Widerständen.	57
8.10. Vergleich der Strommessung in Simulation und realem Aufbau mit rela- tiven Fehlern. Farbige Zellen markieren erhöhte Abweichungen.	57
8.11. Simulierte und gemessenen Stromwerte im statischen Vollbrückenbetrieb bei $U_{DUT} = 800$ V für verschiedene DUT- und Shunt-Widerstände.	59
8.12. Simulationsergebnisse der Strommessung bei positiver Halbwelle und konstanter Shunt-Spannung; $U = \pm 800$ V bei 10 kHz.	60
8.13. Messwerte der Strommessung bei positiver und negativer Halbwelle für verschiedene Widerstände bei $U = \pm 800$ V @ 10 kHz.	61
C.1. Maßnahmenübersicht	77

1. Einleitung

Die kontinuierliche Weiterentwicklung von Halbleiterbauelementen, insbesondere im Bereich der Leistungselektronik, erfordert immer präzisere Messmethoden zur elektrischen Charakterisierung. Anwendungen wie Automobilität, Industrie oder moderne Energieumwandlungssysteme stellen hohe Anforderungen an die Qualität und Leistungsfähigkeit der verwendeten Komponenten. Neben klassischen Kenngrößen wie Durchbruchspannung oder Leckstrom rückt zunehmend auch das frequenzabhängige Verhalten der Bauteile in den Fokus – insbesondere bei steigenden Schaltfrequenzen und daraus resultierenden parasitären Effekten [1].

Zur Erfassung dieser Kenngrößen werden häufig sogenannte High Voltage Source-Measurment-Units (HV-SMU) eingesetzt. Diese Geräte vereinen eine steuerbare Hochspannungsquelle mit einer hochauflösenden Strom- und Spannungsmessung in einem kompakten System. Sie ermöglichen die Erfassung von Spannung-Strom (U-I)-Kennlinien, Leckströmen oder isolationsrelevanten Parametern unter Hochspannungsbedingungen und stellen damit ein zentrales Werkzeug in der Forschung, Entwicklung und Qualitätssicherung dar [2].

Allerdings zeigen marktübliche HV-SMUs – beispielsweise Systeme von Keithley – signifikante Einschränkungen hinsichtlich der dynamischen Eigenschaften. Diese Geräte sind primär für statische oder niederfrequente Charakterisierungen konzipiert und erreichen in typischen Konfigurationen nur eine nutzbare Bandbreite im Bereich von wenigen bis einigen 10 kHz [3]. Eine genaue, frequenzabhängige Charakterisierung von Hochspannungs-Bauteilen, wie sie in modernen Anwendungen zunehmend notwendig wird, ist damit kaum realisierbar. Insbesondere bei neuen Materialtechnologien wie Siliziumcarbid (SiC) oder Galliumnitrid (GaN), die häufig in Hochfrequenz-Schaltanwendungen eingesetzt werden, besteht ein wachsender Bedarf an breitbandigen HV-Messsystemen [4].

Ziel dieser Arbeit ist daher die Konzeption, Entwicklung und prototypische Umsetzung einer neuartigen HV-SMU, die Spannungen bis ± 1 kV bei einer nutzbaren Bandbreite von 100 kHz erzeugen und gleichzeitig präzise Strommessungen ermöglicht. Die geplante HV-SMU soll folgende Anforderungen erfüllen:

- Generierung und Ausgabe einer Hochspannung von ± 1 kV mit einer Bandbreite von 100 kHz, steuerbar über ein Niedervolt-Signal
- Zwei zusätzliche Ausgangskanäle mit ± 150 V bei gleicher Bandbreite, jeweils separat steuerbar über ein Niedervolt-Signal
- Hochpräzise, differenzielle Strommessung im Hochspannungspfad

Zur Umsetzung dieses Ziels wurden bestehende Konzepte - sowohl kommerzielle HV-SMUs als auch frei verfügbare DIY-Lösungen - systematisch untersucht und mittels LTspice simulativ analysiert. Aufgrund der dabei identifizierten Limitierungen hinsichtlich Bandbreite und Ausgangsstabilität wurde ein neues Schaltungskonzept entwickelt, das durch gezielte Verstärkerarchitekturen und optimiertes Layout höhere Frequenzbereiche bei gleichzeitiger Hochspannungsfähigkeit ermöglicht.

Nach Abschluss der konzeptionellen Entwicklung wurde der finale Schaltplan und das Layout in EAGLE umgesetzt, wobei alle relevanten normativen und sicherheitstechnischen Anforderungen - wie worst case Spannungs- und Strombelastungen der verwendeten Bauteile, Mindestisulationsabstände, thermische Belastbarkeit der Komponenten und effiziente Wärmeabfuhr - berücksichtigt wurden. Die anschließende Fertigung, Bestückung und Inbetriebnahme des Prototyps dienten der experimentellen Verifikation der elektrischen Parameter.

Die vorliegende Arbeit stellt somit einen Beitrag zur Erweiterung bestehender HV-Messtechnik um ein frequenzfähiges, kompaktes Messsystem dar. Da es sich um eine Neuentwicklung handelt, basiert der Großteil der Ausarbeitung auf eigenen Simulationen und praktischen Tests. Die herangezogene Literatur dient primär zur Einordnung grundlegender Konzepte der Verstärkertechnik und Leistungselektronik.

Gliederung der Arbeit

In Kapitel 2 werden die grundlegende Funktionsweise und typische Einsatzbereiche von HV-SMUs erläutert. Anschließend erfolgt eine Analyse des aktuellen Stands der Technik, bei der insbesondere auf die technologischen Begrenzungen, wie die eingeschränkte Bandbreite, eingegangen wird.

Kapitel 3 befasst sich mit der Definition der technischen Anforderungen an das zu entwickelnde System. Diese werden in Form einer strukturierten Spezifikationstabelle zusammengefasst. Darüber hinaus werden sicherheitsrelevante Aspekte wie Spannungsabstände, Strombegrenzungen, Interlock-Schaltungen sowie die Einhaltung normativer Vorgaben behandelt.

Das in dieser Diplomarbeit entwickelte neuartige Konzept wird in Kapitel 4 ausführlich erläutert. Zunächst wird die Systemarchitektur im Sinne der gewählten Topologie vorgestellt, bevor auf die einzelnen Funktionsblöcke der Schaltung detailliert eingegangen wird. Im Zuge dieser Aufarbeitung werden auch die verwendeten Leistungshalbleiter sowie weitere kritische Komponenten näher betrachtet.

Das Platinendesign wird - unter Berücksichtigung relevanter Aspekte wie Isolationsabstände und thermisches Verhalten - in Kapitel 5 diskutiert.

In Kapitel 6 wird die Inbetriebnahme des ersten Prototyps detailliert beschrieben. Der Abschnitt umfasst den physikalischen Aufbau inklusive einer Tabelle aller verwendeten Laborinstrumente. Darüber hinaus werden die im Entwicklungsverlauf vorgenommenen

Änderungen und Optimierungen zwischen der ersten (P1) und der zweiten Prototypen-version (P2) systematisch dokumentiert.

In Kapitel 7 steht die modellbasierte Simulation des Gesamtsystems mittels LTspice im Fokus. Dabei werden sämtliche im Rahmen dieser Diplomarbeit durchgeführten Simulationen dokumentiert sowie die zugrunde liegenden Modellannahmen, Parameter und Approximationsverfahren detailliert erläutert.

Die Ergebnisse aus Simulation und Messungen am realen Aufbau der in Kapitel 7 definierten Testszenarien werden in Kapitel 8 dokumentiert und analysiert. Dazu zählen unter anderem das statische und dynamische Verhalten der Vollbrücke sowie der Halbbrücken – einschließlich Bode-Diagrammen –, das Reaktionsverhalten der integrierten Strombegrenzung in den Hochspannungspfaden sowie umfassende Analysen der Strommessung hinsichtlich Genauigkeit, Störfestigkeit und Bandbreite. Abweichungen zwischen Simulation und Messung werden systematisch aufgearbeitet, interpretiert und hinsichtlich möglicher Ursachen kritisch diskutiert.

Abschließend werden in Kapitel 9 die Limitierungen und weiteren Beobachtungen zum aktuellen Entwicklungsstand des ersten Prototypen zusammengefasst und diskutiert. Abschließend wird ein Ausblick auf potenzielle Weiterentwicklungen gegeben, insbesondere im Hinblick auf Optimierungspotenziale hinsichtlich Bandbreite, Modularität und Messgenauigkeit.

Im Anhang finden sich sowohl Thermomessungen des Prototypen (Anhang A), als auch der Schaltplan des zweiten Prototypen (Anhang B) sowie ein detaillierter Maßnahmenkatalog (Anhang C) des ersten Prototypen.

2. Grundlagen

Das nachfolgende Kapitel widmet sich einer umfassenden Darstellung der wesentlichen Merkmale und Einsatzmöglichkeiten von HV-SMUs. Zur praxisnahen Einordnung werden zwei repräsentative Systeme untersucht: ein industriell gefertigtes Modell von Keithley sowie ein offen zugängliches DIY-Konzept. Im Fokus der Betrachtung stehen dabei aktuelle technische Grenzen, insbesondere hinsichtlich Bandbreite, Messgenauigkeit und der Eignung für dynamische Prüfaufgaben.

2.1. Technische Funktionalitäten einer HV-SMU

Eine HV-SMU dient, wie bereits in der Einleitung erläutert, der elektrischen Charakterisierung von Hochspannungs-Halbleiterbauelementen. Sie ermöglicht sowohl statische Messungen (z. B. zur Ermittlung von Leckströmen oder Durchbruchspannungen) als auch dynamische Untersuchungen (etwa im Hinblick auf Schaltverhalten oder frequenzabhängige Effekte). Das zu untersuchende Bauelement - das sogenannte Device Under Test (DUT) - wird dabei direkt an die Ausgänge der HV-SMU angeschlossen und mit vordefinierten Spannungsverläufen beaufschlagt. Diese Spannungen werden über Niederspannungs-Stellsignale vorgegeben, die intern verstärkt und auf Hochspannung transformiert werden. Die durch das DUT fließenden Ströme werden mit hoher Präzision gemessen und zur späteren Auswertung gespeichert.

Die im Rahmen dieser Arbeit entwickelte HV-SMU verfügt über drei unabhängig steuerbare Hochspannungsausgänge, die zur gezielten Ansteuerung der Anschlüsse eines Feldeffekttransistors (FETs) - typischerweise Drain, Gate und Bulk jeweils im Bezug auf den Source-Anschluss - verwendet werden. Für den Ausgang zum Drain ist eine eigene Messstufe implementiert, um den Strom exakt erfassen zu können. Die entwickelte Lösung ist modular einsetzbar und kann in weiteren Designstufen auch in anderen Kanälen implementiert werden.

Das nachfolgende Blockschaltbild (vgl. Abbildung 2.1) zeigt die zentralen Funktionsblöcke einer typischen HV-SMU:

- a) **Steuer- und Messeinheit:** Die Steuerung erfolgt üblicherweise durch einen Mikrocontroller oder ein vergleichbares digitales System. Diese Einheit erzeugt die Stellsignale, verarbeitet die Strommessdaten und verwaltet deren Speicherung. Eine Schnittstelle zur Datenübertragung (z. B. USB) ermöglicht die externe Auswertung auf einem PC oder Messsystem.
- b) **Verstärkerstufe:** Die Verstärkersektion übernimmt die Umsetzung der Niederspannungssignale in hochspannungsfähige Ausgänge (z. B. bis ± 1 kV). Dies erfolgt ty-

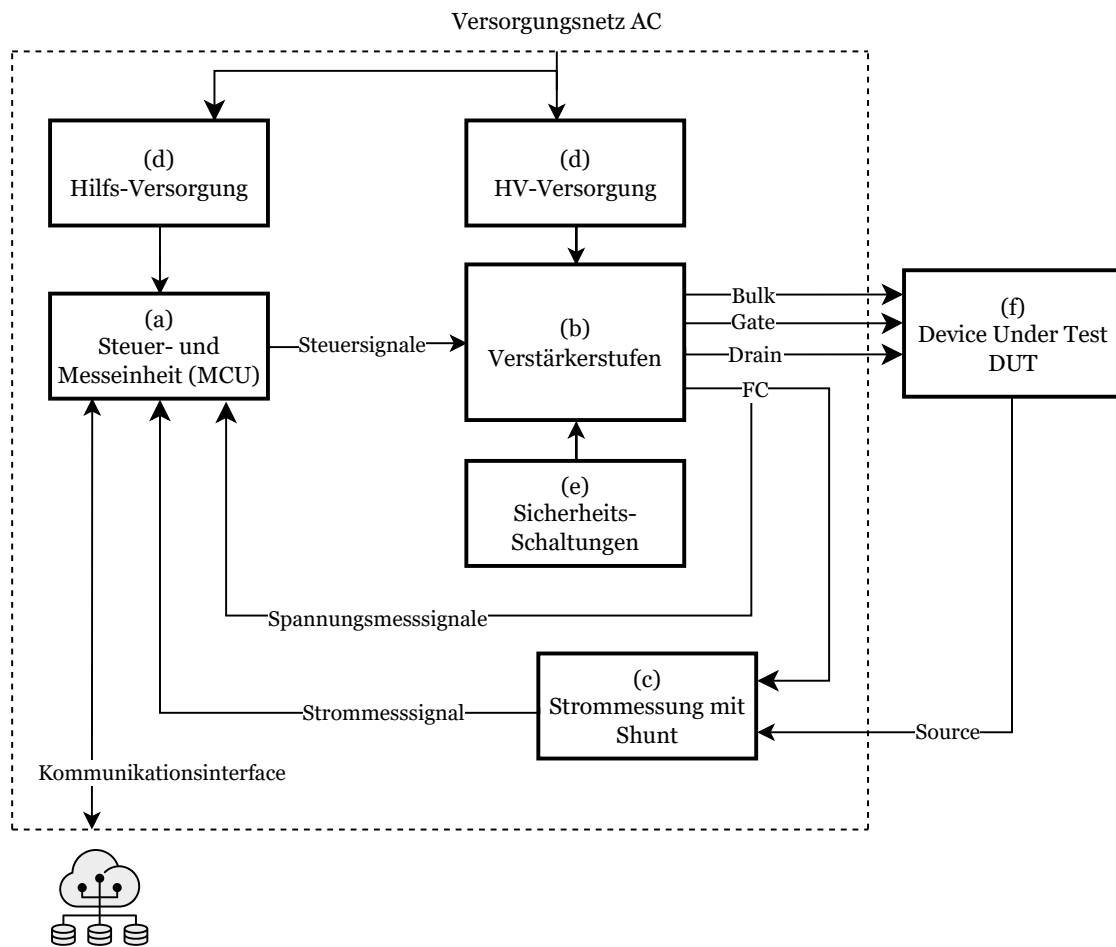


Abbildung 2.1.: Blockschaltbild einer typischen HV-SMU.

pischerweise über mehrstufige Konzepte mit Vorverstärkern und leistungsfähigen Halb- oder Vollbrückenstrukturen.

- c) Strommessung:** Die präzise Erfassung der durch das DUT fließenden Ströme erfolgt über niederohmige Shunt-Widerstände in Kombination mit rauscharmen Differenzverstärkern. Das gemessene Analogsignal wird anschließend auf das Potentialniveau der Steuereinheit übertragen, um eine Digitalisierung zu ermöglichen.
- d) Spannungsversorgung:** Die einzelnen Module der HV-SMU erfordern unterschiedliche Versorgungsspannungen und Massebezüge. Zur galvanischen Trennung kommen in der Regel Transformatoren mit mehrfach isolierten Sekundärwicklungen zum Einsatz. Alternativ können auch Schaltnetzteile verwendet werden; diese bergen jedoch das Risiko, empfindliche Messstufen durch hochfrequente Schalttransienten zu stören.
- e) Sicherheitsschaltungen:** Zum Schutz von Anwender und Prüfling sind verschiedene Sicherheitsmechanismen integriert. Dazu zählen unter anderem Strombegrenzun-

gen, die das Überschreiten festgelegter Maximalströme verhindern, sowie Interlock-Schaltungen, die eine bewusste Aktivierung durch den Bediener voraussetzen. Diese Maßnahmen dienen der Fehlerprävention und Betriebssicherheit.

f) Device Under Test (DUT): Das DUT bildet das zentrale Messelement der HV-SMU. Dabei kann es sich um passive Bauelemente (z. B. Widerstände) oder komplexe nichtlineare Halbleiterstrukturen (z. B. Dioden, MOSFETs, IGBTs) handeln. Die flexible Ansteuerung und Stromerfassung ermöglichen eine breite Palette an Messszenarien.

2.2. Anwendungsgebiete

Ein zentrales Einsatzgebiet von HV-SMUs ist die Charakterisierung von Halbleiterbauelementen unter Hochspannungsbedingungen. In der Entwicklung und Prüfung moderner Leistungshalbleiter - etwa MOSFETs, IGBTs oder neuartiger Wide-Bandgap-Komponenten wie SiC- oder GaN-Transistoren - sind präzise Messungen elektrischer Kenngrößen essenziell. HV-SMUs ermöglichen die Erfassung von U-I-Kennlinien, die Rückschlüsse auf das Schaltverhalten, die Sperrfähigkeit und den Leckstrom erlauben [5]. Besonders im Sperrbetrieb, bei dem Bauteile mit mehreren hundert bis tausend Volt beaufschlagt werden, ist eine hohe Messgenauigkeit im unteren Strombereich (nA bis μ A) entscheidend. Die Integration von Stromquelle und Messstufe in einer HV-SMU bietet dabei den Vorteil, dass Strom und Spannung synchron erfasst werden können - ein wesentlicher Aspekt für reproduzierbare und automatisierbare Messungen [6].

Auch in der Leistungselektronik stellen HV-SMUs ein wichtiges Werkzeug dar. Sie dienen der gezielten Untersuchung des Schalt- und Sperrverhaltens von Leistungshalbleitern unter realen Einsatzbedingungen. Durch die Möglichkeit, sowohl Drain- als auch Gate- und Bulk-Potentiale separat und exakt zu definieren, lassen sich unterschiedliche Betriebszustände simulieren, beispielsweise zur Evaluierung von Gate-Treiber-Schaltungen oder Snubber-Netzwerken. Ein mögliches Einsatzszenario ist die Untersuchung von Schaltverlusten und parasitären Effekten, die besonders bei hohen Spannungen und steigenden Schaltfrequenzen auftreten. HV-SMUs ermöglichen es, diese Phänomene unter kontrollierten Bedingungen zu analysieren und damit die Auslegung von Bauteilen und Schaltungen zu optimieren [7]. Zudem finden sie Anwendung beim Testen von Bauelementen unter thermischer Belastung oder bei transienten Ereignissen, wie sie in der Automobil- oder Energietechnik auftreten können.

Ein weiteres relevantes Anwendungsfeld betrifft Isolations- und Materialtests, bei denen HV-SMUs zur Beurteilung der elektrischen Belastbarkeit von Isolierstoffen und Schichtstrukturen verwendet werden. Durch das Anlegen einer definierten Hochspannung können Durchschlagsfestigkeiten gemessen und Langzeitbelastungstests (z. B. unter Temperatur oder Feuchtigkeit) durchgeführt werden. Dies ist insbesondere in der Entwicklung von Leiterplattenmaterialien, Gehäuseisolierungen oder passiven Bauelementen von Bedeutung. Zudem ermöglichen HV-SMUs zeitabhängige Spannungsprüfungen (*Time Dependent Dielectric Breakdown*) und Messung von *Random Telegraph Noise* zur alterungsbezogene Charakterisierung, wie sie in der Automobil- oder

Energietechnik zunehmend gefordert sind [1]. Die hohe Auflösung bei gleichzeitiger Spannungsfestigkeit prädestiniert HV-SMUs dabei für den Einsatz in normgerechten Prüfverfahren, etwa gemäß IEC oder UL.

Zusammenfassend lässt sich festhalten, dass HV-SMUs ein unverzichtbares Instrument in der modernen Elektronikentwicklung darstellen - insbesondere überall dort, wo Bauteile unter hohen Spannungen und mit hoher Genauigkeit geprüft werden müssen.

2.3. Stand der Technik

Keithley ist einer der renommiertesten Hersteller von HV-SMUs und bietet eine Reihe leistungsfähiger Typen an, die für die präzise Charakterisierung von Halbleiterbauelementen im Hochspannungsbereich ausgelegt sind. Zu den prominentesten Modellen zählen unter anderem Keithley 237, 2410, 2470 und 2461. Diese Geräte ermöglichen Ausgangsspannungen von bis zu ± 1100 V (Keithley 237) bzw. ± 1000 V (z. B. 2410, 2470) und decken dabei auch sehr kleine Strombereiche mit hoher Auflösung ab - bis in den Femtoampere-Bereich [2, 8–10].

Trotz ihrer hohen Spannungsfestigkeit und Messgenauigkeit sind diese Geräte jedoch primär für DC-Charakterisierungen und niederfrequente Anwendungen konzipiert. Die integrierten Sweep-Funktionen erlauben langsame Spannungs- oder Stromänderungen, typischerweise im Bereich einiger Hertz bis maximal weniger Kilohertz. Selbst fortschrittliche Modelle wie die Keithley 2461, die mit schnellen 1 MSa/s-Digitalisierern ausgestattet ist, eignen sich nur bedingt für die kontinuierliche Ansteuerung oder Messung hochfrequenter Signale im Bereich von 100 kHz oder mehr [10].

Für Anwendungen, bei denen das frequenzabhängige Verhalten eines DUTs unter Hochspannung im Vordergrund steht - beispielsweise zur Untersuchung parasitärer Effekte bei schnellen Schaltvorgängen - sind die derzeit erhältlichen HV SMUs von Keithley nicht ausreichend. Solche Anwendungen erfordern spezialisierte Testsysteme oder individuell entwickelte HV-Treiberstufen mit erhöhter Bandbreite, wie sie im Rahmen dieser Arbeit konzipiert wurden.

Neben den am Markt verfügbaren Geräten wurde auch ein frei zugängliches DIY-Projekt eingehend analysiert [11]. Die durchgeführten Simulationen in LTspice zeigten jedoch, dass auch dieses Konzept lediglich eine begrenzte Bandbreite im unteren Kilohertzbereich erreicht und somit für hochfrequente Anwendungen im Bereich von 100 kHz und darüber hinaus nicht geeignet ist.

3. Anforderungen und Spezifikation

Im folgenden Kapitel sind die konkreten Anforderungen an die zu entwickelnde HV-SMU spezifiziert und anhand Tabelle 3.1 aufgelistet.

Grundsätzlich arbeitet das Gerät im Force Voltage Measure Current (FVMI)-Modus, bei dem eine definierte Spannung intern erzeugt sowie an das DUT angelegt und der resultierende Strom gemessen wird.

Modus	Force Voltage Measure Current (FVMI)
Messkanal Drain	Drain-Anschlusspunkt: ± 1 kV bipolar AC bis 100 kHz, DC
Messkanal Gate	Gate-Anschlusspunkt: ± 150 V bipolar AC bis 100 kHz, DC
Messkanal Bulk	Bulk-Anschlusspunkt: ± 150 V bipolar AC bis 100 kHz, DC
Strommessung	Messbereich 100 nA bis 10 mA, 6 Dekaden: 100 nA, 1 μ A, 10 μ A, 100 μ A, 1 mA, 10 mA
Bandbreite	Bis zu 100 kHz auf jedem Kanal
Schutzfunktionen	Integrierte Strombegrenzung, Interlock, interne Sicherung
Normen	Spannungsabstände
Gehäuse	19-Zoll Rack
Maße (L \times B \times H)	Printed Circuit Board (PCB) 227 mm \times 234 mm \times 108 mm

Tabelle 3.1.: Technische Übersicht der HV-SMU

Kanäle

- **Drain-Kanal:** Der Drain-Anschlusspunkt ermöglicht eine bipolare Spannungsmessung und -ansteuerung bis ± 1 kV, sowohl im DC- als auch im AC-Bereich bis 100 kHz.
- **Gate-Kanal:** Bietet die Möglichkeit, das Gate mit einer Spannung von bis zu ± 150 V anzusteuern (DC und AC bis 100 kHz). Damit eignet sich der Kanal ideal zur Ansteuerung von FETs oder Insulated Gate Bipolar Transistors (IGBTs).
- **Bulk-Kanal:** Unterstützt ebenfalls bipolare Spannungen bis ± 150 V (DC und AC bis 100 kHz) und dient zur Ansteuerung des Substrats bzw. zur Body-Kontrolle bei Halbleiterbauelementen.

Strommessung

Die Strommessung wird modular einsetzbar entwickelt und unterstützt eine sehr breite Dynamik mit einer optionalen Umschaltung über sechs Dekaden: 100 nA, 1 μ A, 10 μ A,

100 μ A, 1 mA, 10 mA. Damit sind sowohl sehr kleine als auch mittlere Ströme präzise erfassbar. Im Zuge dieser Diplomarbeit wird die Strommessung im Drain-Kanal verwendet und getestet.

Schutzfunktionen

Zur sicheren Anwendung im Hochvoltbereich verfügt die HV-SMU über folgende Schutzmechanismen:

- eine integrierte Strombegrenzung, die Bauteile bei Überschreitung schützt,
- eine Interlock-Schaltung, um das Gerät nur unter sicheren Bedingungen zu betreiben,
- eine interne Sicherung, die im Fehlerfall die Hardware schützt und Folgeschäden vermeidet.

Normen und Sicherheit

Im aktuellen Design wurde ein Mindestabstand von 1 mm/kV eingehalten, was typischen Anforderungen für Kriech- und Luftstrecken entspricht. Detaillierte Angaben zu geprüften Normen (z. B. IEC, ISO, UL) sollten in einem weiter fortgeschrittenen Entwicklungsstadium ergänzt werden.

Mechanische Ausführung

Die entwickelte HV-SMU ist für den Einbau in ein 19-Zoll-Rack mit sechs Höheneinheiten vorgesehen (vgl. Abbildung 3.1) [12]. Hierfür müssen die Abmessungen der Leiterplatte auf 227 mm \times 234 mm \times 108 mm (L \times B \times H) begrenzt werden.

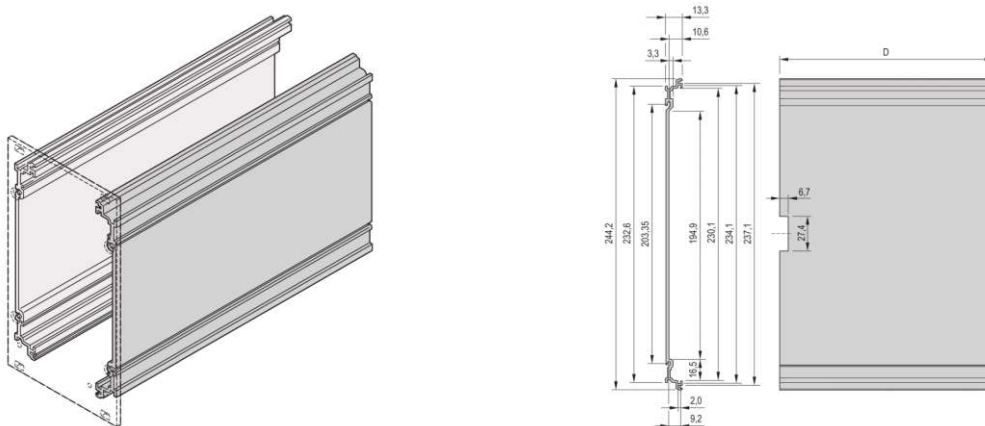


Abbildung 3.1.: 19-Zoll Rack der Firma Schroff.

4. Konzept

In diesem Kapitel wird das entwickelte Konzept der HV-SMU in seine funktionalen Hauptkomponenten unterteilt und im Hinblick auf deren Aufgaben sowie technische Umsetzung analysiert. Des Weiteren werden die kritischen Bauteile wie Leistungstransistoren oder Operationsverstärker (OPV) näher untersucht.

Die HV-SMU lässt sich in fünf wesentliche Module (vgl. Abbildung 4.1) gliedern:

- **Halbbrücken:**
Die HV-SMU verfügt über zwei Halbbrücken, die zur Erzeugung der beiden $\pm 150\text{ V}$ Hochspannungen am Ausgang dienen. Sie stellen die erforderlichen Spannungen für Bulk und Gate des DUTs bereit. Jede Halbbrücke umfasst eine Leistungsstufe mit integrierter Vorstufe sowie eine Strombegrenzung zum Schutz der Schaltung. Da die Gate-Signale der Vorstufen auf einem anderen Bezugsniveau liegen als die Mikrocontroller-Masse, von der die Steuersignale stammen, ist eine Potenzialtrennung erforderlich. Diese wird durch den Einsatz eines galvanisch getrennten Verstärkers realisiert.
- **Vollbrücke:**
Die Vollbrücke dient der Erzeugung der $\pm 1\text{ kV}$ Hochspannung am Ausgang der HV-SMU und stellt das Drain-Source-Signal für das DUT bereit. Sie umfasst eine Leistungsstufe mit integrierter Vorstufe sowie eine Strombegrenzung zum Schutz der Schaltung.
- **Strommessung:**
Zusätzlich enthält das Messgerät eine präzise Strommessung, die modular, zum universellen Einsatz in jedem der Kanäle, entwickelt wird. Die Strommessung erfolgt differenziell über einen Shunt-Widerstand, wobei das Messsignal auf das Potenzialniveau der Mikrocontroller-Stufe übertragen werden muss. Hierfür kommt auch hier - analog zu den Halbbrücken - ein galvanisch getrennter Verstärkerbaustein zum Einsatz, der im weiteren Verlauf dieses Kapitels detailliert erläutert wird. Im Zuge dieser Arbeit wird die Strommessung in den Drain-Kanal implementiert und getestet.
- **Versorgung:**
Für den Betrieb der HV-SMU sind Spannungsversorgungen für die Vollbrücke, die Halbbrücken sowie weitere Schaltungsteile erforderlich. Im Rahmen der Prototypenentwicklung wurde für die Hochspannungsversorgungen ein eigener Schaltungsteil realisiert, während die übrigen Baugruppen über externe DC-Versorgungen oder Batterien betrieben wurden. In der weiteren Entwicklung ist vorgesehen, sämtliche benötigten Versorgungsspannungen intern über einen Transformator bereitzustellen.

- **Mikrocontroller-Einheit:**

Die zentrale Steuer- und Messeinheit der HV-SMU generiert die Steuersignale und erfasst die relevanten Spannungen und Ströme der einzelnen Kanäle. Diese Einheit wurde im Rahmen der Diplomarbeit nicht umgesetzt und stellt einen wesentlichen Bestandteil der finalen Entwicklungsphase der HV-SMU dar.

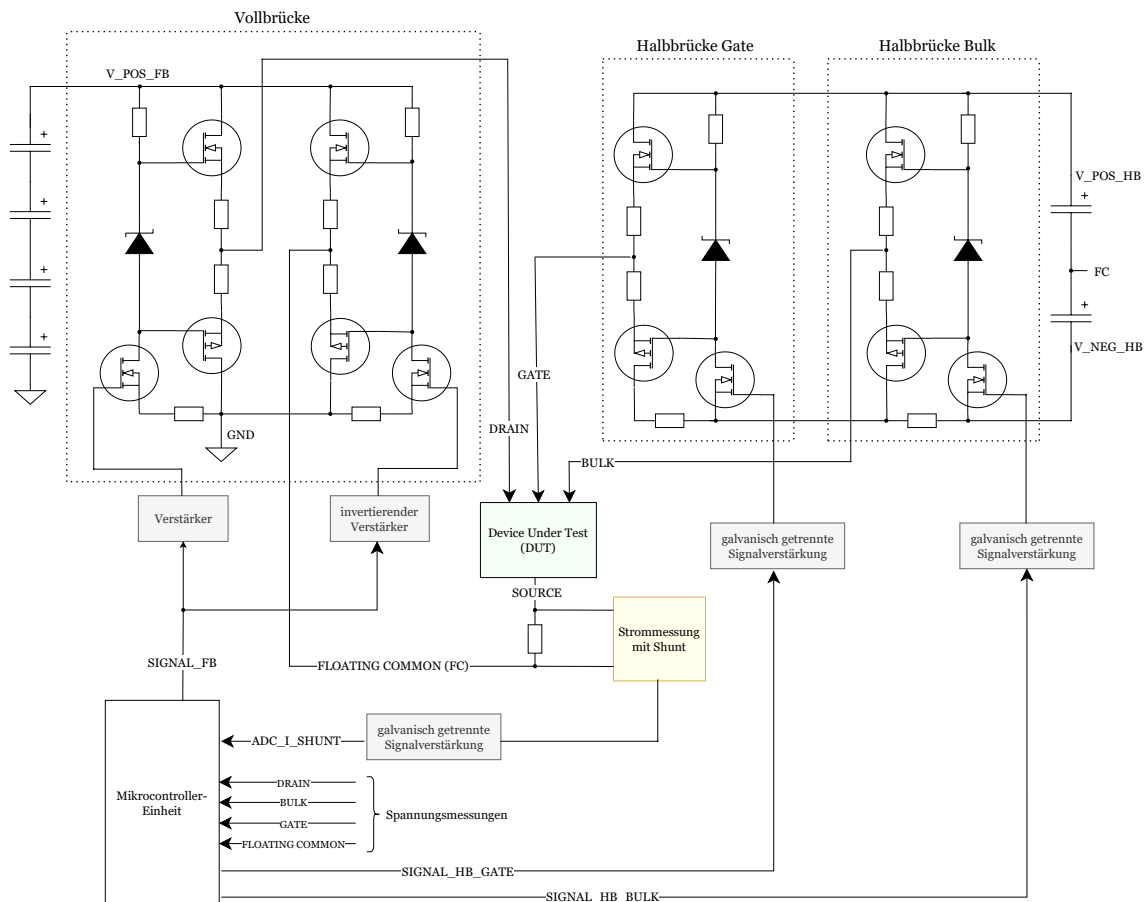


Abbildung 4.1.: Blockschaltbild mit Details.

Alle genannten Bestandteile - mit Ausnahme der Mikrocontroller-Einheit - werden im Folgenden funktional betrachtet und hinsichtlich ihrer Hauptkomponenten näher analysiert.

4.1. Halbbrücken

Für die Ansteuerung der Bulk- und Gate-Anschlusspunkte, die mit Spannungen bis $\pm 150\text{ V}$ beaufschlagt werden sollen, bietet sich der Einsatz von zwei - jeweils exakt gleich aufgebauten - Halbbrückenschaltungen an. Aufgrund des vergleichsweise geringen Spannungsniveaus stellt diese Topologie eine sowohl technisch als auch wirtschaftlich sinnvolle Lösung dar. Die Halbbrücke zeichnet sich durch eine geringere Komplexität im Vergleich zur Vollbrücke aus und erfüllt dennoch vollständig die Anforderungen

dieser Anwendung.

Der prinzipielle Aufbau der Halbbrücke umfasst die folgenden Bestandteile:

- **Signalverstärkung und galvanische Trennung** (blau strich-punktiert --- in Abbildung 4.2) :
Diese Stufe verstärkt das Niedervolt-Stellsignal des Mikrocontrollers und überträgt es galvanisch getrennt auf eine andere Bezugsebene. Das Bezugspotenzial der Halbbrücke ist gegenüber dem des Mikrocontrollers um mehrere Hundert Volt AC- oder DC-seitig verschoben.
- **Vorstufe** (blau strich-punktiert --- in Abbildung 4.4) :
Die Vorstufe wandelt das übertragene Niedervolt-Signal in ein Hochvoltsignal um und führt es der Leistungsstufe zu. Zusätzlich stellt sie sicher, dass ein definierter Ruhestrom über die Leistungsstufe fließt.
- **Leistungsausgang** (grün strichliert lang --- in Abbildung 4.4) :
Der Leistungsausgang wandelt das hochvoltige Steuersignal mit hoher Impedanz in ein niederohmiges Signal gleicher Spannungshöhe um und stellt damit ausreichend Strom zur Verfügung, um die Last anzusteuern.
- **Strombegrenzung** (rot strichliert --- in Abbildung 4.4) :
Eine integrierte Strombegrenzung schützt die Leistungstransistoren, indem sie im Fehlerfall – etwa bei zu niedrigem Lastwiderstand (Device Under Test, DUT) – den Kanalstrom begrenzt und dadurch Überströme verhindert.

Gate- und Bulk-Signale beziehen sich üblicherweise auf das Source-Potential, weshalb der Mittelpunkt der 500 V-Versorgung der Halbbrücken an dieser Stelle mit dem Floating Common (FC) verbunden ist. Das bedeutet, dass die positive Versorgungsspannung bei +250 V und die negative bei -250 V relativ zu diesem Bezugspunkt liegt. Entsprechend kann sich die Ausgangsspannung der Halbbrücke maximal im Bereich von ± 250 V gegenüber diesem Punkt bewegen. Die Versorgung kann über ein Interlock-Relais auf die Schaltung geschaltet werden und ist als Relay in Abbildung 4.4 dargestellt.

4.1.1. Signalverstärkung und galvanische Trennung

In Abbildung 4.2 ist der Schaltungsteil für die Verstärkung und galvanische Trennung des Mikrocontroller-Stellsignals dargestellt. Die galvanische Trennung ist erforderlich, da der Mikrocontroller ein anderes Massepotenzial als die Vorstufe der Halbbrücke aufweist: Typischerweise liegt die Masse der Vorstufe etwa 250 VDC negativer gegenüber dem Source-Anschluss des DUTs, welcher wiederum bis zu ± 1 kV relativ zur Masse des Mikrocontrollers schwingen kann.

Zunächst wird das Stellsignal des Mikrocontrollers in den Eingang des Verstärkerbausteins AMC1350 (N401, N403) eingespeist. Wie in Abbildung 4.3 dargestellt, bildet dieser Baustein ein Eingangssignal von bis zu ± 5 V auf ein differentielles Ausgangssignal von bis zu ± 2 V ab. Dabei sind Ein- und Ausgang galvanisch voneinander getrennt. Der Baustein digitalisiert das Eingangssignal intern mittels eines A/D-Wandlers

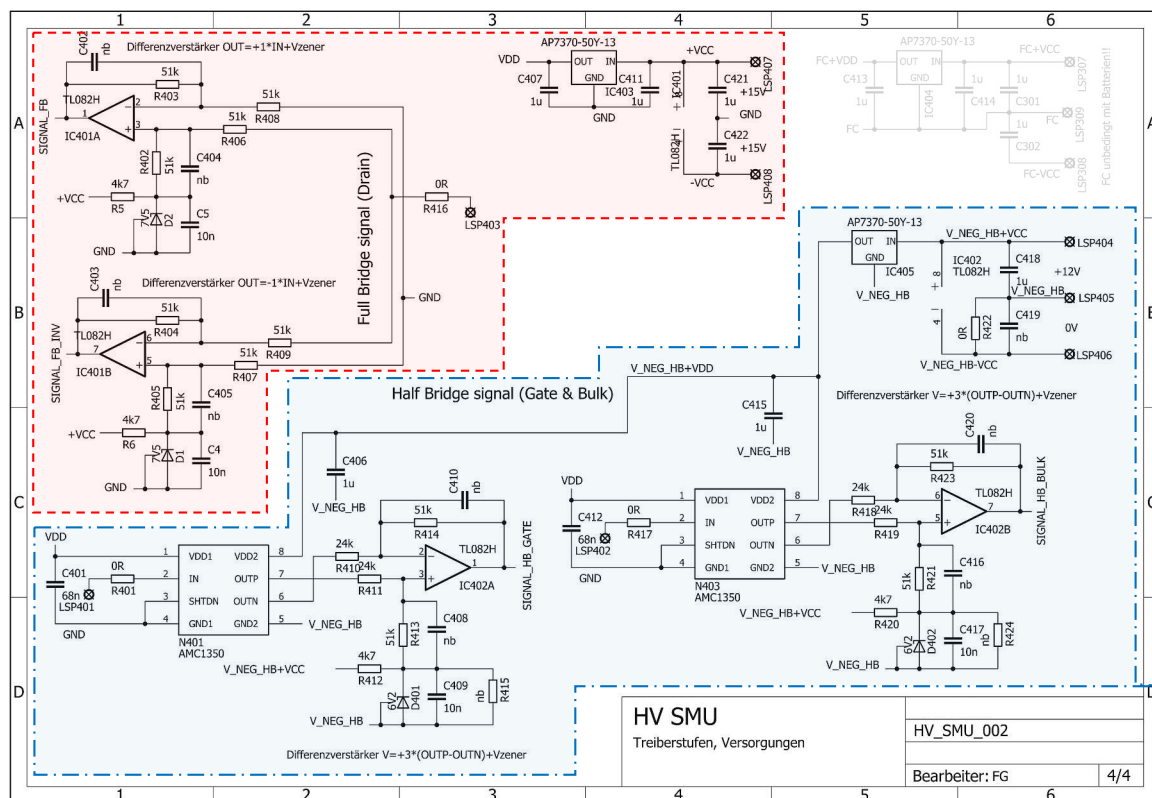


Abbildung 4.2.: Signalverstärkung (und galvanische Trennung) der Stellsignale für die Halbbrücken (blau strich-punktiert) und Vollbrücke (rot strichliert).

und überträgt die Daten über eine serielle Bitübertragung (ähnlich einer USART-Verbindung) auf die Ausgangsseite, wo ein D/A-Wandler das differenzielle Signal wieder analog ausgibt – skaliert mit einem Verstärkungsfaktor von $2/5$. Weitere Details zur Funktionsweise sind im Datenblatt einsehbar [13].

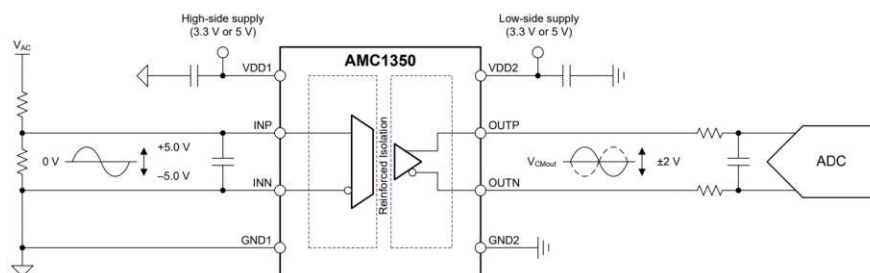


Abbildung 4.3.: AMC1350 Typical Application aus dem Datenblatt.

Um den durch die AMC1350-Skalierung eingeführten Verstärkungsfaktor zu kompensieren, wird ein Differenzverstärker (IC402 inklusive Beschaltung) mit einem Verstärkungsverhältnis von $51\text{ k}\Omega/24\text{ k}\Omega$ nachgeschaltet. Damit wird das Ausgangssignal näherungsweise wieder auf die ursprüngliche Amplitude des Eingangssignals verstärkt. Zusätzlich fügt diese Verstärkerschaltung einen Offset von 6.2 V (D401, D402) hinzu, dessen Zweck in der nachfolgenden Beschreibung der Vorstufe näher erläutert wird.

Die Verstärkung der kompletten Signalübertragungskette inklusive galvanisch getrenntem Verstärker beträgt somit

$$V_{HB,Signal} = V_{AMC1350} \cdot V_{OPV} = \frac{2}{5} \cdot \frac{51}{24} = 0.85 \quad (4.1)$$

Die Eingangsseite des AMC1350 wird mit VDD (5 V gegenüber GND) versorgt, während die Ausgangsseite über V_NEG_HB + VDD (5 V relativ zu V_NEG_HB) betrieben wird. Für die Versorgung des nachgeschalteten Differenzverstärkers einschließlich des Offsetgenerators genügt eine Spannung von V_NEG_HB + VCC (15 V relativ zu V_NEG_HB).

4.1.2. Vorstufe

Die Vorstufe ist in Abbildung 4.4 abgebildet und wandelt das von der zuvor beschriebenen galvanisch getrennten Verstärkerschaltung bereitgestellte Niedervolt-Stellsignal im Bereich von 0 V bis 15 V in ein Hochvolt-Signal von 0 V bis 500 V um. Beide Signale beziehen sich auf das Potenzial V_NEG_HB. Aus Gründen der Einfachheit wird in dieser

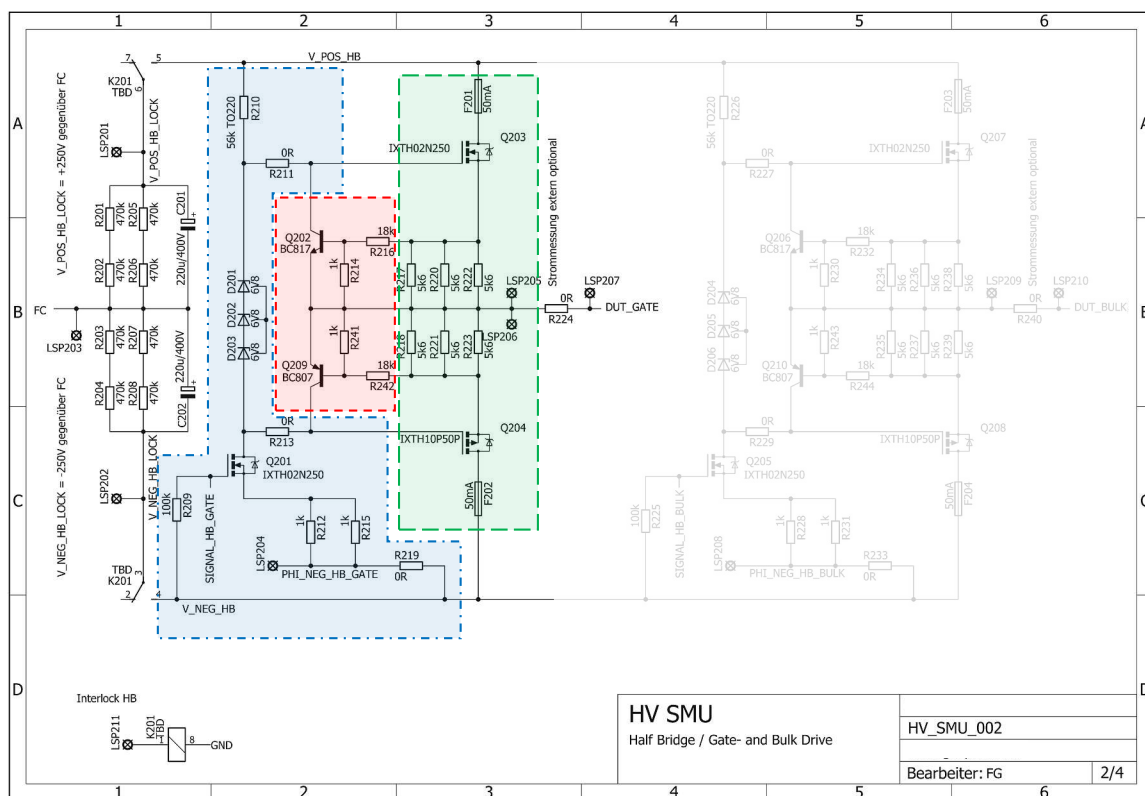


Abbildung 4.4.: Vorstufe (blau strich-punktiert), Leistungsausgang (grün strichliert lang), Strombegrenzung (rot strichliert kurz) sowie Versorgung der Halbbrücken.

Schaltung derselbe n-Kanal-MOSFET des Typs IXTH02N250 wie in der Vollbrücke eingesetzt. Eine nähere Betrachtung dieses Bauteils erfolgt in Abschnitt 4.2. Das Gate des

Transistors wird direkt mit dem Stellsignal verbunden. Sobald die Gate-Spannung den Schwellwert $U_{GS(th)}$ überschreitet - was in den weiteren Betrachtungen vorausgesetzt wird - beginnt der Transistor zu leiten. Dadurch fällt über dem Widerstandspaar am Source-Anschluss eine Spannung ab, was zu einem Stromfluss durch Transistor und Widerstände führt. Der resultierende Strom berechnet sich annähernd zu

$$I = \frac{U_{Stell} - U_{GS(th)}}{R_S} \quad \text{mit} \quad R_S = R_{212} \parallel R_{215} \quad (4.2)$$

Dieser Strom fließt nahezu vollständig auch durch den Leistungswiderstand R_{210} , dessen oberer Anschluss auf der positiven Versorgungsspannung der Halbbrücke V_{POS_HB} liegt. Damit ergibt sich ein Spannungsabfall über R_{210} , welcher - abzüglich der etwa 20.4 V Spannungsdifferenz, die durch drei in Serie geschaltete Zenerdioden (D_{201} , D_{202} , D_{203}) erzeugt wird - die beiden Ausgänge der Vorstufe definiert:

$$U_{out,1} = V_{POS_HB} - I \cdot R_{210} = V_{POS_HB} - \frac{U_{Stell} - U_{GS(th)}}{R_S} \cdot R_{210} \quad (4.3)$$

$$U_{out,2} = U_{out,1} - U_{D201} - U_{D202} - U_{D203} \quad (4.4)$$

Es zeigt sich also, dass die Ausgangsspannung der Vorstufe einen Offset von V_{POS_HB} enthält und sich mit steigender Stellspegnung linear reduziert.

Die Spannungsverstärkung der Vorstufe ergibt sich zu

$$V_{HB,Vorstufe} = \frac{U_{out}}{U_G} = -\frac{R_{210}}{R_S} \quad (4.5)$$

Mit der aktuellen Dimensionierung gilt:

$$V_{HB,Vorstufe} = -112$$

Das bedeutet, dass eine Gate-Spannung von etwa

$$U_G = 2.2 \text{ V} + U_{GS,th}$$

erforderlich ist, um den Ausgang der Vorstufe auf die halbe Versorgungsspannung (250 V gegenüber V_{NEG_HB}) zu bringen. In diesem Fall entspricht die Ausgangsspannung somit exakt dem $FLOAT_COMM$ -Potenzial, was einen geeigneten Arbeitspunkt für den Leerlauf darstellt.

Dies erklärt auch, warum der Differenzverstärker in Unterabschnitt 4.1.1 einen Offset von 6.2 V hinzufügt: Da die Thresholdspannung $U_{GS,th}$ des Transistors etwa 4 V beträgt, ergibt sich eine Differenz von etwa 2.2 V, die genau dem Leerlauffall entspricht.

4.1.3. Leistungsausgang

Die Leistungsstufe ist in Abbildung 4.4 hervorgehoben und wandelt das Hochvoltsignal der Vorstufe in ein gleichwertiges Signal mit deutlich geringerer Impedanz um.

Betrachtet man die Schnittstelle zur zuvor beschriebenen Vorstufe genauer, wird ersichtlich, dass die dort implementierten Zenerdioden einen kontinuierlichen Ruhestrom in der Leistungsstufe erzeugen. Dieser Ruhestrom berechnet sich gemäß:

$$I_{\text{Ruhe}} = \frac{U_{\text{D201}} + U_{\text{D202}} + U_{\text{D203}} - U_{\text{GS(th),Q203}} + U_{\text{GS(th),Q204}}}{R}$$

wobei sich der Widerstand R aus der seriellen und parallelen Verschaltung der Widerstände R217 bis R223 ergibt. Mit der aktuellen Dimensionierung beträgt der Ruhestrom in etwa 3 mA und stellt sicher, dass sich die beiden Leistungstransistoren der Ausgangsstufe (IXTH02N250 sowie IXTH10P50P) dauerhaft im leitenden Zustand befinden. Dies ist erforderlich, um Signalverzerrungen im Hochfrequenzbetrieb zu minimieren.

Die Ausgangsspannung der Halbbrücke wird am Mittelpunkt zwischen beiden Leistungstransistoren abgegriffen. Bezogen auf `FLOAT_COMM` – also den Source-Anschluss des DUTs und gleichzeitig Mittelpunkt der Versorgung der Halbbrücke – kann die Ausgangsspannung idealerweise zwischen ± 250 V schwingen. In der Praxis liegt der nutzbare Spannungsbereich jedoch typischerweise bei etwa ± 200 V, um sicherzustellen, dass beide Transistoren innerhalb ihres linearen Betriebsbereichs bleiben.

4.1.4. Strombegrenzung

Die Strombegrenzung (vgl. Abbildung 4.4) schützt die Halbbrücke vor zu niedrigen DUTs und den daraus resultierenden überhöhten Strömen. Die Funktionsweise ist für den p-Kanal- und den n-Kanal-Zweig prinzipiell identisch. Aus Gründen der Übersichtlichkeit wird im Folgenden exemplarisch nur der n-Kanal-Zweig betrachtet.

Wird der Strom durch den Leistungstransistor – und damit auch durch die Widerstände R217, R220 und R222 – zu groß, fällt über jene Widerstände eine Spannung ab. Überschreitet diese die Basis-Emitter-Spannung von Transistor Q202 (typischerweise etwa 700 mV), beginnt Q202 zu leiten.

Sobald Q202 leitend ist, wird das Gate-Potenzial des Leistungstransistors in Richtung der Ausgangsspannung der Halbbrücke gezogen. Der Transistor sperrt zunehmend, wodurch der Stromfluss reduziert wird. In der Folge wird die Treiberstufe gedrosselt und der Strom automatisch begrenzt. Die Schaltung wirkt somit als Stromregler, der den Strom auf einen konstanten Maximalwert beschränkt und die Ausgangsstufe zuverlässig vor Überlast schützt.

Das Spannungsteilverhältnis der Widerstände R214 und R216 bestimmt die Eingriffsschwelle. Diese liegt mit aktueller Dimensionierung bei etwa 13.3 V, was einem maximal zulässigen Strom von rund 7.125 mA über die Widerstände R217, R220 und R222 entspricht.

4.2. Vollbrücke

Für die Ansteuerung der Drain-Source-Spannung mit bis zu ± 1 kV wird eine Vollbrücke eingesetzt. Im Grunde handelt es sich dabei um eine Zusammenschaltung zweier gegenüberliegender Halbbrücken, wobei das DUT zwischen den Mittelpunkten dieser Halbbrücken verschaltet ist.

Die beiden Halbbrücken werden komplementär angesteuert, das heißt: ihre Schaltzustände sind zueinander invertiert. Dadurch lässt sich eine hohe, bidirektionale Spannung am Drain-Anschluss des DUT erzeugen.

Aufgrund dieser Tatsache kann die Vollbrücke als eine Erweiterung der zuvor beschriebenen Halbbrücken (vgl. Abschnitt 4.1) betrachtet werden. Im Folgenden liegt der Fokus daher weniger auf den bereits erläuterten Zusammenhängen, sondern eher auf den zusätzlichen Aspekten der Vollbrückenschaltung.

Der prinzipielle Aufbau der Vollbrücke gliedert sich in folgende Bestandteile:

- **Signalverstärkung** (rot strichliert · in Abbildung 4.2) :
Diese Stufe besteht aus zwei Differenzverstärkern, die das Stellsignal des Mikrocontrollers verstärken und jeweils mit einem Offset versehen. Die beiden Ausgangssignale sind zueinander phaseninvertiert.
- **Vorstufen** (blau strich-punktiert · in Abbildung 4.5) :
Aufbau und Funktion entsprechen jenen der Halbbrücken.
- **Leistungsausgang** (grün strichliert lange · in Abbildung 4.5) :
Die Leistungsstufe besteht aus zwei Ausgängen, zwischen denen das DUT (Drain- und Source-Anschluss) angeschlossen wird. Der Source-Anschluss ist – abgesehen vom niederohmigen Shunt zur Strommessung – zugleich der `FLOAT_COMM`-Spannung der Vollbrücke. Dieser stellt wiederum den Mittelpunkt der Versorgung für die beiden Halbbrücken dar. Ein wesentlicher Unterschied zu den Halbbrücken ist die – aufgrund der hohen Spannungsbelastung erforderliche – Kaskadierung der p-Kanal-MOSFETs, auf die im nachfolgenden Kapitel ein besonderes Augenmerk gelegt wird.
- **Strombegrenzung** (rot strichliert kurz · in Abbildung 4.5) :
Aufbau und Funktion entsprechen jenen der Halbbrücken.

4.2.1. Signalverstärkung

In Abbildung 4.2 ist die Signalverstärkung des Mikrocontroller-Stellsignals mithilfe zweier OPVs dargestellt. Die beiden Schaltungen verstärken das Eingangssignal mit dem Faktor ± 1 und wirken somit als invertierender bzw. nichtinvertierender Impedanzwandler, um die Vorstufen der Vollbrücke (`SIGNAL_FB` und `SIGNAL_FB_INV`) phaseninvertiert anzusteuern. Zusätzlich wird auch hier wieder ein Offset von 7.5 V hinzugefügt, um den MOSFET der Vorstufe stets im leitenden Betrieb zu betreiben.

Im Gegensatz zu den Halbbrücken ist bei der Vollbrücke keine galvanische Trennung erforderlich, da das Bezugspotenzial des Mikrocontrollers sowie der Vorstufen der Vollbrücke gleichermaßen `GND` ist.

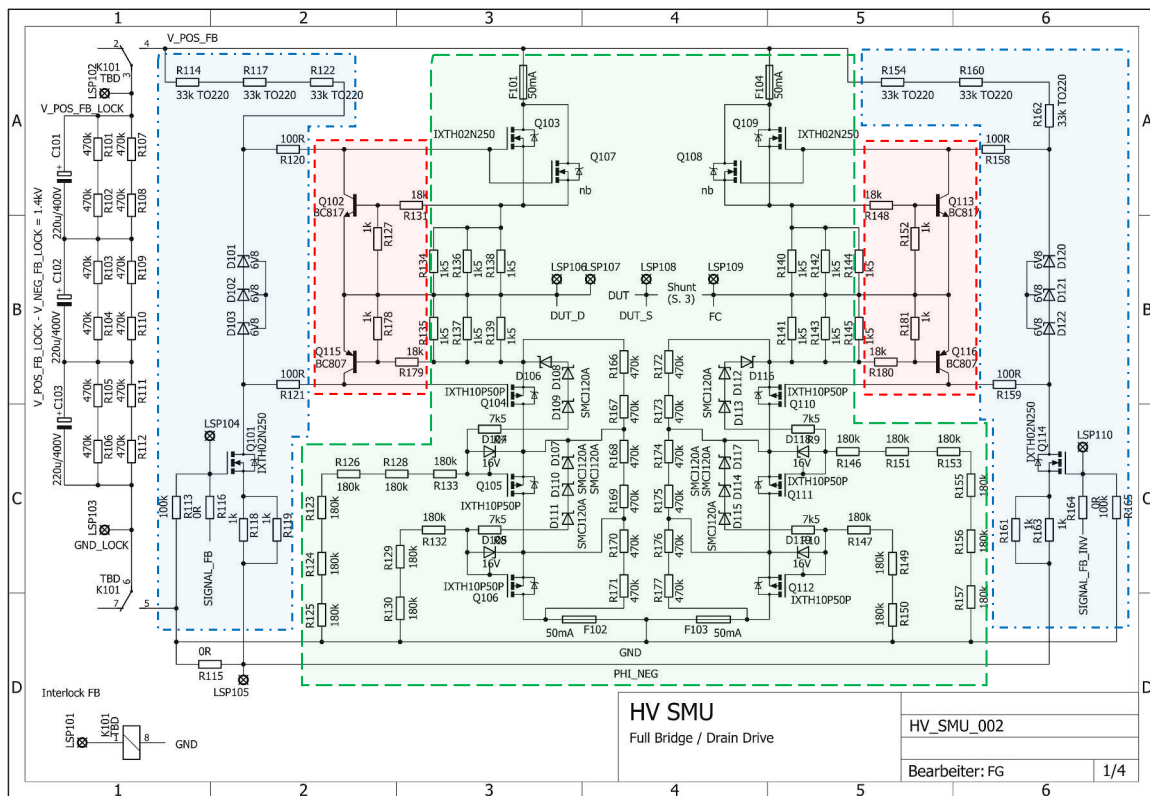


Abbildung 4.5.: Vorstufe (blau strich-punktiert), Leistungsausgang (grün strichliert lang), Strombegrenzung (rot strichliert kurz) sowie Versorgung der Vollbrücke.

4.2.2. Vorstufe

Die Vorstufen sind in Abbildung 4.5 dargestellt und wandeln im Idealfall das von der Signalverstärkung bereitgestellte Niedervolt-Stellsignal im Bereich von $U_{GS,th}$ bis etwa 10 V in ein Hochvolt-Signal von 1.4 kV bis 0 V um. In der Praxis ergibt sich jedoch typischerweise ein Ausgangsspannungsbereich von etwa 1200 V bis 200 V, um sicherzustellen, dass der Transistor der Vorstufe stets im leitenden Betrieb bleibt.

Die Vorstufen selbst arbeiten identisch zu ihrem Pendant in der Halbbrücke. Ein wesentlicher Unterschied besteht jedoch in der höheren Spannungsverstärkung (Herleitung vgl. Unterabschnitt 4.1.2):

$$A_{v,FB} = -198 \cdot 2$$

Diese ist prinzipbedingt aufgrund der Vollbrückentopologie doppelt so groß (Faktor 2) und wird zusätzlich durch den unterschiedlichen effektiven Leistungswiderstand beeinflusst: In der Vollbrücke beträgt dieser 99 kΩ (drei in Serie geschaltete 33 kΩ-Widerstände), während in der Halbbrücke lediglich ein einzelner 56 kΩ-Widerstand zum Einsatz kommt.

Ein weiterer Unterschied liegt in der Anzahl der verwendeten Leistungswiderstände. In der Vollbrücke sind drei Widerstände erforderlich, um die höhere Spannungsbelastung

zu bewältigen, die im worst case bis zu 1.4 kV betragen kann. Die gesamte Verlustleistung über die Widerstände ergibt sich zu:

$$P = \frac{U^2}{R_{114} + R_{117} + R_{332}}$$

Da alle drei Widerstände identisch ausgeführt sind, verteilt sich die Verlustleistung gleichmäßig, d.h. zu je einem Drittel pro Bauteil. Bei der gewählten Dimensionierung von $R = 33 \text{ k}\Omega$ und einer Spannung von 1.4 kV ergibt sich damit eine worst-case-Verlustleistung pro Widerstand von 6.5 W.

Diese Verlustleistung kann durch den Einsatz von Leistungswiderständen im TO-220-Gehäuse – in Kombination mit Kühlkörper und Belüftung – zuverlässig abgeführt werden und wird als thermisch beherrschbar eingeschätzt.

Wie bereits bei der Halbbrücke kommt auch hier der IXTH02N250-Transistor zum Einsatz. Dieses Bauteil ist ein Hochspannungs-Leistungstransistor im TO-247-Gehäuse, der für maximale Drain-Source-Spannungen bis 2.5 kV spezifiziert ist [14]. Aufgrund seiner robusten Auslegung eignet er sich besonders für den Einsatz in der Hochvolt-Leistungsstufe, wo entsprechende Spannungsbeanspruchungen auftreten.

Die Verlustleistung dieses Transistors kann – je nach Betriebszustand und Schaltfrequenz – mehrere Watt betragen. Daher wurde im Prototyp ein Kühlkörper mit forcierter Luftkühlung (Lüfter) vorgesehen, um die thermischen Anforderungen auch im Dauerbetrieb zuverlässig zu erfüllen.

4.2.3. Leistungsausgang

Die Leistungsstufe der Vollbrücke wird aus zwei Halbbrücken gebildet (vgl. Abbildung 4.5), die zueinander invertiert angesteuert werden. Vom Grundprinzip her entspricht die Funktionsweise jener der Halbbrücken, weshalb sie an dieser Stelle nicht erneut im Detail behandelt wird.

Ein wesentlicher Unterschied zur Halbbrücke besteht jedoch in der Ausführung der Low-Side-Schalter: Anstelle eines einzelnen p-Kanal-MOSFETs werden nun jeweils drei p-Kanal-MOSFETs desselben Typs in Serie geschaltet. Dies ist erforderlich, um die hohe Spannungsbelastung von bis zu 1.4 kV auf mehrere Transistoren aufzuteilen, damit jeder Transistor der Type IXTH10P50P für sich nur mit der lt. Datenblatt maximal zulässigen Drain-Source-Spannung von –500 V betrieben wird [15].

Zur Veranschaulichung wird in Abbildung 4.6 der untere Schaltungsteil der linken Leistungsstufe vereinfacht dargestellt und das Grundprinzip der Kaskadierung näher erläutert.

Die Schaltung verwendet drei identische p-Kanal-MOSFETs (Q1–Q3), die in Serie geschaltet sind. Ihre Drain-Source-Spannungen werden – solange keiner der Transistoren leitend ist – im Wesentlichen durch einen hochohmigen Spannungsteiler (R6–R8) gleichmäßig aufgeteilt.

Liegt die Gesamtspannung niedrig und bleiben die Suppressordioden D3 und D4 inaktiv, so laden sich die Gates von Q2 und Q3 über ihre jeweiligen Gate-Widerstände (R1 und

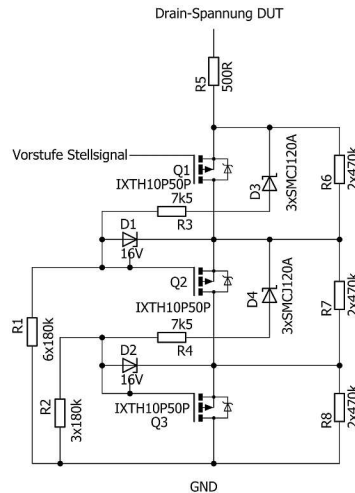


Abbildung 4.6.: Kaskade der p-Kanal MOSFETs der Vollbrücke.

R2) negativ gegenüber ihren Source-Anschlüssen auf. In diesem Zustand befinden sich Q2 und Q3 aufgrund des geringen Kanalstroms im linearen Bereich (ohmscher Betrieb); die Drain-Source-Spannung an beiden Transistoren ist daher nahezu null.

Q1 wird – analog zur Ansteuerung in der Halbbrücke – dauerhaft durch die Vorstufe leitend gehalten und arbeitet im Sättigungsbereich. Ein definierter Ruhestrom fließt dabei durch alle drei Transistoren und wird von der Vorstufe bestimmt. Im Gegensatz zu Q2 und Q3 liegt an Q1 stets eine nennenswerte Drain-Source-Spannung an.

Steigt nun die Drain-Spannung am DUT an und überschreitet etwa 400 V (Eingriffsschwelle der Suppressordiode), beginnt D3 zu leiten. Dadurch wird das Gate von Q2 auf etwa 400 V unterhalb der DUT-Spannung gezogen. In der Folge verschiebt sich auch der Source-Pegel von Q2 auf diesen Wert, womit die Drain-Source-Spannung an Q1 effektiv auf -400 V begrenzt wird.

Ein weiterer Spannungsanstieg wird nun von Q2 übernommen – solange, bis auch D4 leitend wird. Dies geschieht bei einer Gesamtspannung am DUT von etwa 800 V. Ab diesem Punkt werden die Drain-Source-Spannungen von Q1 und Q2 jeweils auf etwa -400 V begrenzt, und der verbleibende Spannungsanteil wird von Q3 aufgenommen.

Da die DUT-Spannung in der Praxis üblicherweise nicht mehr als 1.2 kV beträgt, liegt die Drain-Source-Spannung an keinem der drei MOSFETs oberhalb der spezifizierten Maximalspannung von -500 V .

4.2.4. Strombegrenzung

Die Strombegrenzung ist ebenfalls in Abbildung 4.5 dargestellt und entspricht exakt der Ausführung bei den Halbbrücken. Der einzige Unterschied im Zusammenhang mit der Vollbrücke besteht darin, dass die Schaltung nun doppelt ausgeführt werden muss, um beide Zweige der Brücke zu schützen.

Mit der gewählten Dimensionierung begrenzt die Schaltung den Strom auf etwa 26.6 mA.

Für nähere Details zur Funktionsweise sei auf Unterabschnitt 4.1.4 verwiesen.

4.3. Strommessung

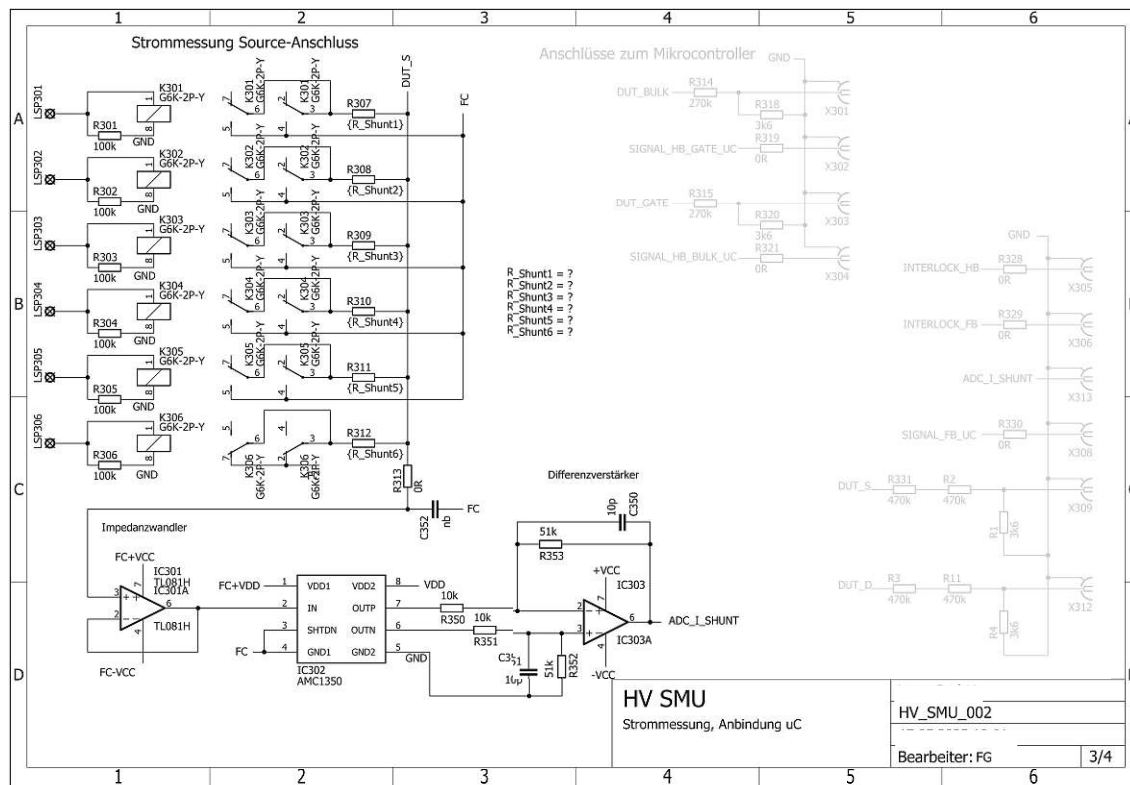


Abbildung 4.7.: Strommessung.

Die Strommessung - abgebildet in Abbildung 4.7 - ist ein integraler Bestandteil des Drain-Kanals und optional auch modular für den Gate- sowie Bulk-Kanal einsetzbar. Sie ermöglicht die präzise Erfassung der Stromstärke mit hoher Auflösung über mehrere Dekaden hinweg, was insbesondere bei der Charakterisierung von Halbleiterbauelementen von großer Bedeutung ist.

Zur Strommessung wird ein Shunt-Widerstand in den stromführenden Zweig integriert. Im Fall der Drain-Source-Strecke erfolgt die Platzierung typischerweise zwischen dem Source-Anschluss des Prüflings (DUT) und dem definierten Bezugspotenzial des rechten Teils der Vollbrücke **FLOAT_COMM**. Der durch den Stromfluss erzeugte Spannungsabfall über dem Widerstand dient als Messgröße.

Um ein ausreichend hohes Signal-to-noise ratio (SNR) zu gewährleisten und gleichzeitig die Belastung der Schaltung gering zu halten, wird der Shunt-Widerstand so dimensioniert, dass sich ein Spannungsabfall im Volt-Bereich ergibt. Dieser ermöglicht einerseits ein gutes SNR und bleibt andererseits im Verhältnis zur DUT-Spannung vernachlässigbar klein.

Zur Vermeidung von Signalverfälschungen durch die nachfolgende Auswertungsschaltung - z.B. durch einen Stromfluss in die Messschaltung - wird ein Impedanzwandler mit hochohmiger Eingangsstufe nachgeschaltet. Dieser stellt sicher, dass nur ein vernachlässigbarer Strom in die Messstufe fließt. Zum Einsatz kommt ein OPV des Typs

TL081 [16], der sich durch einen sehr geringen Eingangsbiasstrom von typischerweise $\pm 1 \text{ pA}$ auszeichnet.

Das so gepufferte Signal wird anschließend über eine galvanisch getrennte Verstärkerschaltung - die sich wiederum aus einem **AMC1350** sowie nachgeschalteten Differenzenverstärker bildet (vgl. Unterabschnitt 4.1.1) - an die mikrocontrollerbasierte Steuereinheit weitergeleitet, wo es über einen Analog-Digital-Wandler (ADC) verarbeitet wird. Der erfassbare Strommessbereich ist dabei in sechs Dekaden unterteilt und kann über Relais umgeschaltet werden.

Das vom Mikrocontroller erfasste Messsignal ergibt sich schlussendlich zu:

$$\text{ADC_I_SHUNT} = U_{\text{Shunt}} \cdot V_{\text{AMC1350}} \cdot V_{\text{OPV}}$$

$$U_{\text{Shunt}} = I_{\text{DUT}} \cdot R_{\text{Shunt}}$$

Mit den Verstärkungsfaktoren $V_{\text{AMC1350}} = \frac{2}{5}$ und $V_{\text{OPV}} = 5.1$ ergibt sich:

$$\text{ADC_I_SHUNT} = 2.04 \cdot U_{\text{Shunt}} = 2.04 \cdot R_{\text{Shunt}} \cdot I_{\text{DUT}}$$

Das Messsignal ist somit etwa doppelt so groß wie die Shunt-Spannung und proportional (über R_{Shunt}) zum Strom durch das DUT.

Die Bandbreite der Strommessung wird im Wesentlichen durch den galvanisch getrennten Verstärkerbaustein **AMC1350** bestimmt, der laut Datenblatt eine Grenzfrequenz von etwa 300 kHz aufweist.

Zusätzlich wirkt sich der nachgeschaltete Differenzverstärker mit I-Anteil auf die Gesamtbandbreite aus. Bei den gewählten Bauteilwerten von 51 k Ω und 10 pF ergibt sich eine Grenzfrequenz von ca. 310 kHz.

Die resultierende Bandbreite der gesamten Messkette liegt somit ebenfalls im Bereich von etwa 300 kHz. Eine Messung bei 100 kHz wird daher nur um wenige Prozent vom idealen Wert abweichen. Dieser systematische Fehler ist zudem durch Kalibrierung korrigierbar.

4.4. Versorgung

Die Spannungsversorgung der HV-SMU (vgl. Abbildung 4.8) umfasst zwei separate Hochspannungsquellen:

- eine Versorgung für die Vollbrücke mit einer Spannung von 1400 V_{DC} (V_POS_FB bezogen auf GND),
- zwei Versorgungen für die beiden Halbbrücken mit symmetrischer Versorgung von $\pm 250 \text{ V}_{\text{DC}}$ (V_POS_HB bzw. V_NEG_HB bezogen auf FLOAT_COMM).



Diese Hochspannungen werden intern über netzseitig gespeiste Transformatoren erzeugt. Für die Versorgung der Vollbrücke wird die Netzspannung zunächst auf $495 \text{ V}_{\text{AC}}$ transformiert und anschließend – wie in Abbildung 4.9 dargestellt – über zwei Hochspannungsdioden gleichgerichtet, um die erforderliche Gleichspannung bereitzustellen. Für die beiden Halbbrücken und deren symmetrische Versorgung mit $\pm 250 \text{ V}_{\text{DC}}$ wird die Netzspannung auf etwa $177 \text{ V}_{\text{AC}}$ transformiert und über einen vergleichbaren Schaltungsteil gleichgerichtet.

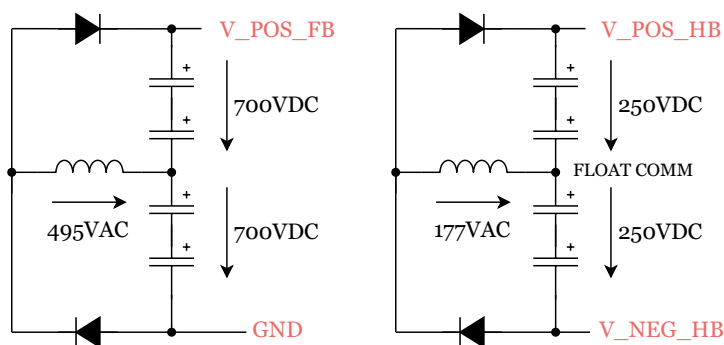


Abbildung 4.9.: Gleichrichtung und Verdopplung der Netzspannung.

Ergänzend zur Hochspannungsversorgung sind mehrere Hilfsversorgungen im Nieder-
voltbereich notwendig, um die Funktionsfähigkeit einzelner Subsysteme sicherzustellen:

- 23

da konventionelle DC-Versorgungen die Frequenzeigenschaften des `FLOAT_COMM`-Punktes negativ beeinflussen.

- $\pm 15\text{ V}$ ($\pm VCC3$) relativ zum negativen Versorgungspotenzial der Halbbrücken (`V_NEG_HB`) zur Versorgung und Ansteuerung der entsprechenden Treiberstufen. Die negative Versorgung kann zukünftig voraussichtlich entfallen, da die Ansteuerung der Halbbrücken-Vorstufe ausschließlich positive Spannungspegel erfordert.

5. Layout

Im Rahmen der Entwicklung der Schaltungstopologie sind auch layoutbezogene Aspekte von zentraler Bedeutung. Dazu zählen insbesondere die Dimensionierung der Leiterplatte sowie deren strukturelles Design, das sowohl funktionale als auch normative Anforderungen erfüllen soll.

Ein wesentlicher Aspekt betrifft die Einhaltung normativer Vorgaben hinsichtlich elektrischer Spannungsabstände, also Kriech- und Luftstrecken. Diese Anforderungen sind insbesondere aufgrund der hohen Betriebsspannungen von bis zu ± 1 kV relevant. Die notwendigen Sicherheitsabstände wurden im Layout durch die Definition geeigneter Netzklassen berücksichtigt umgesetzt.

Darüber hinaus spielt die thermische Auslegung eine entscheidende Rolle. Leistungsbauteile – insbesondere die in den H-Brückenzweigen und Vorstufen eingesetzten MOSFETs und Widerstände – unterliegen einer erheblichen Verlustleistung, die zuverlässig abgeführt werden muss. Zu diesem Zweck wurden geeignete Maßnahmen zur Wärmeverteilung und -abfuhr vorgesehen, wie etwa der Einsatz von Kühlkörpern und Lüftern.

Die Leiterplatte wurde zudem mechanisch und geometrisch so gestaltet, dass sie als Einschubmodul in ein standardisiertes 19-Zoll-Schroff-Gehäuse integriert werden kann. Diese Gehäuseform gewährleistet eine hohe Kompatibilität mit bestehenden Rack-Systemen und erleichtert die modulare Integration der HV-SMU in umfassendere Prüf- und Messumgebungen.

5.1. Elektronische Betrachtung

Das Layout der HV-SMU wurde unter besonderer Berücksichtigung von Hochspannungsisolation, Störungsminimierung und sicherer Signalführung entworfen. Ein zentrales Kriterium war die Einhaltung ausreichender Isolationsabstände, um Überschläge und Kriechströme bei hohen Betriebsspannungen sicher zu verhindern. Dementsprechend wurde ein Abstand von 1 mm pro Kilovolt realisiert, was den gängigen Sicherheitsstandards für Hochspannungsanwendungen entspricht [17].

Die Leiterplatte wurde als vierlagige PCB mit einer Kupferdicke von $35\text{ }\mu\text{m}$ und einer Gesamtdicke von 1.6 mm gefertigt. Die Bestückung erfolgt ausschließlich einseitig mit Surface Mounted Device (SMD)-Bauteilen.

Die Leistungsstufe ist in drei logisch getrennte Funktionseinheiten unterteilt: eine Vollbrücke sowie zwei Halbbrücken. Diese wurden mechanisch und elektrisch separat auf der Leiterplatte angeordnet. Die Trennung dient der Minimierung von gegenseitigen Störeinflüssen sowie der thermischen Entkopplung der einzelnen Stufen.

Die Ansteuersignale und Kommunikationsleitungen zum Mikrocontroller wurden gezielt am Rand der Leiterplatte geführt, um kritische Signale von Hochvoltpfaden fernzuhalten und potenzielle Störeinflüsse durch kapazitive oder induktive Kopplung zu reduzieren. Diese periphere Platzierung erleichtert darüber hinaus die funktionale Trennung zwischen Steuer- und Leistungselektronik und erhöht die Modularität des Gesamtsystems.

Auch die Stromversorgungsanschlüsse wurden modular ausgelegt: Sie sind so auf der Hauptplatine positioniert und geroutet, dass eine spätere Auslagerung auf eine separate Versorgungsplatine in unmittelbarer Nähe problemlos realisierbar ist.

5.2. Mechanische Betrachtung

Das mechanische Layout wurde mit Blick auf Effizienz, Sicherheit und thermisches Verhalten optimiert. Die Leistungstransistoren im TO-247-Gehäuse wurden mit vorhandenen Kühlkörpern bestückt, die hinsichtlich ihrer thermischen Eigenschaften ausreichend dimensioniert sind. Auch die verlustbehafteten Widerstände der Vorstufe im TO-220-Gehäuse wurden mit passenden Kühlkörpern versehen, um eine Überhitzung zu vermeiden. Die konkreten Typen sind in Abbildung 5.1 dargestellt.



Abbildung 5.1.: Kühlkörper für die TO-247 Transistoren und TO-220 Leistungswiderstände.

Zur Ableitung der gesamten Verlustleistung von bis zu 100 W (abhängig vom jeweiligen Betriebsfall) wurde ein aktives Kühlsystem mit zwei Lüftern integriert. Dieses sorgt für einen gezielten Luftstrom über die thermisch kritischen Komponenten und gewährleistet somit auch bei längerer Betriebsdauer einen stabilen und sicheren Temperaturbereich. Die zugehörigen Thermomessungen des ersten Prototypen können in Anhang A nachgelesen werden.

Die mechanische Anordnung wurde zudem so gewählt, dass alle kritischen Bauelemente gut zugänglich bleiben. Wartungsarbeiten, wie beispielsweise der Austausch von Leistungskomponenten, können dadurch ohne aufwändiges Zerlegen des Gesamtsystems durchgeführt werden.

Darüber hinaus wurde auf eine kompakte, aber dennoch sichere Bauform geachtet, sodass das Gerät sowohl als robuster Laboraufbau als auch als mögliche Vorlage für eine spätere Serienfertigung geeignet ist.

5.3. Bauteilplatzierung

Abbildung 5.2 zeigt die Bestückungsübersicht des zweiten Prototyps. Aus Gründen der Übersichtlichkeit wurde auf die Darstellung der Leiterbahnen verzichtet; diese sind jedoch vollständig in der zugehörigen **EAGLE**-Projektdatei enthalten und dort detailliert einsehbar.

Ein genauerer Blick auf die Oberseite der Leiterplatte (Abbildung 5.2a) zeigt eine logisch strukturierte und funktional getrennte Anordnung der Hauptkomponenten:

- **Vollbrückenstufe:** Diese belegt die gesamte obere Hälfte des Layouts. Die Leistungskomponenten sind in symmetrischer Anordnung ausgeführt, um eine gleichmäßige thermische Belastung zu ermöglichen.
- **Strommessung:** Die Strommeseinheit ist unmittelbar innerhalb der Vollbrückenschaltung integriert, was kurze Leitungswege und geringe parasitäre Effekte ermöglicht.
- **Halbbrückenstufen:** Die untere Hälfte der Platine ist den beiden Halbbrückenschaltungen zugewiesen. Dabei sind die Gate- sowie Bulk-Halbbrücke in der Vertikalen räumlich voneinander getrennt ausgeführt.
- **Schnittstelle zur Mikrocontrollerstufe:** Die Anbindung an die Steuereinheit erfolgt über Koaxialleitungen, deren Anschlussstecker am rechten Rand der Platine angebracht sind. Diese Positionierung ermöglicht eine übersichtliche Trennung zwischen Hochspannungs- und Steuersignalfaden.
- **Kühlsystem:** An der linken Seite des Layouts befinden sich zwei Lüfter, welche die Luftströmung gezielt durch die Voll- sowie Halbbrückenbereiche leiten. Die beströmten Leistungskomponenten sind dabei mit Kühlkörpern ausgestattet, um eine effiziente Wärmeabfuhr sicherzustellen.
- **Stromversorgungsanschlüsse:** Die Versorgung der Schaltung erfolgt über Crimp-Steckverbinder, die in der rechten Hälfte der Leiterplatte angeordnet sind. Die zugehörigen Elektrolytkondensatoren für die Hochspannungsversorgung sind im zentralen Bereich zwischen der Voll- und den Halbbrückenstufen positioniert.

Ein Blick auf die Unterseite der Platine (Abbildung 5.2b) zeigt, dass alle SMD-Bauteile ausschließlich dort angebracht sind. Diese einseitige Bestückung trägt zur Vereinfachung des Fertigungsprozesses bei und koppelt die SMD-Bauteile thermisch von den auf der Oberseite angebrachten Leistungsbauteilen ab.



Lüfter

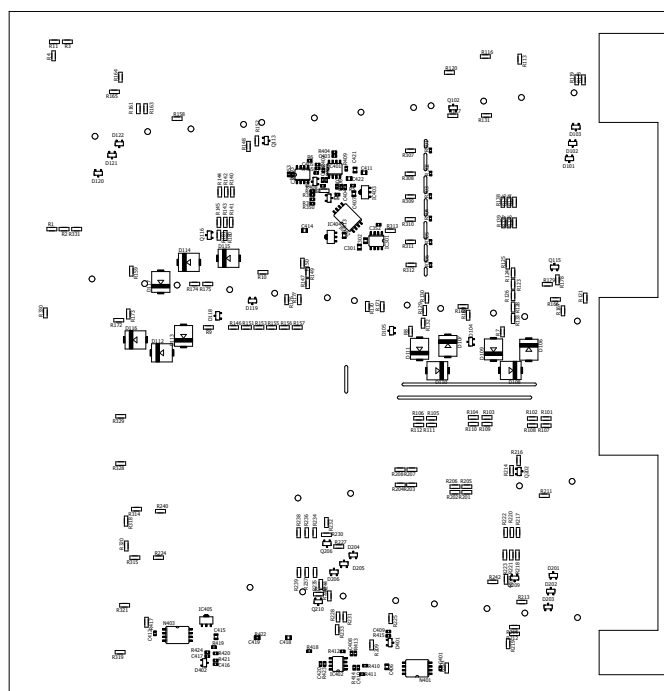


Abbildung 5.2.: Leiterplattenansichten Prototyp 2.

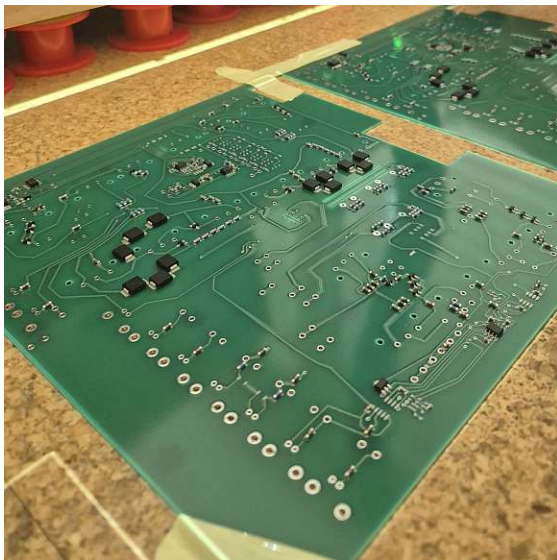
6. Hardwareentwicklung und Inbetriebnahme

Das folgende Kapitel gibt einen kompakten Überblick über den gesamten Hardwareentwicklungsprozess der HV-SMU. Dabei werden die zentralen Schritte – von der Bestückung der Leiterplatte über die Inbetriebnahme bis hin zu aufgetretenen Problemen und den daraus abgeleiteten Anpassungen – systematisch dargestellt.

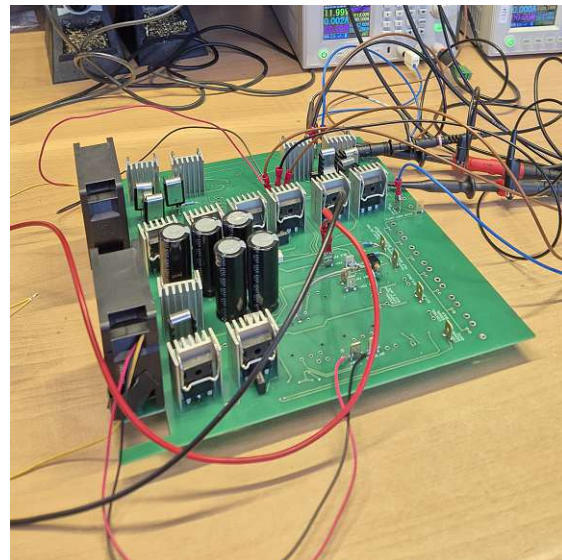
6.1. Bestückprozess

Für den ersten Prototypen wurden insgesamt fünf Leiterplatten einschließlich passender SMD-Schablonen (Lötpasten-Siebe) bei JLCPCB gefertigt. Die Bestückung der SMD-Bauteile erfolgte manuell: Zunächst wurde die Lötpaste mithilfe der mitgelieferten Edelstahlschablone präzise auf die Pads aufgetragen. Anschließend wurden die Bauteile von Hand platziert und mithilfe eines Heißluftgeräts verlötet.

Dieses Verfahren bietet den Vorteil, dass bei geringen Stückzahlen eine effiziente Bestückung ohne Reflow-Ofen oder automatisierte Bestückungsmaschinen möglich ist. Die Through-Hole Technology (THT)-Bauteile wurden manuell eingelötet.



(a) SMD-Bestückung mit Lötpaste.



(b) Fertig bestückte Printed Circuit Board Assembly (PCBA) im Betrieb.

Abbildung 6.1.: Eindrücke vom Bestückprozess und der fertigen Assemblierung.

6.2. Testsetup

Der Testaufbau mit dem ersten Prototypen (P1) unterschied sich in mehreren Punkten von der später vorgesehenen finalen Ausbaustufe:

- **Hochspannungsversorgung:**
Die Versorgung der Vollbrücke sowie der beiden Halbbrücken erfolgte über mehrere externe AC-Quellen in Zusammenhang mit der bereits skizzierten Gleichrichterschaltung aus Abbildung 4.9.
- **Hilfsversorgungen:**
Während die finale Version über einen integrierten Transformator verfügen wird, der sämtliche Versorgungsebenen (vgl. Abschnitt 4.4) zentral bereitstellt, kamen im ersten Prototypen externe DC-Quellen zum Einsatz. Diese wurden über Kabelverbindungen und Crimpstecker direkt mit der HV-SMU verbunden.
- **Stellsignale:**
Da im Zuge dieser Arbeit noch keine Mikrocontroller-Einheit implementiert war, wurden die erforderlichen Steuersignale mithilfe eines externen Frequenzgenerators erzeugt.
- **Messsignalerfassung:**
Die Erfassung der relevanten Messsignale erfolgte mithilfe eines Oszilloskops sowie eines Tischmultimeters.

Eine vollständige Aufstellung der im Aufbau verwendeten Laborgeräte inklusive Typenbezeichnungen findet sich in Tabelle 6.1.

Instrument	Typenbezeichnung	Zweck im Aufbau
DC-Source	RIDEN RD 6006	Versorgung: 15 V bezogen auf GND
DC-Source	RIDEN RD 6006	Versorgung: -15 V bezogen auf GND
DC-Source	RIDEN RD 6006	Versorgung: 15 V bezogen auf V_NEG_HB
DC-Source	RIDEN RD 6006	Versorgung: -15 V bezogen auf V_NEG_HB
Batterie	Varta Industrial Pro 9V	Versorgung: 9 V bezogen auf FLOAT_COMM
Batterie	Varta Industrial Pro 9V	Versorgung: -9 V bezogen auf FLOAT_COMM
AC-Source	Chroma	Versorgung: 250 V bezogen auf FLOAT_COMM
AC-Source	Chroma	Versorgung: -250 V bezogen auf FLOAT_COMM
Stelltrafo 500 VAC	-	Versorgung: 1.4 kV bezogen auf GND
Oszilloskop	RIGOL DS7014	Messsignalerfassung und Entwicklung
Tischmultimeter	Siglent SDM3055	Messsignalerfassung und Entwicklung
Frequenzgenerator	Voltcraft 8202	Generierung der Stellsignale

Tabelle 6.1.: Verwendete Laborinstrumente.

6.3. Entwicklungsphase

Wie in der Abbildung 6.2 deutlich zu erkennen ist, waren während der Entwicklungsphase mehrere Änderungen am Aufbau des ersten Prototyps erforderlich. Diese Anpassungen umfassten unter anderem die Änderung von Bauteilwerten, das Auffräsen von Leiterbahnverläufen sowie das Einfügen von Drahtverbindungen, um gezielte Modifikationen am Schaltungsdesign vorzunehmen und diese unmittelbar im praktischen Betrieb verifizieren zu können.

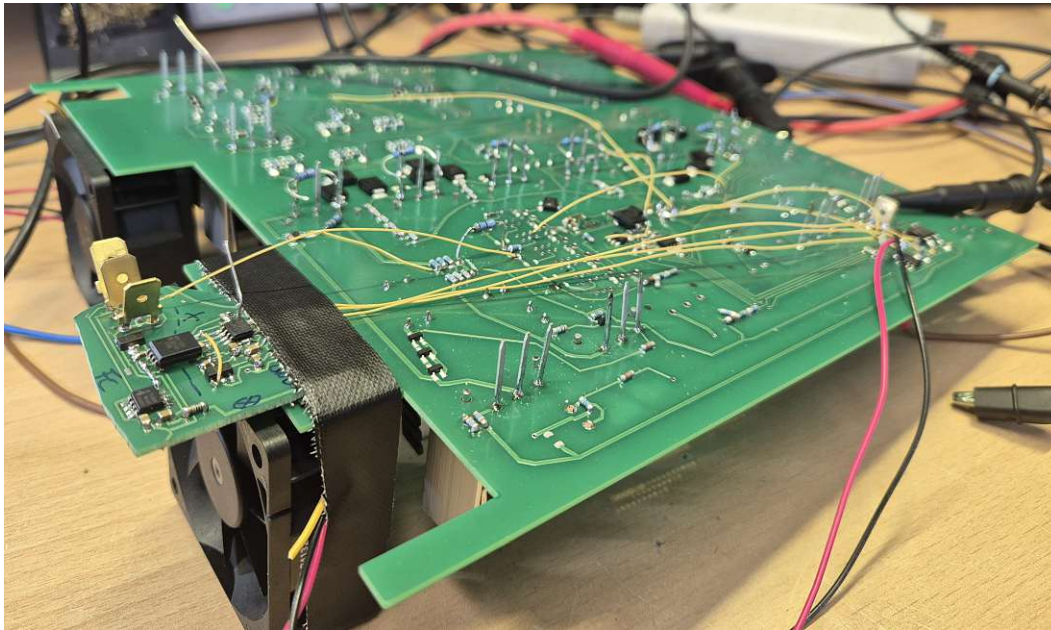


Abbildung 6.2.: Notwendige Modifikationen im ersten Prototypen der HV-SMU.

Im Verlauf der Entwicklung zeigten sich mehrere grundlegende Schwächen im Aufbau des ersten Prototyps (P1), die gezielte Anpassungen für die Weiterentwicklung zum zweiten Prototypen (P2) erforderlich machten. Die wesentlichsten Änderungen werden im Folgenden zusammenfassend dargestellt:

- **Verlagerung des Mikrocontroller-Potenzials:**

Ursprünglich war vorgesehen, den Mikrocontrollerbereich – einschließlich ADC für die Strommessung sowie Steuersignale für die Vorstufen (während der Tests über einen externen Frequenzgenerator realisiert) – direkt auf das **FLOAT_COMM**-Potenzial zu legen. Dieses entspricht dem Mittelpunkt des rechten Vollbrückenzeigs, dessen Potenzial bei höheren Frequenzen bis zu ± 1 kV schwingen kann. Aufgrund kapazitiver Kopplungen zu benachbarten Schaltungsteilen wurde das Frequenzverhalten des **FLOAT_COMM**-Punkts dadurch allerdings erheblich gestört. Zur Verbesserung der Signalqualität und Stabilität wurde daher beschlossen, den Mikrocontrollerbereich auf das negative Versorgungspotenzial der Vollbrücke **GND** zu beziehen. Diese Änderung führte zu einer deutlichen Verbesserung des Frequenzverhaltens am **FLOAT_COMM**-Punkt und damit auch der gesamten Vollbrückenstufe.

- **Anpassung der Strommessschaltung:**

Infolge der oben beschriebenen Potenzialverlagerung war auch eine Überarbeitung der Strommessung erforderlich. Im ersten Prototypen konnte auf eine Potenzialtrennung verzichtet werden, da sowohl der Shunt-Massepunkt als auch der Mikrocontroller denselben Bezugspunkt (`FLOAT_COMM`) teilten. Durch die Verschiebung des Mikrocontrollerpotenzials musste nun jedoch eine galvanische Trennung eingeführt werden, die mittels des Verstärkerbausteins `AMC1350` realisiert wurde. Diese Maßnahme gewährleistet eine störfreie und sichere Signalübertragung bei gleichzeitigem Schutz der Mikrocontroller-Hardware.

- **Interlock-Schaltung für den Hochspannungspfad:**

Im ursprünglichen Design des ersten Prototypen war ein Interlock-System auf Basis handelsüblicher Standardrelais vorgesehen. Diese sind jedoch nur für Schaltspannungen im Bereich weniger hundert Volt ausgelegt und erwiesen sich insbesondere für die Hochspannungsbereiche der Vollbrücke – aber auch der Halbbrücke – als unzureichend. Für den neuen Prototypen ist daher der Einsatz von HV-tauglichen Relais vorgesehen, die speziell für die Schaltanforderungen im Kilovoltbereich ausgelegt sind und entsprechenden Validierungsprozessen unterzogen werden müssen.

Für nähere Details zu allen weiteren Änderungen - wie z.B. Bauteilwerteänderungen o.Ä. - wird auf den Maßnahmenkatalog in Anhang C verwiesen.

7. Modellierung und Testszenarien

In diesem Kapitel werden die funktionalen Baugruppen der HV-SMU im Hinblick auf ihre Simulation mit LTspice sowie eine Übersicht der durchgeführten Tests – sowohl in der Simulation als auch messtechnisch am Prototypen – dargestellt.

Der Schwerpunkt liegt auf der Modellierung der Halb- und Vollbrückenschaltungen einschließlich ihrer Vorstufen sowie der Strommessung. Auch die vor- bzw. nachgeschalteten Verstärkerstufen – teilweise mit galvanischer Trennung – werden in die Simulation einbezogen.

Ziel ist es, die einzelnen Schaltungsteile methodisch zu beschreiben, ihre elektrischen Eigenschaften in einem geeigneten Simulationsmodell abzubilden und so die Grundlage für eine spätere Bewertung des Gesamtsystems zu schaffen. Darüber hinaus werden in den jeweiligen Unterkapiteln die verwendeten Parameter für Simulation und Messung sowie etwaige Modellvereinfachungen dokumentiert.

Die Ergebnisse der Simulationen werden im Vergleich mit den Messdaten des realen Aufbaus des Prototypen in Kapitel 8 analysiert und diskutiert.

Sofern nicht ausdrücklich anders angegeben, beruhen alle durchgeführten Simulationen auf idealisierten Annahmen. Diese Vereinfachungen dienen dazu, das grundsätzliche elektrische Verhalten der jeweiligen Schaltungsteile isoliert betrachten zu können, ohne durch sekundäre Effekte überlagert zu werden.

Folgende allgemeine Annahmen gelten für sämtliche Simulationsmodelle:

- **Ideale Bauteile:** Alle passiven Komponenten wie Widerstände, Kondensatoren und Induktivitäten werden ohne parasitäre Effekte (z. B. ESR, ESL) modelliert.
- **Ideale Quellen:** Spannungs- und Stromquellen werden ohne Innenwiderstand bzw. Innenimpedanz angenommen.
- **Keine parasitären Kopplungen:** Kapazitive oder induktive Kopplungen zwischen benachbarten Leiterzügen oder Bauteilen – z. B. durch Luft oder Substrat – bleiben unberücksichtigt.
- **Vernachlässigung thermischer Effekte:** Temperaturabhängigkeiten sowie Eigen- und Fremderwärmung der Bauteile werden nicht berücksichtigt.
- **Ideale Leitungen:** Leiterbahnen und elektrische Verbindungen werden als verlustfrei angenommen, d. h. ohne ohmsche oder hochfrequenzbedingte Verluste.

Diese Annahmen ermöglichen eine zielgerichtete Analyse der elektrischen Funktionalität und bilden die Grundlage für die spätere Bewertung und Validierung anhand realer Messdaten.

Tabelle 7.1 zeigt eine zusammenfassende Übersicht aller durchgeführten Simulationen sowie der entsprechenden Messungen am Prototypen, einschließlich der jeweils verwendeten Parameter. Eine detaillierte Beschreibung der einzelnen Testfälle erfolgt in den nachfolgenden Kapiteln.

Schaltungsteil	Kapitel Ergebnisse	Testbeschreibung
Halbbrücke	Verstärkerstufe (8.1.1)	Statisches Verhalten im Leerlauf
		Statisches Verhalten bei Last
		Dynamisches Verhalten bei Last
	Strombegrenzung (8.1.2)	Statisches Verhalten bei Überlast Dynamisches Verhalten bei Überlast
Vollbrücke	Verstärkerstufe (8.2.1)	Statisches Verhalten im Leerlauf
		Statisches Verhalten bei Last
		Dynamisches Verhalten im Leerlauf Dynamisches Verhalten bei Last
	Strombegrenzung (8.2.2)	Statisches Verhalten bei Überlast Dynamisches Verhalten bei Überlast
Strommessung	Strommessung (8.3)	Statisches Verhalten
		Dynamisches Verhalten
		Bode-Diagramm bei $I_{DUT} = 60 \mu A / 8 mA$

Tabelle 7.1.: Übersicht der simulierten Schaltungsteile und Testszenarien.

7.1. Halbbrücken

Ziel der folgenden Tests ist die Analyse der Verstärkerstufe zur Ansteuerung der Gate- und Bulk-Anschlüsse des DUTs innerhalb einer Halbbrückenkonfiguration. Da die Schaltung für beide Kanäle identisch ausgelegt ist, erfolgen die Tests exemplarisch anhand eines Kanals unter Verwendung identischer Parameter.

Die betrachtete Schaltung umfasst eine vorgeschaltete Pegelwandlerstufe sowie eine integrierte Strombegrenzung zum Schutz der nachgeschalteten Leistungsstufe. Zur galvanischen Trennung des Steuersignals zwischen der Mikrocontroller-Ebene (GND) und dem Potenzial der Vorstufe (V_NEG_HB, um $-250 V$ gegenüber FLOAT_COMM verschoben) wird der Verstärkerbaustein AMC1350 eingesetzt.

Für die Spannungsversorgung der Brücke wurden zwei ideale Spannungsquellen mit jeweils $250 V$ verwendet, deren Mittelpunkt auf das FLOAT_COMM-Potenzial gelegt wurde. Dieses stellt gleichzeitig den Source-Anschluss des DUTs dar, gegenüber dem die Gate- und Bulk-Spannungen definiert werden müssen.

Um eine möglichst realitätsnahe Abbildung des Systemverhaltens zu gewährleisten, wurden in der Simulation ausschließlich Bauteile verwendet, die auch im realisierten

Prototyp zum Einsatz kommen. Die dazu notwendigen LTspice-Modelle für die Bausteine AMC1350, TL081H, IXTH02N250 sowie IXTP10P50P wurden hierzu von der jeweiligen Herstellerseite zur Verfügung gestellt.

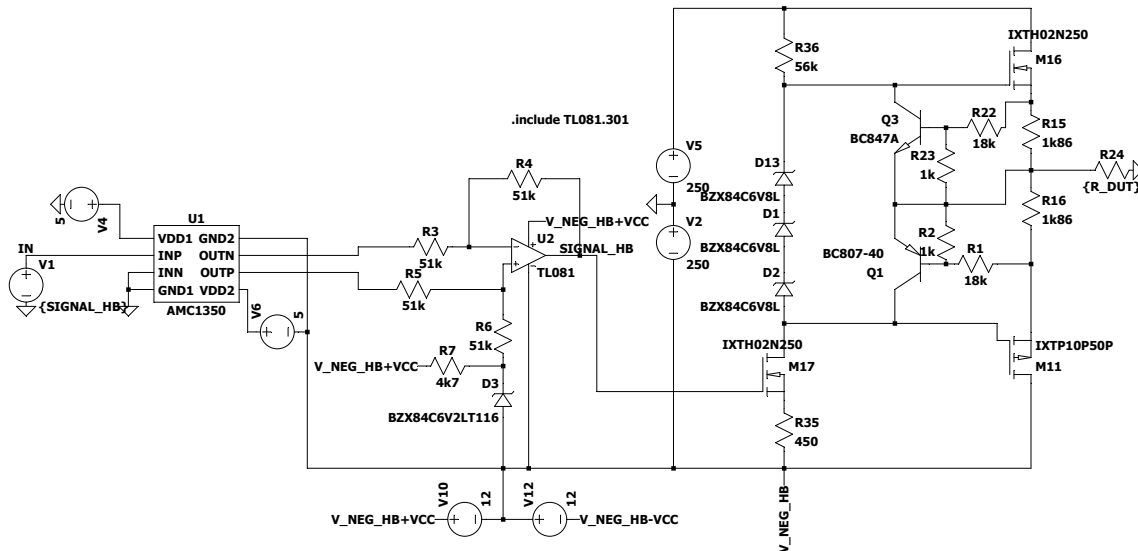


Abbildung 7.1.: Simulationsfile der Halbbrücke in LTspice.

7.1.1. Verstärkerstufe

Das Verhalten der Verstärkerstufe wird sowohl im Leerlauf als auch unter Last untersucht, wobei eine ohmsche Prüflast zum Einsatz kommt.

Analysiert werden sowohl die statischen als auch die dynamischen Eigenschaften der Schaltung, insbesondere in Abhängigkeit von verschiedenen Ansteuerfrequenzen. Hierzu wird u.a. ein Bode-Diagramm erstellt, das die Verstärkungscharakteristik der Halbbrücke im Frequenzbereich von 10 kHz bis 800 kHz darstellt.

Eine detailliertere Beschreibung der Testszenarien findet sich in Tabelle 7.2.

Test	U_{DUT} (V)	I_{DUT} (A)	R_{DUT} (k Ω)	f (kHz)
Statisches Verhalten im Leerlauf	0, ± 25 , ± 50 , ± 100 , ± 150	0	∞	DC
Statisches Verhalten bei Last	0, ± 25 , ± 50 , ± 100 , ± 150	U_{DUT}/R_{DUT}	39	DC
Dynamisches Verhalten bei Last: Bode-Diagramm	± 150 (Peak-Peak)	U_{DUT}/R_{DUT}	10 bis 39	10 bis 800

Tabelle 7.2.: Testszenarien für die Verstärkerstufe der Halbbrücken.

7.1.2. Strombegrenzung

Zur gezielten Untersuchung des Ansprechverhaltens der Strombegrenzung unter erhöhter Last wurden verschiedene Widerstandswerte im Bereich von $0.1\ \Omega$ bis $100\ \Omega$ als DUT eingesetzt. Wie in Tabelle 7.3 ersichtlich, wird dabei sowohl das statische als auch das dynamische Verhalten - insbesondere im Hinblick auf das Regelverhalten und die Reaktionszeit der Begrenzungsschaltung - analysiert.

Test	U_{DUT} (V)	I_{DUT} (A)	R_{DUT} (Ω)	f
Statisches Verhalten bei Überlast	± 100	$U_{\text{DUT}}/R_{\text{DUT}}$	0.1 bis 100	DC
Dynamisches Verhalten bei Überlast	± 100 (Peak-Peak)	$U_{\text{DUT}}/R_{\text{DUT}}$	0.1 bis 100	100 kHz

Tabelle 7.3.: Testszenarien für die Strombegrenzung der Halbbrücken.

7.2. Vollbrücke

In diesen Versuchen wird die Funktionalität der Ausgangsverstärkerstufe analysiert, die in einer Vollbrückentopologie für die Ansteuerung des Drain-Potenzials des DUTs verantwortlich ist. Die betrachtete Schaltung beinhaltet neben einer Vorstufe auch eine integrierte Strombegrenzung zum Schutz der Leistungsstufe.

Um die Komplexität der Simulation zu reduzieren und eine gezielte Auswertung zu ermöglichen, wurde die Strommessung vom Hauptsimulationsmodell entkoppelt und separat in Abschnitt 7.3 modelliert. Dadurch kann die Analyse auf die jeweils relevanten Schaltungsteile fokussiert werden, ohne durch zusätzliche Signalfade oder Kopplungseffekte verfälscht zu werden.

Die Simulation behandelt sowohl das statische (DC), als auch das dynamische (AC) Verhalten der Ausgangsspannung in Abhängigkeit vom Steuersignal. Zusätzlich wird durch Variation des Lastwiderstandes gezielt das Ansprechverhalten der integrierten Strombegrenzung analysiert.

Analog zur Simulation der Halbbrücke (vgl. Abschnitt 7.1) wurden auch im Fall der Vollbrücke Simulationsmodelle für LTspice verwendet, die direkt vom Hersteller bereitgestellt wurden. Dies ermöglicht eine möglichst realitätsnahe Abbildung des Systemverhaltens auf Basis der tatsächlich eingesetzten Komponenten.

Alle Parameter, die im Hauptsimulationsfile (Abbildung 7.2) explizit als feste Werte definiert sind, gelten für sämtliche Simulationen in diesem Kapitel und entsprechen den im Prototyp verbauten Bauteilwerten. Nicht definierte Parameter werden simulationsspezifisch angepasst und jeweils im zugehörigen Abschnitt angegeben.

7.2.1. Verstärkerstufe

Die Verstärkerstufe – bestehend aus Signalübertragung sowie Vor- und Leistungsstufe – wird in mehreren Simulationen schrittweise untersucht. Zur Vereinfachung der

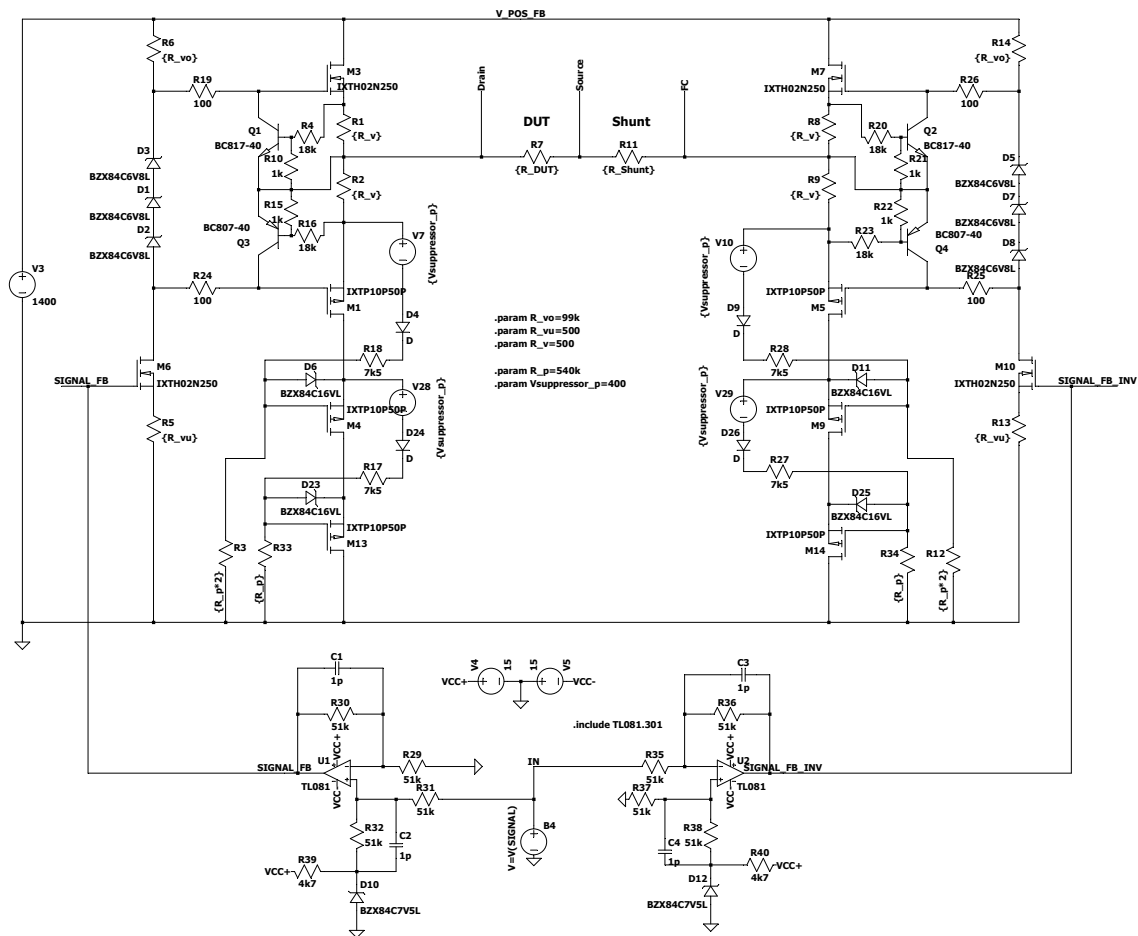


Abbildung 7.2.: Simulationsfile der Vollbrücke in LTspice.

Modellierung werden in der Kaskadenschaltung anstelle von Suppressordioden Spannungsquellen in Kombination mit Dioden eingesetzt, um ein annähernd gleichwertiges elektrisches Verhalten abzubilden.

Das Verhalten der Verstärkerstufe wird sowohl im Leerlauf als auch unter Last mit einem DUT von $100\text{ k}\Omega$ untersucht. Dabei werden sowohl die statischen als auch die dynamischen Eigenschaften analysiert, insbesondere in Abhängigkeit von unterschiedlichen Ansteuerfrequenzen. Eine detaillierte Auflistung findet sich in Tabelle 7.4.

7.2.2. Strombegrenzung

Zur gezielten Untersuchung des Ansprechverhaltens der Strombegrenzung unter erhöhter Last wurden verschiedene Widerstandswerte im Bereich von $1\text{ }\Omega$ bis $1\text{ k}\Omega$ als Prüflast verwendet. Auch in diesem Fall erfolgt die Analyse sowohl des statischen als auch des dynamischen Verhaltens – insbesondere im Hinblick auf das Regelverhalten und die Reaktionszeit der Begrenzungsschaltung. Die genauen Testparameter sind in Tabelle 7.5 abgebildet.

Test	U_{DUT} (kV)	I_{DUT} (A)	R_{DUT} (k Ω)	f
Statisches Verhalten im Leerlauf	0, ± 0.1 , ± 0.2 , ± 0.5 , ± 1.0 , ± 1.2	0	∞	DC
Statisches Verhalten bei Last	0, ± 0.1 , ± 0.2 , ± 0.5 , ± 1.0 , ± 1.2	U_{DUT}/R_{DUT}	100	DC
Dynamisches Verhalten (Bode-Diagramm) im Leerlauf	± 0.2 , ± 1.0 (Peak-Peak)	0	∞	1 kHz bis 200 kHz
Dynamisches Verhalten (Bode-Diagramm) bei Last	± 0.2 , ± 1.0 (Peak-Peak)	U_{DUT}/R_{DUT}	100	1 kHz bis 200 kHz

Tabelle 7.4.: Testszenarien für die Verstärkerstufe der Vollbrücke.

Test	U_{DUT} (kV)	I_{DUT} (A)	R_{DUT} (Ω)	f
Statisches Verhalten bei Überlast	± 0.2	U_{DUT}/R_{DUT}	1 bis 1000	DC
Dynamisches Verhalten bei Überlast	± 0.2 (Peak-Peak)	U_{DUT}/R_{DUT}	1 bis 1000	100 kHz

Tabelle 7.5.: Testszenarien für die Strombegrenzung der Vollbrücke.

7.3. Strommessung

Die Strommessung wurde als modular einsetzbare Funktionseinheit konzipiert und daher unabhängig von der übrigen Schaltung separat simuliert (vgl. Abbildung 7.3). Als Signalquelle wird dennoch ein typisches Shunt-Signal aus der Vollbrückentopologie angenommen, da die Strommessung auch im realisierten Prototyp ausschließlich in dieser Konfiguration verifiziert wurde.

Die Simulation basiert auf herstellerseitig bereitgestellten Makromodellen für den stromsparenden OPV TL081H sowie den galvanisch getrennten Verstärkerbaustein AMC1350. Letzterer ermöglicht die Übertragung des analogen Shunt-Signals vom FLOAT_COMM-Potenzial auf den GND-bezogenen Referenzpegel des Mikrocontrollers. Zur Verbesserung der Messauflösung wird das übertragene Signal anschließend durch eine nachgeschaltete Differenzverstärkerstufe weiter verstärkt. Das aufbereitete Signal steht dem Mikrocontroller über einen ADC-Eingang für die analoge Auswertung zur Verfügung.

Als einzige Annäherung an reale Betriebsbedingungen wird das Spannungsprofil der Vollbrücke idealisiert angenommen: Es wird als ideale Spannungsquelle zwischen den beiden Brückenmittelpunkten modelliert.

Im Rahmen der Simulation werden sowohl das statische als auch das dynamische Verhalten der Strommessung für verschiedene Stromwerte im Bereich von 500 pA bis 12 mA untersucht. Für sehr geringe Ströme ist ein hoher Widerstand und eine niedrige Spannung im Voltbereich notwendig, weswegen für diese konkreten Tests eine DC-Quelle anstatt der Vollbrücke verwendet wurde.

Im Bereich von 100 μA bis 12 mA wird zudem das dynamische Verhalten im Zusammenhang mit einer Vollbrückenspannung von $\pm 800\text{ V}$ (Peak-Peak) @ 10 kHz getestet. Darüber hinaus wird bei $\pm 500\text{ V}$ (Peak-Peak) ein Bode-Diagramm erstellt, um das Frequenzverhalten der Strommessschaltung im Bereich von 10 kHz bis 320 kHz bei zwei unterschiedlichen Strompegeln – 63 μA bzw. 8 mA – zu analysieren.

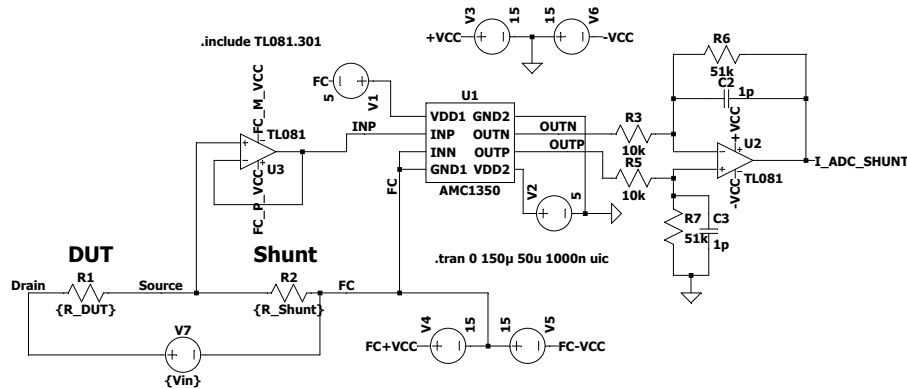


Abbildung 7.3.: Simulationsfile der Strommessung in LTspice.

Test	U_{DUT} (V)	I_{DUT} (A)	R_{DUT} (Ω)	f
Statisches Verhalten	DC-Source & Vollbrücke: $I_{\text{DUT}} \cdot R_{\text{DUT}}$	500×10^{-12} bis 12×10^{-3}	5×10^3 bis 50×10^6	DC
Dynamisches Verhalten	Vollbrücke: ± 800 (Peak-Peak)	100×10^{-6} bis 12×10^{-3}	62.5×10^3 bis 8×10^6	10 kHz
Bode-Diagramm bei 63 μA sowie 8 mA	Vollbrücke: ± 500 (Peak-Peak)	63×10^{-6} und 8×10^{-3}	62.5×10^3 bis 8×10^6	10 kHz bis 320 kHz

Tabelle 7.6.: Testszenarien für die Strommessung der Vollbrücke.

8. Ergebnisse und Diskussion

In diesem Kapitel werden die Simulationsergebnisse sowie die Messergebnisse des ersten Prototypen präsentiert, miteinander verglichen und hinsichtlich ihres Übereinstimmungsgrads analysiert.

Der vermessene Prototyp beinhaltet sämtliche Änderungen der Maßnahmenliste (Anhang C) und entspricht – abgesehen vom Layout - funktional dem Stand des zweiten Prototypen. Zur Sicherstellung einer hohen Vergleichbarkeit wurden identische Parameter verwendet, darunter Bauteilwerte, Versorgungsspannungen und Signalbedingungen. Eine detaillierte Auflistung der eingesetzten Parameter und Simulationskonfigurationen findet sich in Kapitel 7.

Im Folgenden werden die Untersuchungen zur Halb- und Vollbrücke sowie zur Strommessung separat dargestellt und ausgewertet.

8.1. Halbbrücken

Die Tests der Halbbrückenschaltung gliedern sich in zwei funktionale Hauptbereiche, die jeweils separat analysiert und im Rahmen des Prototypenaufbaus validiert wurden:

- **Verstärkerstufe mit galvanischer Trennung:**
Diese Baugruppe ist für die Verstärkung und Übertragung der Steuersignale von der Mikrocontroller-Ebene zur Vorstufe und weiterführend zum Ausgang der Halbbrücke verantwortlich. Die integrierte galvanische Trennung ermöglicht einen sicheren Potenzialwechsel vom massebezogenen Mikrocontrollersignal auf das Bezugspotenzial der Halbbrücken-Vorstufen, das typischerweise mehrere Hundert Volt AC von der Systemmasse abweicht.
- **Strombegrenzung:**
Die integrierte Strombegrenzung dient als Schutzmechanismus bei niederohmigen Lasten, um überhöhte Ströme zu vermeiden, die andernfalls zu Bauteilschäden oder einem Ausfall der Schaltung führen könnten.

Für beide Teilbereiche wurde sowohl das statische Verhalten (DC-Betrieb) als auch das dynamische Verhalten unter Sinusanregung (AC-Betrieb) untersucht.

8.1.1. Verstärkerstufe

Statisches Verhalten

Ausgehend von einer vordefinierten Zielspannung über das DUT wurde das erforderliche Stellsignal (SIGNAL_GATE_UC) berechnet und sowohl im Simulationsmodell als auch

am realen Aufbau angewandt. Die resultierenden Ausgangsspannungen am DUT wurden im Leerlauf und unter Last schrittweise erfasst und aufgezeichnet.

Die Diagramme in Abbildung 8.1, basierend auf den Werten der zugehörigen Tabelle 8.1, zeigen leichte Abweichungen sowohl in der Simulation als auch in der Messung gegenüber den berechneten Idealwerten. Diese Abweichungen sind auf die idealisierte Annahme der Spannungsverstärkung der Halbbrücke zurückzuführen, welche in der Praxis infolge bauteilbedingter Toleranzen geringfügig variieren kann.

Zudem wurde in den Berechnungen eine konstante Gate-Source-Spannung des Transistors in der Vorstufe angenommen. Diese Annahme stellt jedoch nur eine Vereinfachung dar, da die tatsächliche Gate-Source-Spannung in der realen Schaltung um mehrere hundert Millivolt schwanken kann.

U_{DUT}	Vorgabe (V)	Signal μC (V)	U_{DUT} (V) Leerlauf		U_{DUT} (V) bei 39 k Ω	
			Simulation	Messung	Simulation	Messung
-150		1.58	-141	-148	-138	-148
-100		1.05	-94	-100	-92	-99
-50		0.52	-47	-52	-46	-52
-25		0.26	-24	-28	-24	-26
0		0.00	0	-1	-1	1
25		-0.26	23	26	22	24
50		-0.52	46	49	45	47
100		-1.05	92	96	90	92
150		-1.58	138	139	134	136

Tabelle 8.1.: Statischer Betriebsfall der Halbbrücke: Vergleich von Simulation und Messung im Leerlauf und unter ohmscher Last.

Durch nähere Betrachtung der Ergebnisse lassen sich nun folgende Schlüsse ziehen:

- Die berechnete Verstärkung der Halbbrücke weicht sowohl geringfügig von jener des Prototyps als auch der Simulation ab. Letztere zeigt die geringste Verstärkung und erfordert daher eine höhere Gate-Vorspannung, um dieselbe DUT-Spannung zu erreichen. Trotz dieser Abweichungen weisen die Kennlinien der DUT-Spannungen eine hohe Parallelität und Symmetrie auf. Dies deutet auf ein systematisch konsistentes und reproduzierbares Verhalten der Schaltung hin. Die unterschiedlichen Verstärkungswerte sind somit gut kalibrierbar.
- Der prozentuale Fehler der Simulationsergebnisse bleibt über den gesamten Spannungsbereich weitgehend konstant und liegt typischerweise zwischen 5 % bis 10 %. Die Messwerte hingegen zeigen eine deutlich stärkere Schwankung, insbesondere im unteren Spannungsbereich. Dies ist vermutlich auf die begrenzte Genauigkeit der händisch am Oszilloskop durchgeführten Spannungsmessungen zurückzuführen. Gerade bei kleinen Signalpegeln kann sich ein relativ hoher Messfehler ergeben.

- Der Leerlaufall unterscheidet sich – wenn überhaupt – nur um wenige Volt vom Fall mit einer $39\text{ k}\Omega$ -Last. Dies zeigt, dass die Ausgangsspannung im betrachteten Bereich weitgehend unabhängig von der angeschlossenen Last bleibt, solange die Strombegrenzung nicht aktiviert wird.

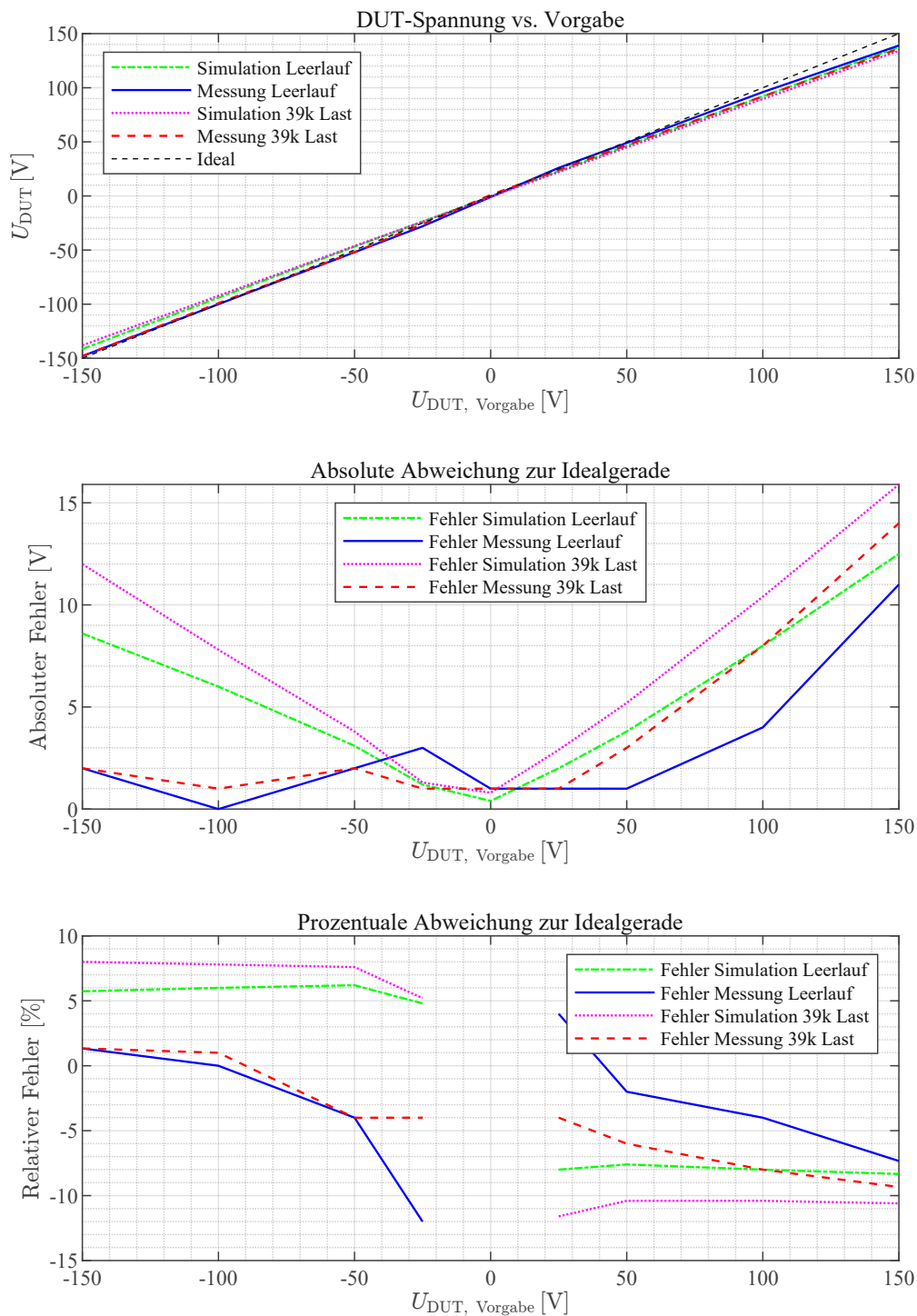


Abbildung 8.1.: Ergebnisse zur statischen Analyse der Halbbrücke.

Dynamisches Verhalten

Zur detaillierten Untersuchung des dynamischen Verhaltens der Halbbrücke wurde ein Lastszenario mit hoher Strom- und Spannungsbelastung gewählt. Dabei kam eine DUT-Spannung von $\pm 150\text{ V}$ (Peak-Peak) sowie ein festes Gate-Signal zum Einsatz. Der Lastwiderstand wurde in drei Varianten realisiert: $10\text{ k}\Omega$, $21\text{ k}\Omega$ und $39\text{ k}\Omega$. Das resultierende Verhalten der Schaltung wurde sowohl simulativ als auch experimentell analysiert und in Form eines Bode-Diagramms dargestellt.

Im Betragsverlauf (als Referenz wurde die Amplitude im DC-Betrieb herangezogen) wurde zunächst die Messung mit einem DUT-Widerstand von $21\text{ k}\Omega$ und über das gesamte Frequenzspektrum konstantem Gate-Signal aufgezeichnet. Ergänzend dazu wurde für denselben Widerstand eine Variante mit dynamisch kompensierendem Gate-Signal untersucht: Bei abfallender DUT-Spannung wurde die Gate-Amplitude schrittweise erhöht, bis der maximale Wert erreicht war. In der Simulation wurden zusätzlich zwei Kurven für DUT-Widerstände von $10\text{ k}\Omega$ und $39\text{ k}\Omega$ aufgenommen – jeweils wieder bei konstantem Gate-Signal über das gesamte Frequenzspektrum.

Die Phasenverläufe (als Phasenreferenz dient das Niedervolt-Stellsignal der Vorstufe) wurden exemplarisch für die Simulation mit $39\text{ k}\Omega$ sowie für die Messung mit $21\text{ k}\Omega$ erfasst. Ab etwa 150 kHz war in der Messung jedoch keine zuverlässige Phasenanalyse mehr möglich, da die Amplitude des Messsignals zu gering war.

Die Analyse des Bode-Diagramms in Abbildung 8.2 lässt nun folgende Schlüsse zu:

- Die Bandbreite des Prototypen beträgt etwa 100 kHz und liegt damit deutlich unter der simulierten Bandbreite von rund 250 kHz . Diese Differenz ist vermutlich auf zusätzliche kapazitive Kopplungseffekte im realen Aufbau zurückzuführen, die im Simulationsmodell nicht enthalten sind und zu einem frühzeitig einsetzenden Tiefpassverhalten führen.
- Der Vergleich zwischen den Messungen mit und ohne Kompensation zeigt, dass eine Erhöhung der Gate-Spannung bei sinkender DUT-Spannung zu einer moderaten Verbesserung des Frequenzverhaltens führt: Die Bandbreite kann dadurch um etwa 20 kHz gesteigert werden. Abgesehen von einem geringen Offset bleibt der Verlauf der Übertragungsfunktion weitgehend identisch.
- Bei den Simulationsergebnissen beginnt der Betragsgang – wie erwartet – bei 0 dB und sinkt bei Erreichen der Bandbreite auf etwa -3 dB ab. Ab etwa 400 kHz verstärkt sich der Abfall nochmals, und der Verlauf nimmt eine Steigung von rund -40 dB/Dekade an, was auf ein Tiefpassverhalten zweiter Ordnung hinweist.
- Bei der Simulation mit einem DUT-Widerstand von $10\text{ k}\Omega$ tritt bereits der Effekt der integrierten Strombegrenzung deutlich in Erscheinung. Die vorgegebene Ausgangsamplitude kann aufgrund des zu hohen Stromflusses nicht mehr erreicht werden, sodass der Betragsgang bereits bei etwa -5 dB startet. Im höheren Frequenzbereich konvergiert der Verlauf dieser Kurve zunehmend mit jenen der Kennlinien höherohmiger DUTs, da dort die Spannung aufgrund dem TP-Verhalten abnimmt und die Strombegrenzung nicht mehr zum Tragen kommt.

- Die Phase beginnt in Messung und Simulation jeweils bei -180° , da das System durch die Vorstufe eine Invertierung erfährt. Bis etwa 150 kHz verlaufen die Phasenkurven nahezu identisch; darüber hinaus bricht die Messung aufgrund eines zu geringen Signal-Rausch-Verhältnisses ab. Die Simulation zeigt jedoch, dass der Phasenabfall kontinuierlich zunimmt und sich ab etwa 400 kHz nochmals deutlich verstärkt. Bei ca. 500 kHz hat sich die Phase im Bezug auf den Startwert um -360° gedreht und beträgt damit an diesem Punkt gesamt -540° .

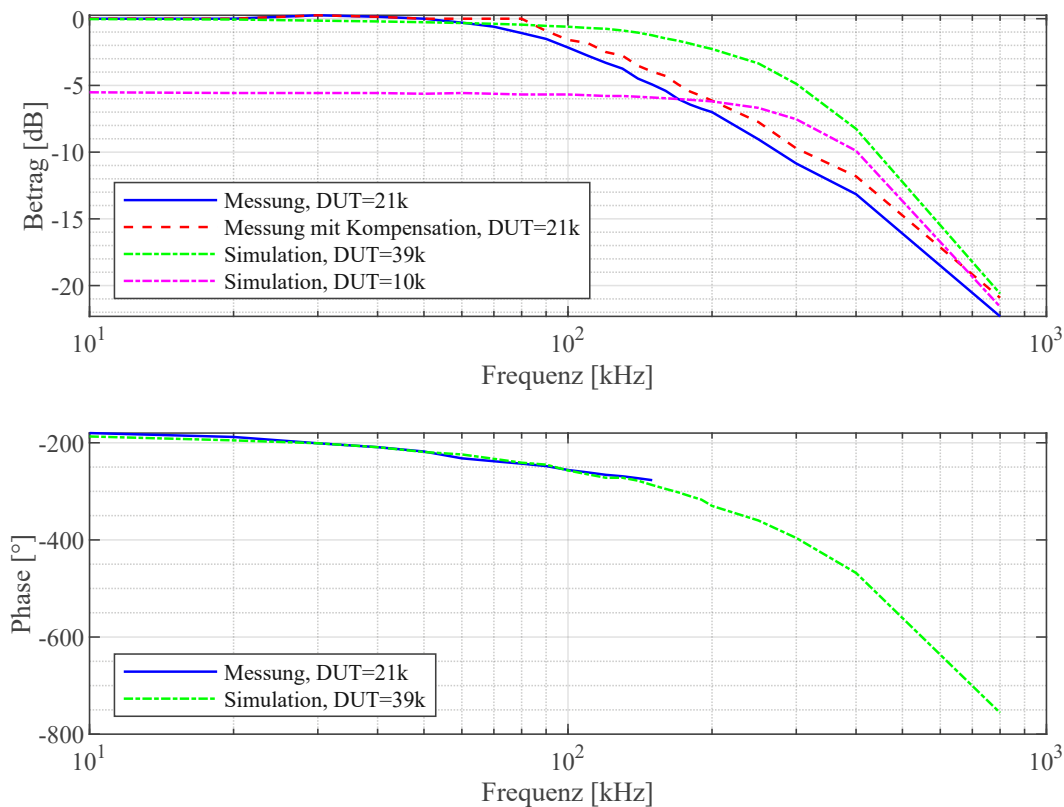


Abbildung 8.2.: Bode-Diagramm der Halbbrücke bei einer Vorgabe von $U_{\text{DUT}} = \pm 150 \text{ V}$ (Peak-Peak); Referenz Betragsgang entspricht der Amplitude im statischen Leerlaufbetrieb; Referenz Phasengang entspricht dem Signal der Vorstufe.

8.1.2. Strombegrenzung

Die Strombegrenzung dient als Schutzmechanismus und soll ausschließlich im Fehlerfall aktiv werden – also dann, wenn das DUT einen Strom außerhalb des spezifizierten Bereichs aufnimmt. Ohne diese Schutzmaßnahme könnte es im Extremfall zu einer thermischen Überlastung und damit zur Zerstörung der Schaltung kommen.

Für den Test wurden Gate-Signale angelegt, die unter normalen Betriebsbedingungen eine DUT-Spannung von $\pm 100 \text{ V}$ erzeugen würden. Die in diesem Versuch eingesetzten Prüflasten (DUTs) führen jedoch zu einem Stromfluss, der den definierten Grenzwert überschreitet. Infolgedessen greift die Strombegrenzung ein und reduziert die Ausgangsspannung, wodurch der Stromfluss effektiv begrenzt wird.

Bei allen Tests wurde der tatsächlich erreichte Spannungswert am DUT gemessen. In Kombination mit dem jeweils verbauten Widerstand konnte daraus der resultierende Stromfluss bestimmt und dokumentiert werden.

Ein Vergleich von Tabelle 8.2 (statische Belastung) und Tabelle 8.3 (dynamische Belastung) zeigt sowohl in der Simulation als auch in der Messung ein konsistentes Verhalten der Strombegrenzung. Dabei lassen sich folgende Beobachtungen festhalten:

- Die Eingriffsschwellen bleiben bei konstanter Amplitude der DUT-Spannung sowie bei einer gleichbleibenden Mikrocontroller-Steuerspannung von ± 1 V weitgehend konstant und sind weitgehend unabhängig vom jeweils eingesetzten DUT.
- Das Verhalten im statischen Betrieb stimmt nahezu mit jenem bei sinusförmiger Ansteuerung im Bereich von 100 kHz überein, was auf ein frequenzunabhängiges Eingriffsverhalten hindeutet.
- Die Eingriffsschwelle ist im Wesentlichen unabhängig vom Widerstandswert des DUTs.
- Es zeigt sich eine systematische Asymmetrie: Die maximale Stromamplitude im positiven Zweig ist etwa 15 % höher als im negativen. Dieser Effekt lässt sich durch die unterschiedlichen Übertragungskennlinien des verwendeten npn-Transistors (BC817-40) und des pnp-Transistors (BC807-40) erklären.

U_{DUT} Vorgabe (V)	R_{DUT} (Ω)	Simulation: I_{DUT} (mA)	
		max	min
± 100	0.1	9.2	-8.0
	1	9.3	-7.8
	10	9.3	-7.8
	100	9.3	-7.8
	1000	9.3	-7.7

Tabelle 8.2.: Eingriffsschwellen der Strombegrenzung bei statischer Ansteuerung der Halbbrücke und verschiedenen DUT-Widerständen.

Im nächsten Schritt wurde untersucht, wie sich die Eingriffsschwelle der Strombegrenzung bei variierenden Steuerspannungen verhält. Die Steuersignale wurden im Bereich von 0.05 V bis 1.75 V vorgegeben, was gemäß dem in Abschnitt 4.1 hergeleiteten Umrechnungsfaktor

$$V_{HB} = -\frac{2}{5} \cdot \frac{51}{24} \cdot 112 = -95,2$$

einer berechneten DUT-Spannung von etwa -5 V bis -167 V entspricht.

Die Ergebnisse dieses Versuchs sind in Abbildung 8.3 dargestellt und führen zu folgenden Erkenntnissen:

U_{DUT} Vorgabe	R_{DUT} (Ω)	Simulation: I_{DUT} (mA)		Messung: I_{DUT} (mA)	
		max	min	max	min
± 100 V @ 100 kHz	0.1	9.1	-7.7	< 10	> -10
	1	9.2	-7.8	8.0	-8.0
	10	9.1	-7.6	8.5	-7.2
	100	9.1	7.7	8.5	-7.2
	1000	9.1	-7.7	8.6	-7.3

Tabelle 8.3.: Eingriffsschwellen der Strombegrenzung bei sinusförmiger Ansteuerung der Halbbrücke und verschiedenen DUT-Widerständen.

- Der Eingriffspunkt der Strombegrenzung zeigt eine nichtlineare Abhängigkeit vom Stellsignal. Dieses Verhalten ist sowohl in der Simulation als auch in der Messung konsistent zu beobachten und lässt sich vermutlich auf die nichtlineare Kennlinie der beteiligten Transistorschaltungen zurückführen.
- Die Strombegrenzung zeigt sich unabhängig vom eingesetzten DUT-Widerstand. Dies belegen die nahezu deckungsgleichen Kennlinien für $1\ \Omega$ und $100\ \Omega$.
- Auch bei deaktivierter Strombegrenzungsschaltung (Kennlinie *Simulation: Strombegrenzung deaktiviert*) zeigt sich ein natürlicher Schutzeffekt, der sich weitgehend linear mit dem Steuersignal verhält. Dies erklärt, warum auch bei sehr niedrigen Stellsignalen bereits eine leichte Strombegrenzung wirksam ist.
- Dieser natürliche Schutzmechanismus resultiert aus den in der Verstärkerstufe verbauten Widerständen zwischen den beiden Leistungstransistoren. Fließt ein erhöhter Strom über diese Widerstände, steigt die Source-Spannung der Transistoren entsprechend an, wodurch diese in den Sperrzustand übergehen. Eine Reduktion dieser Widerstandswerte führt zu einem höheren Ruhestrom (Kennlinie *Simulation: Ruhestrom höher*) sowie zu einer deutlich erhöhten, natürlichen Eingriffsschwelle der Schaltung.

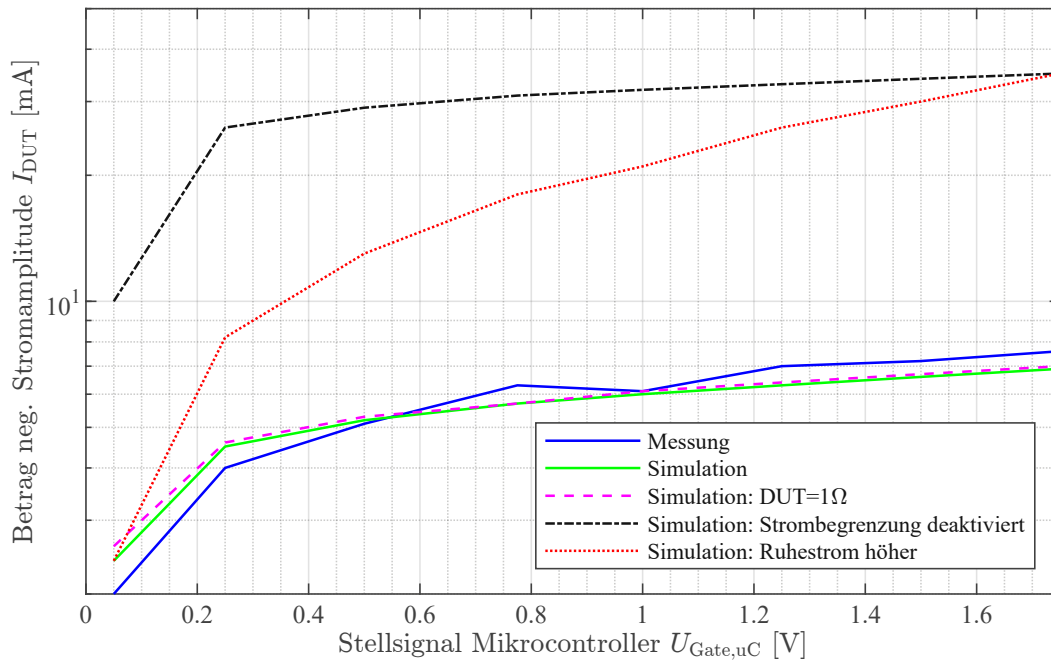


Abbildung 8.3.: Negativer Eingriffspunkt der Strombegrenzung abhängig vom Stellsignal; standardmäßig bei $R_{\text{DUT}} = 100 \Omega$.

8.2. Vollbrücke

Die Untersuchung der Vollbrückenschaltung erfolgte – analog zur Halbbrücke – getrennt nach ihren beiden funktionalen Hauptkomponenten. Dabei wurden sowohl die Verstärkerstufe als auch die Strombegrenzung jeweils separat simuliert, messtechnisch analysiert und im Rahmen des Prototypenaufbaus validiert.

Für beide Teilbereiche wurde sowohl das statische Verhalten (DC-Betrieb) als auch das dynamische Verhalten unter Sinusanregung (AC-Betrieb) untersucht, um die Funktionalität über das gesamte relevante Frequenzspektrum hinweg beurteilen zu können.

8.2.1. Verstärkerstufe

Statisches Verhalten

Das Vorgehen bei dem folgenden Experiment entspricht jenem bei der Untersuchung der Halbbrücke: Ausgehend von einer Zielspannung am DUT wurde das erforderliche Stellsignal (SIGNAL_FB_UC) berechnet und aufgeschaltet. Die daraus resultierenden Spannungen am DUT wurden sowohl messtechnisch als auch simulativ im Leerlauf sowie unter einer ohmschen Last von $100 \text{ k}\Omega$ erfasst.

Die Ergebnisse sind in Tabelle 8.4 sowie Abbildung 8.4 dargestellt und zeigen folgende wesentliche Beobachtungen:

- Die berechnete Verstärkung weicht sowohl von der simulierten als auch von der gemessenen Verstärkung ab. In diesem Fall weist der Prototyp die geringste Verstärkung auf. Dennoch zeigen alle Kennlinien eine ausgeprägte Parallelität

und Symmetrie, sodass das Verhalten durch geeignete Kalibrierung ausreichend korrigierbar ist.

- Betrachtet man den absoluten Fehler, fällt beim Prototypen ein leichter Versatz in Richtung positiver Abszissenwerte auf. Dieser resultiert daraus, dass die Vollbrücke bei einem Stellsignal von 0 V bereits eine geringe Differenzspannung erzeugt. Auch dieser Effekt kann durch einen leichten Offset am Gate-Signal problemlos kompensiert werden.
- Ähnlich wie bei der Halbbrücke bleibt der relative Fehler – insbesondere in der Simulation – über den gesamten Spannungsbereich hinweg von 5 % bis 10 % nahezu konstant. Die Messung zeigt etwas höhere Abweichungen, die jedoch – mit Ausnahme kleiner DUT-Spannungen – ebenfalls weitgehend konstant bleiben.
- Der Unterschied zwischen Leerlauf- und Lastfall (100 k Ω) ist beim Prototypen gering und beträgt nur wenige Volt. In der Simulation fällt dieser Unterschied etwas größer aus, bleibt jedoch auch hier unterhalb einer Abweichung von 5 %.

U_{DUT} Vorgabe (V)	Signal μC (V)	U_{DUT} (V) Leerlauf		U_{DUT} (V) bei 100 k Ω	
		Simulation	Messung	Simulation	Messung
-1200	3.02	-1140	-1026	-1092	-1017
-1000	2.51	-941	-866	-935	-859
-500	1.26	-470	-434	-468	-434
-200	0.50	-190	-175	-190	-173
-100	0.25	-94	-84	-94	-80
0	0.00	0	12	0	11
100	-0.25	94	99	94	99
200	-0.50	190	188	190	188
500	-1.26	470	451	468	447
1000	-2.51	941	886	935	878
1200	-3.02	1140	1046	1092	1037

Tabelle 8.4.: Statischer Betriebsfall der Vollbrücke: Vergleich von Simulation und Messung im Leerlauf und unter ohmscher Last (100 k Ω).

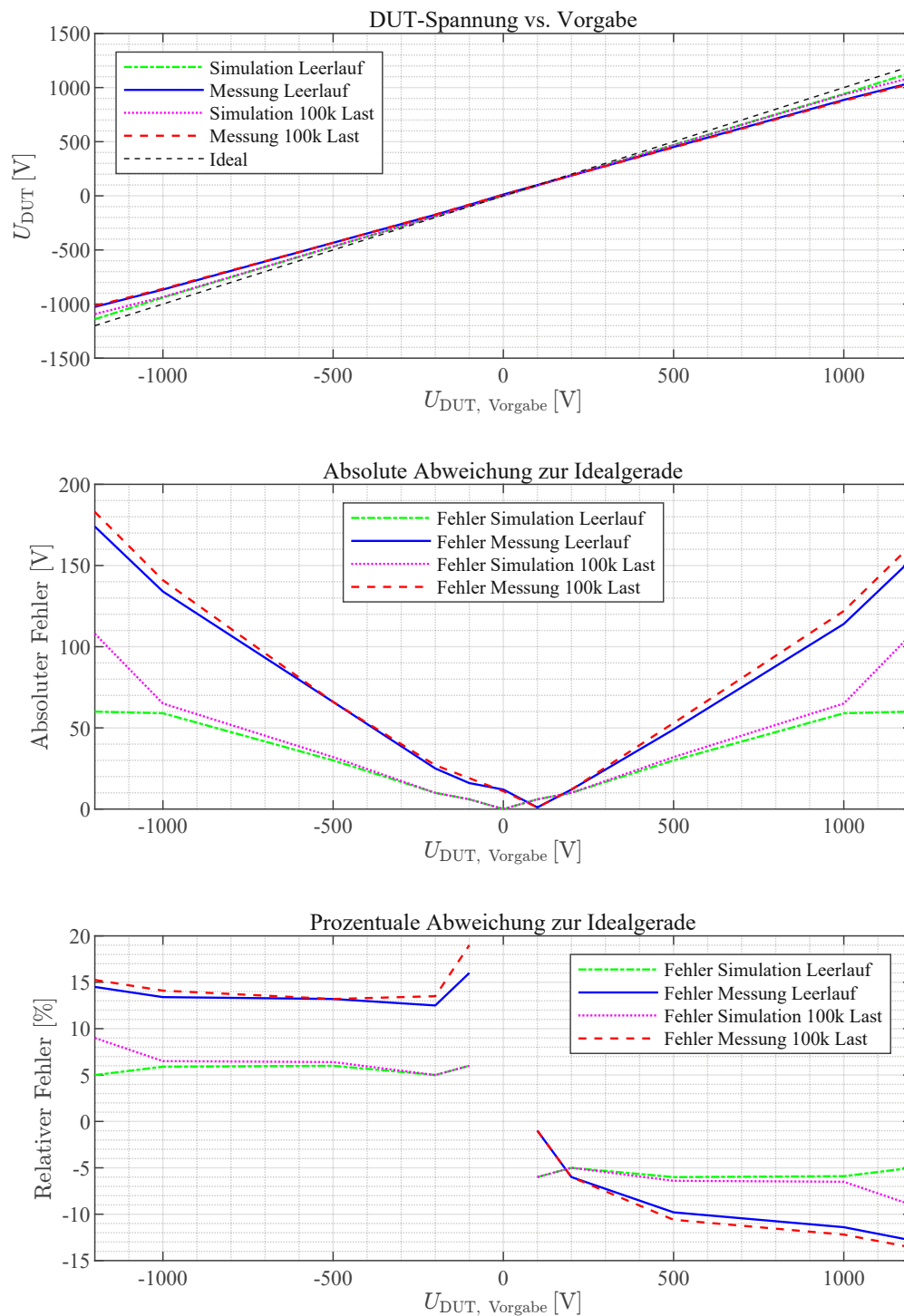


Abbildung 8.4.: Ergebnisse zur statischen Analyse der Vollbrücke.

Dynamisches Verhalten

Zur Analyse des dynamischen Verhaltens der Vollbrücke wurden zwei Stellsignale aufgeschaltet, die jeweils eine DUT-Spannung von $\pm 200 \text{ V}$ bzw. $\pm 1 \text{ kV}$ (Peak-Peak) erzeugen. Anschließend wurden die resultierenden DUT-Spannungen – sowohl in der Simulation als auch im Prototypen – jeweils im Leerlauf und unter Last mit $100 \text{ k}\Omega$ aufgenommen.

Die Analyse der daraus abgeleiteten Betragsgänge in Abbildung 8.5 führt zu folgenden Beobachtungen:

- Die Bandbreite der Simulation liegt mit etwa 250 kHz oberhalb des betrachteten Frequenzbereichs und zeigt ein weitgehend ideales Frequenzverhalten. Im Gegensatz dazu ist die Bandbreite des realen Prototyps mit ca. 80 kHz deutlich geringer. Dieses Verhalten lässt auf frequenzabhängige Verluste im realen Aufbau schließen – beispielsweise durch parasitäre Kapazitäten, die begrenzte Bandbreite der Vorstufen oder durch Schaltverzögerungen. Diese Effekte wurden im Simulationsmodell nur vereinfacht oder nicht vollständig berücksichtigt, was die höhere Dämpfung im Prototypen erklärt. Die Bandbreite zeigt sich unabhängig vom Lastwiderstand.
- Oberhalb der jeweiligen Bandbreite fällt der Betragsgang mit ca. -60 dB/Dekade ab, was auf ein Tiefpassverhalten dritter Ordnung hindeutet.
- Der Vergleich der Betragsgänge im Leerlauf und unter $100\text{ k}\Omega$ Last zeigt eine weitgehende Übereinstimmung. Dies deutet darauf hin, dass die Ausgangsverstärkung lastunabhängig ist – solange die Strombegrenzung nicht aktiv wird.

f (kHz)	$U_{\text{DUT,pp}}$ (V) Leerlauf		$U_{\text{DUT,pp}}$ (V) bei $100\text{ k}\Omega$	
	Messung	Simulation	Messung	Simulation
1	384	381	379	379
10	352	381	351	379
20	353	380	347	378
50	331	376	330	374
100	273	361	268	359
150	185	340	181	338
200	128	316	123	312

Tabelle 8.5.: Frequenzabhängiger Verlauf der Ausgangsspannung $U_{\text{DUT,pp}}$ bei Ansteuerung der Vollbrücke mit $\pm 200\text{ V}$. Vergleich von Messung und Simulation im Leerlauf und bei ohmscher Last ($100\text{ k}\Omega$).

f (kHz)	$U_{\text{DUT,pp}}$ (V) Leerlauf		$U_{\text{DUT,pp}}$ (V) bei 100 k Ω	
	Messung	Simulation	Messung	Simulation
1	1791	1881	1773	1870
10	1641	1881	1624	1870
20	1624	1878	1606	1867
50	1799	1856	1472	1846
100	1349	1786	1243	1773
150	784	1682	766	1666
200	591	1560	557	1544

Tabelle 8.6.: Frequenzabhängiger Verlauf der Ausgangsspannung $U_{\text{DUT,pp}}$ bei Ansteuerung der Vollbrücke mit ± 1 kV. Vergleich von Messung und Simulation im Leerlauf und bei ohmscher Last (100 k Ω).

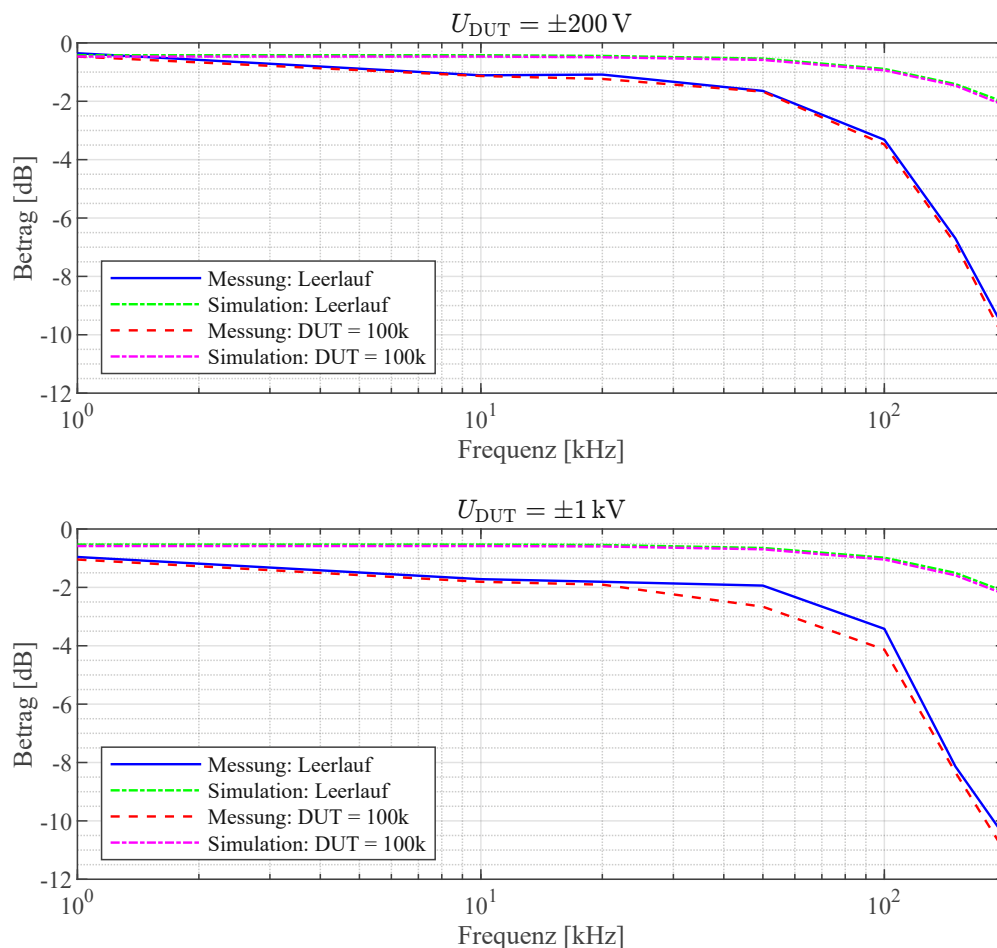


Abbildung 8.5.: Ergebnisse zur dynamischen Analyse der Vollbrücke: Betragsgänge für zwei unterschiedliche DUT-Spannungen.

Durch eine gezielte Erhöhung der Gate-Source-Spannung lässt sich der frequenzbedingte Abfall der Ausgangsspannung teilweise kompensieren. Wie im Oszillogramm

(Abbildung 8.6) ersichtlich, kann auf diese Weise auch bei einer Frequenz von 100 kHz eine Ausgangsspannung von beinahe ± 800 V am DUT erzielt werden.

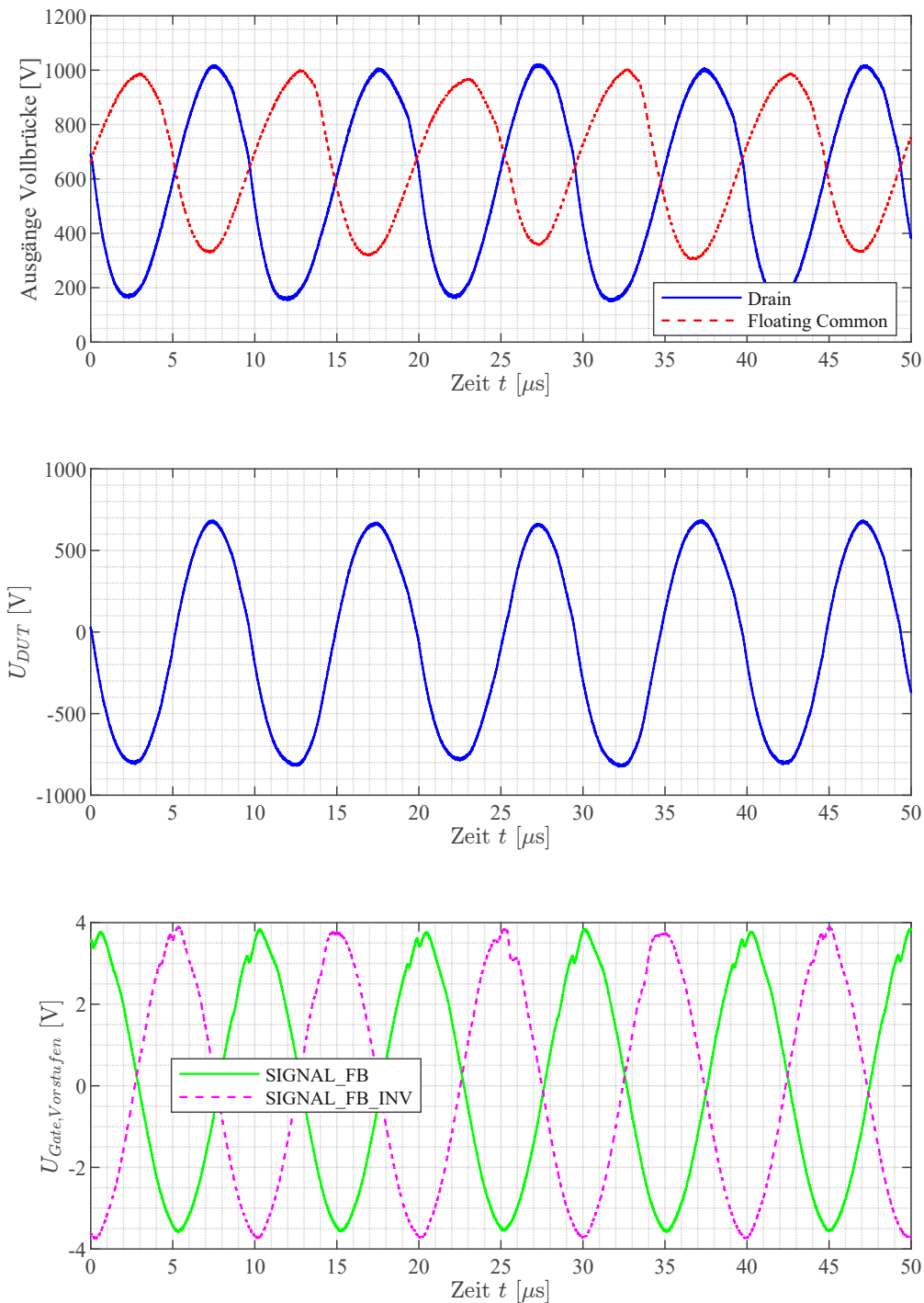


Abbildung 8.6.: Oszilloskop-Aufnahme: beinahe ± 800 V @ 100 kHz am Ausgang der Vollbrücke mit $R_{DUT} = 100 \text{ k}\Omega$.

Ein weiterer im Zuge der Untersuchungen beobachteter Effekt ist ein unerwünschtes Schwingverhalten der Vollbrücke im Frequenzbereich zwischen 40 kHz und 80 kHz, wie

das Oszillogramm in Abbildung 8.7 zeigt. Diese Oszillationen deuten auf mögliche Instabilitäten innerhalb der Schaltung hin und sollten im Hinblick auf parasitäre Rückwirkungen, Layout-Einflüsse sowie das Regelverhalten weitergehend analysiert werden.

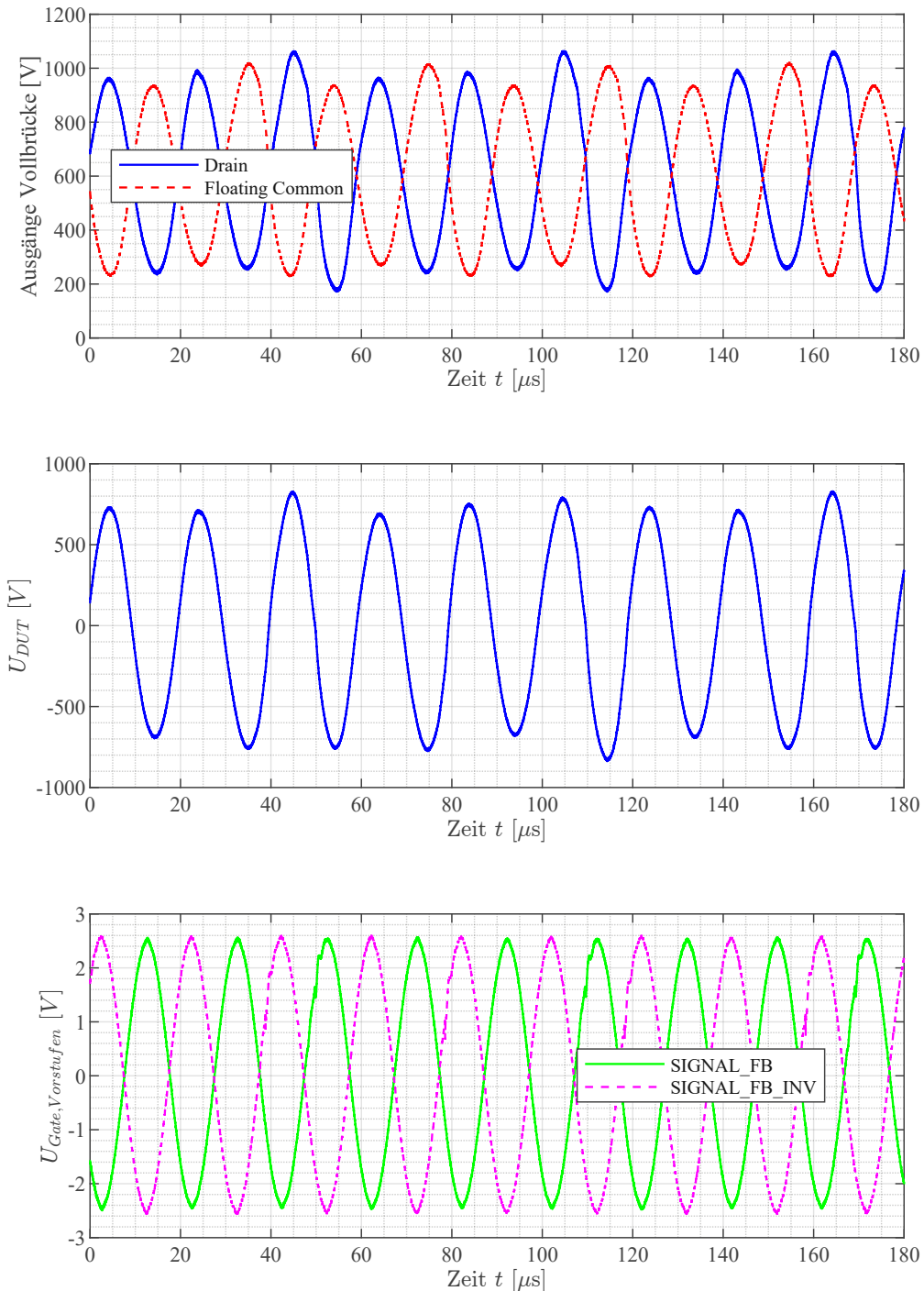


Abbildung 8.7.: Oszilloskop-Aufnahme: Unerwünschte Oszillationen im Bereich von 50 kHz bei Betrieb der Vollbrücke mit $R_{DUT} = 100 \text{ k}\Omega$.

8.2.2. Strombegrenzung

Die Strombegrenzung erfüllt bei der Vollbrücke denselben Zweck wie bei der Halbbrücke (vgl. Unterabschnitt 8.1.2) und wurde daher unter identischen Testbedingungen untersucht.

Tabelle 8.7 sowie Tabelle 8.8 zeigen die ermittelten Eingriffsschwellen der Strombegrenzung im statischen Betrieb sowie unter dynamischer Ansteuerung mit 100 kHz bei einer Zielspannung von ± 200 V (Peak-Peak). Da bei niederohmigen DUTs < 1 k Ω die resultierenden Ströme die zulässige Belastungsgrenze überschreiten würden, greift die Strombegrenzung ein und reduziert die Ausgangsspannung entsprechend. Die reduzierte Spannung wurde gemessen und der resultierende Strom berechnet.

Aus den Ergebnissen ergeben sich folgende Beobachtungen:

- Die Eingriffsschwellen des Prototypen zeigen für statischen und dynamischen Betrieb nahezu identische Werte von etwa 19 mA. In der Simulation hingegen variieren die Schwellenwerte zwischen rund 23 mA (statisch) und 29 mA (dynamisch). Die Ursache dieser Abweichung konnte bislang nicht abschließend geklärt werden.
- In der Simulation wurde zusätzlich ein Kurzschlussfall mit 0 Ω betrachtet. Auch hier greift die Strombegrenzung zuverlässig ein, die gemessenen Ströme bewegen sich im Bereich von 25 mA bis 29 mA.
- Die Eingriffsschwellen bleiben über verschiedene DUT-Widerstände hinweg konstant, was auf ein reproduzierbares Verhalten der Schutzschaltung hinweist.
- Eine leichte Differenz zwischen positiver und negativer Strombegrenzung ist sowohl im Prototyp als auch in der Simulation erkennbar. Die Ursachen entsprechen den bereits im Zusammenhang mit der Halbbrücke diskutierten Effekten asymmetrischer Bauteileigenschaften.

U_{DUT} Vorgabe	R_{DUT} (Ω)	Simulation: I_{DUT} (mA)		Messung: I_{DUT} (mA)	
		max	min	max	min
200 VDC	0	25.0	-23.0	-	-
	0.1	24.0	-23.0	-	-
	1	24.0	-23.0	19.0	-18.0
	10	23.0	-23.0	19.5	-18.0
	100	22.0	-22.0	19.5	-18.0
	1000	22.0	-22.0	19.8	-18.6

Tabelle 8.7.: Eingriffsschwellen der Strombegrenzung bei statischer Ansteuerung der Vollbrücke und verschiedenen DUT-Widerständen.

Im Oszillogramm in Abbildung 8.8 ist der Effekt der Strombegrenzung deutlich erkennbar. Trotz einer hohen Gate-Ansteuerung, die unter normalen Bedingungen eine DUT-Spannung von ± 200 V bei 100 kHz erzeugen würde, greift die Schutzschaltung

U_{DUT} Vorgabe	R_{DUT} (Ω)	Simulation: I_{DUT} (mA)		Messung: I_{DUT} (mA)	
		max	min	max	min
± 200 V @ 100 kHz	0	29.0	-29.0	-	-
	0.1	29.0	-29.0	-	-
	1	29.0	-29.0	20.0	-17.0
	10	29.0	-29.0	18.5	-17.5
	100	29.0	-29.0	18.0	-16.0
	1000	29.0	-29.0	18.5	-16.3

Tabelle 8.8.: Eingriffsschwellen der Strombegrenzung bei dynamischer Ansteuerung der Vollbrücke und verschiedenen DUT-Widerständen.

ein und reduziert die tatsächliche Ausgangsspannung auf etwa -175 mV bzw. 185 mV. Bei dem verwendeten DUT-Widerstand von $10\ \Omega$ ergibt sich daraus ein Stromfluss von -17.5 mA bzw. 18.5 mA, wodurch die Wirksamkeit der Strombegrenzung eindeutig bestätigt wird.

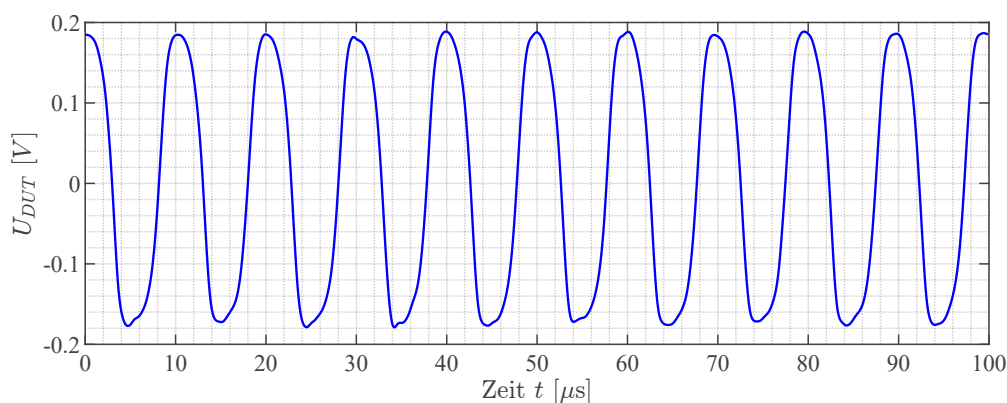


Abbildung 8.8.: Oszilloskop-Aufnahme: Aktive Strombegrenzung reduziert die Spannung am $R_{DUT} = 10\ \Omega$ bei $f = 100$ kHz.

8.3. Strommessung

Die Strommessung wurde grundsätzlich als modular einsetzbare Funktionseinheit konzipiert, wird im Folgenden jedoch im Kontext der Vollbrückenschaltung verifiziert. Die Ergebnisse gliedern sich in zwei Bereiche: das statische Verhalten (DC) sowie das dynamische Verhalten (AC), Letzteres einschließlich einer Darstellung in Form von Betragsgängen.

Die Vorgehensweise ist in beiden Fällen identisch: Die Spannung am DUT wird vorgegeben und entweder direkt über die Vollbrücke oder über eine separate Gleichspannungsquelle eingespeist. Auf Basis der eingesetzten Werte für den DUT-Widerstand sowie den Shunt-Widerstand werden die theoretisch zu erwartenden Stromwerte berechnet und mit denjenigen verglichen, die aus dem ADC-Signal des galvanisch getrennten Verstärkers (AMC1350) ermittelt werden.

Für die Untersuchung des statischen Verhaltens bei sehr kleinen Strömen wurde eine externe Gleichspannungsquelle verwendet, da sich damit Spannungen im unteren Voltbereich deutlich präziser einstellen lassen – was eine exaktere Bestimmung geringer Ströme ermöglicht.

Die Messung größerer Ströme sowie die Analyse des dynamischen Verhaltens (einschließlich Frequenzgang) erfolgten direkt im Betrieb mit der Vollbrücke – bei einer DUT-Spannung von 800 V für statische und ± 800 V (Peak-Peak) @ 10 kHz sowie ± 500 V (Peak-Peak) von 10 kHz bis 320 kHz für dynamische Tests.

Statisches Verhalten

SPANNUNGSERZEUGUNG MITTELS EXTERNER DC-QUELLE

Im Folgenden werden die Simulations- und Messergebnisse der Strommessung im Bereich sehr kleiner Ströme ab etwa 500 pA analysiert. Zur Erzeugung dieser geringen Ströme waren äußerst hochohmige DUTs im Megaohm-Bereich sowie entsprechend niedrige Spannungen im Millivolt-Bereich erforderlich.

Die für diesen geringen Strombereich erforderliche Genauigkeit kann mit der Vollbrückenschaltung nicht zuverlässig erreicht werden, da deren Auflösung und Störanfälligkeit für derart kleine Signalgrößen nicht ausreichend sind. Aus diesem Grund wurde für die nachfolgenden Untersuchungen, wie in Tabelle 8.9 dargestellt, eine externe Gleichspannungsquelle verwendet.

Die in Tabelle 8.10 dargestellten Simulations- und Messergebnisse beziehen sich auf die in Tabelle 8.9 angegebenen Testfälle. Der jeweils berechnete relative Fehler ist zusätzlich in Abbildung 8.9 visualisiert. Dabei wird deutlich, dass die Abweichungen in der Simulation signifikant größer ausfallen als im realen Aufbau. Während die Messwerte des Prototyps über den gesamten Strombereich hinweg innerhalb einer Toleranz von $\pm 5\%$ liegen – was insbesondere im Bereich sehr kleiner Ströme als bemerkenswert präzise einzustufen ist – weichen die simulierten Ergebnisse teils erheblich von den berechneten Referenzwerten ab.

Die Ursache dieser Diskrepanz liegt in der im LTspice-Modell des eingesetzten OPVs (TL081H) enthaltenen Offset-Spannung von rund 10 mV, die in der Realität deutlich niedriger ausfällt. Auch der typische Offset-Wert laut Datenblatt des Herstellers liegt unterhalb dieses simulierten Werts. Die besonders hohen Fehler – in der Tabelle farblich hervorgehoben – treten ausschließlich bei sehr kleinen Shunt-Spannungen auf. Dieses Verhalten ist auch in Abbildung 8.10 dargestellt und bestätigt, dass der simulierte Offset den dominierenden Einflussfaktor auf die Abweichung in diesem Strombereich darstellt.

In der praktischen Anwendung empfiehlt es sich daher, in allen Strommessbereichen eine Shunt-Spannung von $\gg 100$ mV anzustreben. Auf diese Weise kann der Einfluss der Offset-Spannung des Verstärkers minimiert und die Messgenauigkeit deutlich verbessert werden. Entsprechend bleiben die systematischen Messfehler in diesem Fall vernachlässigbar.

Testfall	U (V)	R_{DUT} (Ω)	R_{Shunt} (Ω)	I_{DUT} (A)
1	0.0265	23.5×10^6	23.5×10^6	5.6×10^{-10}
2	0.2	23.5×10^6	23.5×10^6	4.3×10^{-9}
3	0.48	7.52×10^6	2.49×10^6	4.8×10^{-8}
4	5	7.52×10^6	2.49×10^6	5.0×10^{-7}
5	50	9.72×10^6	23.9×10^3	5.1×10^{-6}
6	0.48	7.48×10^3	2.39×10^3	4.9×10^{-5}
7	5	7.48×10^3	2.39×10^3	5.1×10^{-4}
8	50	8.17×10^3	0.242×10^3	5.9×10^{-3}

Tabelle 8.9.: Übersicht der Testfälle zur statischen Analyse der Strommessung mit unterschiedlichen DUT- und Shunt-Widerständen.

Test	Strommessung in der Simulation						Strommessung am realen Aufbau		
	U_{Shunt} (mV)	I_{bias} (pA)	U_{off} (mV)	U_{ADC} (mV)	I_{sim} (A)	Fehler (%)	U_{ADC} (mV)	I_{mess} (A)	Fehler (%)
1	13	40.0	11.6	2.428	5.06×10^{-11}	-91.0	28	5.84×10^{-10}	3.6
2	100	40.0	11.2	180	3.75×10^{-9}	-11.8	203	4.23×10^{-9}	-0.5
3	119	40.0	11.0	221	4.35×10^{-8}	-9.3	240	4.72×10^{-8}	-1.5
4	1244	40.0	5.2	2530	4.98×10^{-7}	-0.3	2500	4.92×10^{-7}	-1.5
5	123	40.0	11.0	227.9	4.67×10^{-6}	-8.9	240	4.92×10^{-6}	-4.1
6	116	40.0	11.0	214.7	4.40×10^{-5}	-9.5	231	4.74×10^{-5}	-2.6
7	1211	40.0	5.4	2461	5.05×10^{-4}	-0.4	2440	5.00×10^{-4}	-1.2
8	1438	41.0	4.2	2930	5.94×10^{-3}	-0.1	2880	5.83×10^{-3}	-1.9

Tabelle 8.10.: Vergleich der Strommessung in Simulation und realem Aufbau mit relativen Fehlern. Farbige Zellen markieren erhöhte Abweichungen.

Die im Prototyp erfassten Messwerte wurden jeweils als Mittelwert aus mehreren Einzelmessungen gebildet. Insbesondere bei sehr kleinen Shunt-Spannungen im Bereich weniger 10 mV zeigte sich eine erhöhte Störanfälligkeit. Diese ist teilweise auf die Messung mittels Tastkopf sowie auf die getaktete DC-Versorgung zurückzuführen. Ein möglicher Einfluss der Strommesseinheit selbst – etwa durch kapazitive oder induktive Störkopplungen – kann jedoch nicht vollständig ausgeschlossen werden.

Vor diesem Hintergrund wird auch an dieser Stelle empfohlen, bei zukünftigen Schaltungsdesigns Shunt-Spannungen von $\gg 100$ mV anzustreben. Externe Störungen, die typischerweise im Bereich von ± 10 mV liegen, können dadurch weitgehend unterdrückt werden, was insbesondere im unteren Strommessbereich zu einer deutlich verbesserten Messgenauigkeit führt.

SPANNUNGSEERZEUGUNG MITTELS VOLLBRÜCKE

Die Validierung der Strommessung im statischen Betrieb erfolgte zudem in direktem

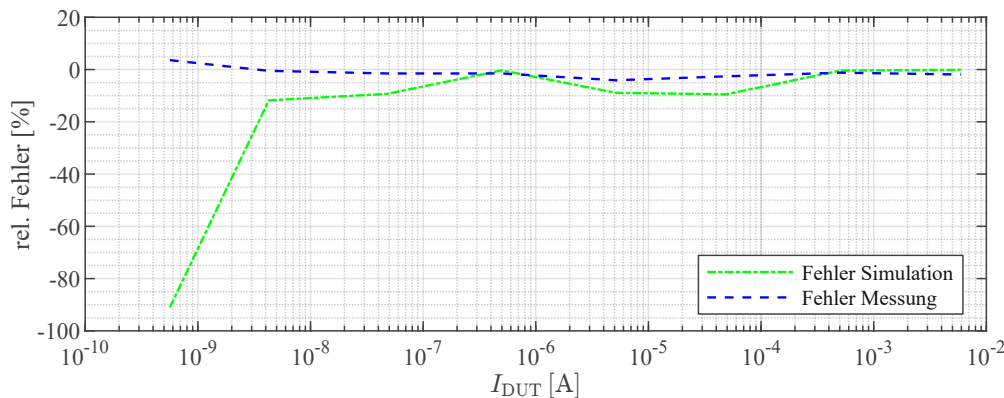


Abbildung 8.9.: Fehler der Strommessung in Simulation und am realen Aufbau vom pico- bis in den milli-Ampere Bereich; Rohdaten aus Tabelle 8.10.

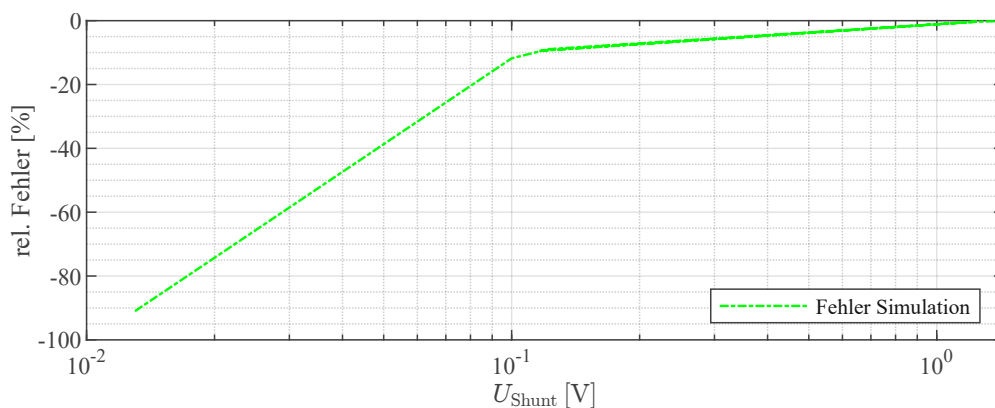


Abbildung 8.10.: Fehler der Strommessung in Simulation abhängig der Shunt-Spannung; Rohdaten aus Tabelle 8.10.

Zusammenhang mit der aktiv angesteuerten Vollbrücke für einen Strombereich von 100 μ A bis 12 mA und ist in Tabelle 8.11 sowie Abbildung 8.11 dargestellt. Im Unterschied zur zuvor beschriebenen Methode mit externer DC-Spannungsquelle wurde die DUT-Spannung hierbei konstant auf 800 V festgelegt, wodurch sich über alle Messpunkte hinweg eine nahezu konstante Shunt-Spannung von etwa 2.5 V ergab.

Diese Wahl der Betriebsbedingungen hat den Vorteil, dass parasitäre Effekte – insbesondere Offsetspannungen – einen vernachlässigbaren Einfluss auf die Messgenauigkeit haben. Entsprechend bleiben die relativen Abweichungen über den gesamten Strombereich konstant und signifikant geringer als im Bereich sehr kleiner Ströme. Die Simulation weist über alle Messpunkte hinweg eine konstante Abweichung von lediglich 0.13 % auf, was auf eine geringe Differenz zwischen der modellierten und der ideal berechneten Verstärkung zurückzuführen ist.

Die messtechnische Überprüfung erfolgte stichprobenartig an vier ausgewählten Punkten und zeigte ebenfalls sehr geringe Abweichungen im niedrigen einstelligen Prozentbereich.

Zusammenfassend lässt sich feststellen, dass die Strommessung unter statischen Bedingungen bei ausreichend hoher Shunt-Spannung eine sehr hohe Genauigkeit über den

gesamten untersuchten Strombereich hinweg bietet.

Vorgabe und resultierender Strom					Simulation			Messung		
Testfall	U (V)	R_{DUT} (Ω)	R_{Shunt} (Ω)	I_{DUT} (μA)	U_{Shunt} (mV)	I_{calc} (μA)	Fehler (%)	U_{Shunt} (mV)	I_{calc} (μA)	Fehler (%)
1	800	8.0×10^6	25 000	99.7	2493	99.8	0.12	5.11	100.2	-0.12
2	800	4.0×10^6	12 500	199.4	2492	199.6	0.13	-	-	-
3	800	2.0×10^6	6250	398.8	2492	399.3	0.13	5.09	399.2	0.75
4	800	1.0×10^6	3125	797.5	2492	798.5	0.13	-	-	-
5	800	500×10^3	1562.5	1595.0	2492	1597.1	0.13	5.2	1631.4	1.02
6	800	250×10^3	781.3	3190.0	2492	3194.2	0.13	-	-	-
7	800	125×10^3	390.6	6380.1	2492	6388.3	0.13	-	-	-
8	800	62.5×10^3	195.3	12 760.1	2492	12 776.7	0.13	5.12	12 850.2	0.96

Tabelle 8.11.: Simulierte und gemessenen Stromwerte im statischen Vollbrückenbetrieb bei $U_{DUT} = 800$ V für verschiedene DUT- und Shunt-Widerstände.

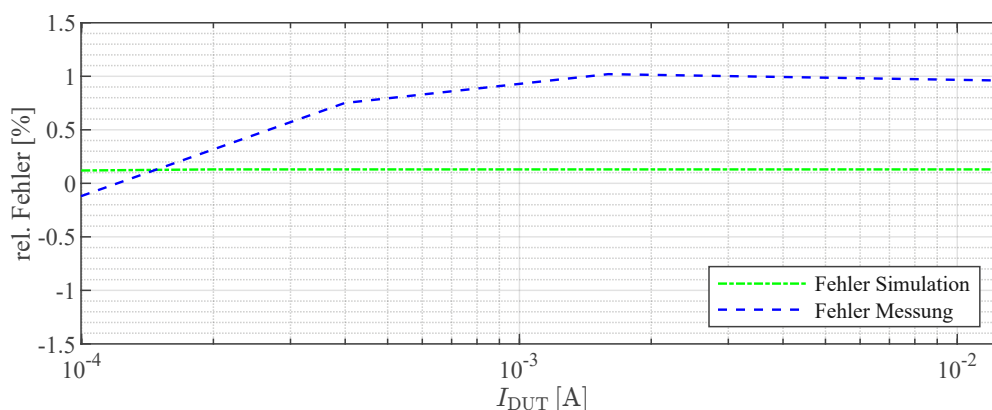


Abbildung 8.11.: Fehler der Strommessung im statischen Vollbrückenbetrieb bei $U_{DUT} = 800$ V; Rohdaten aus Tabelle 8.11.

Dynamisches Verhalten

Das dynamische Verhalten der Strommessung wurde anhand zweier Szenarien charakterisiert:

- Im ersten Fall erfolgte eine Messreihe bei einer festen Frequenz von 10 kHz über einen Strombereich von 100 μA bis 12 mA.
- Im zweiten Szenario wurde die Bandbreite der Strommessung mittels zweier Betragsgänge analysiert, die für Strompegel von 60 μA und 8 mA im Frequenzbereich von 10 kHz bis 320 kHz aufgenommen wurden.

In allen Versuchen wurden konstante DUT-Spannungen verwendet: ± 800 V für die 10 kHz-Messung sowie ± 500 V für die Bode-Analysen. Die Shunt-Spannung wurde in jedem Fall konstant gehalten, um externe Störeinflüsse zu minimieren und eine vergleichbare Bewertung der Messergebnisse zu ermöglichen.

MESSUNG BEI FIXER FREQUENZ VON 10 kHz UND STRÖMEN VON 100 μ A BIS 12 mA

Die Simulation in Tabelle 8.12 weist über den gesamten untersuchten Strombereich hinweg eine sehr geringe und konstante Abweichung zwischen Soll- und Istwert auf. Aus der zugehörigen Tabelle 8.13 geht hervor, dass die Messergebnisse des Prototyps – insbesondere bei niedrigen Strompegeln – signifikante Abweichungen von bis zu 29 % zeigen.

Da ein solcher Effekt in den vorangegangenen statischen Messungen nicht beobachtet wurde, liegt die Vermutung nahe, dass es sich um eine frequenzabhängige Überhöhung handelt. Diese äußert sich in Form einer positiven Verstärkung mit zunehmender Frequenz und tritt vor allem im unteren Strombereich deutlich zutage. Eine vertiefte Analyse dieses Verhaltens erfolgt im Anschluss anhand der aufgezeichneten Bode-Diagramme.

Im höheren Strombereich (mehrere Milliampere) hingegen zeigen die Messergebnisse eine gute Übereinstimmung mit den berechneten Werten – die Abweichung bleibt dabei innerhalb einer Toleranz von -1 % bis 6 %.

R_{DUT} (Ω)	R_{Shunt} (Ω)	I_+ (μ A)	ADC I_{SHUNT+} (V)	I_{calc+} (μ A)	rel. Fehler ₊ (%)
8×10^6	25 000	99.7	5.08	99.6	-0.06
4×10^6	12 500	199.4	5.08	199.3	-0.05
2×10^6	6250	398.8	5.08	398.6	-0.05
1×10^6	3125	797.5	5.08	797.1	-0.05
500×10^3	1563	1595.0	5.08	1594.3	-0.05
250×10^3	781	3190.0	5.08	3188.6	-0.05
125×10^3	391	6380.1	5.08	6377.2	-0.05
62.5×10^3	195	12 760.1	5.08	12 754.3	-0.05

Tabelle 8.12.: Simulationsergebnisse der Strommessung bei positiver Halbwelle und konstanter Shunt-Spannung; $U = \pm 800$ V bei 10 kHz.

BETRAGSGÄNGE BEI 63 μ A UND 8 mA

Zur Analyse des Frequenzverhaltens bei kleinen Strömen wurde bei einer angelegten Spannung von ± 500 V und einer Prüflast von 7.9 M Ω ein Bode-Diagramm sowohl in der Simulation als auch im realen Messaufbau aufgenommen. Die daraus resultierende Stromamplitude beträgt in etwa 63 μ A.

Im Ergebnis des Bode-Diagramms für 63 μ A (vgl. Abbildung 8.12) lassen sich folgende Beobachtungen zusammenfassen:

R_{DUT} (Ω)	R_{Shunt} (Ω)	I_+ (μA)	I_- (μA)	I_{calc+} (μA)	I_{calc-} (μA)	Fehler ₊ (%)	Fehler ₋ (%)
7 960 000	24 900	106.7	-103.1	137.8	-118.1	29.15	14.60
505 000	1560	1664.2	-1642.5	1759.7	-1634.0	5.74	-0.52
62 700	200	12 289.3	-12 384.7	13 000.0	-12 786.8	5.78	3.25

Tabelle 8.13.: Messwerte der Strommessung bei positiver und negativer Halbwelle für verschiedene Widerstände bei $U = \pm 800 \text{ V @ } 10 \text{ kHz}$.

- Die Bandbreite der Strommessung liegt bei rund 150 kHz. Ab diesem Punkt fällt die Verstärkung erwartungsgemäß mit etwa -20 dB/Dekade ab. Dieses Verhalten ergibt sich aus dem kombinierten Tiefpassverhalten des galvanisch getrennten Verstärkers (AMC1350) und der nachgeschalteten Differenzverstärkerstufe.
- Bei der realen Messung zeigt sich bereits ab etwa 10 kHz ein kontinuierlicher Anstieg der Verstärkung mit einer Flankensteilheit von ca. 10 dB/Dekade bis 15 dB/Dekade . Ein vergleichbarer Effekt wurde bereits bei der dynamischen Messung bei 10 kHz beobachtet.
- Die beobachtete Verstärkungszunahme ist auf Störeinflüsse zurückzuführen, die durch hohe Slew-Rates der Vollbrücke in Kombination mit hochohmigen DUT- und Shunt-Widerständen hervorgerufen werden. Insbesondere kapazitive Kopplungen verfälschen das Signal in diesem Frequenzbereich erheblich.
- Im realen Aufbau wurden verschiedene Umbauten vorgenommen – darunter Fräsungen an der PCB und frei geführte Kabelleitungen –, die potenziell als Antennen wirken und somit die Störanfälligkeit erhöhen.
- Die Strommessschaltung sowie die Leitungsführung vom Shunt sollten im nächsten Prototypen gezielt von der Vollbrücke und den Floating-Potenzialen separiert werden. Nur so lässt sich eine weitgehende Immunisierung gegen kapazitive Kopplungseffekte und externe Störungen erreichen.

Für eine vertiefte Analyse der beobachteten Kopplungseffekte sei auf den nachfolgenden Unterabschnitt verwiesen. In diesem Kapitel werden sowohl eine eigens durchgeführte Simulation als auch Oszilloskopscreenshots aus dem realen Messaufbau herangezogen, um die Auswirkungen parasitärer Kopplungen systematisch zu untersuchen und zu bewerten.

Zur Analyse des Einflusses der Stromamplitude auf das frequenzabhängige Verstärkungsverhalten der Strommessung wurde im Folgenden das Verhalten bei einem Strom von 8 mA untersucht.

Im nachstehenden Betragsgang für 8 mA lassen sich mehrere Effekte deutlich erkennen:

- Die Simulationsergebnisse bei 63 μA und 8 mA zeigen ein identisches Verstärkungsverhalten über den gesamten untersuchten Frequenzbereich. Dies

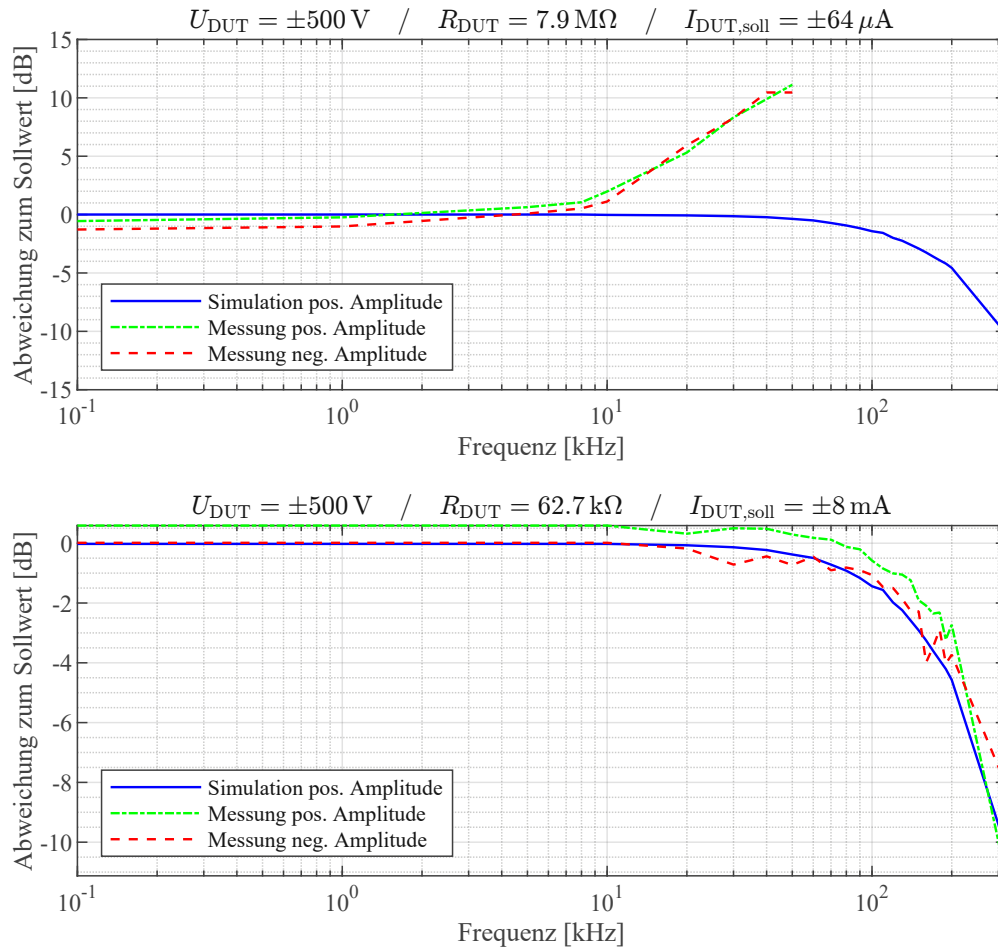


Abbildung 8.12.: Frequenzabhängige Abweichung der Strommessung zu den berechneten Werten bei $\pm 63 \mu\text{A}$ und $\pm 8 \text{ mA}$.

ist darauf zurückzuführen, dass im Simulationsmodell keine parasitären Kopp­lungseffekte berücksichtigt wurden und für beide Fälle jeweils ein angepasster Shunt-Widerstand gewählt wurde, der eine vergleichbare Shunt-Spannung von etwa 1500 mV erzeugt. Dadurch bleibt der Einfluss der Offset-Spannung des Impedanzwandlers in beiden Fällen vernachlässigbar.

- Zudem bestätigt das Ergebnis, dass der Eingangs­biasstrom des Verstärkers – laut Datenblatt typischerweise $\pm 1 \text{ pA}$ – weit unterhalb des kleineren Prüfstroms von $63 \mu\text{A}$ liegt. Andernfalls wäre in diesem Bereich eine stärkere Abweichung gegenüber dem Ergebnis bei 8 mA zu erwarten gewesen.
- Die gemessene Verstärkung verläuft – abgesehen von einem geringen, kalibrierbaren Offset – nahezu deckungsgleich mit der Simulation. Dies zeigt, dass das verwendete Simulationsmodell das reale Systemverhalten mit hoher Genauigkeit abbildet und somit auch für weiterführende Untersuchungen als valide Grundlage verwendet werden kann. Reale Kopplungseffekte sind im Modell nicht enthalten. Wie im nachfolgenden Abschnitt gezeigt wird, lassen sich jedoch auch diese systematisch identifizieren und durch gezielte Anpassung der Testbedingungen reproduzieren.

Analyse parasitärer Kopplungseffekte

Im nachfolgend aufbereiteten Oszillogramm (Abbildung 8.13) ist deutlich erkennbar, dass das Strommesssignal ADC_I_SHUNT bei einer Frequenz von 100 Hz deutlich weniger von Störeinflüssen beeinflusst wird als bei höheren Frequenzen. Während das Signal bei 100 Hz eine weitgehend saubere und stabile Amplitude aufweist, zeigen sich ab ca. 10 kHz aufwärts bereits ausgeprägte Amplitudenschwankungen sowie parasitäre Überlagerungen. Darüber hinaus treten scheinbar chaotische Spannungsspitzen auf, die auf Kopplungseffekte sowie eine unzureichende Entkopplung im Hochfrequenzbereich schließen lassen.

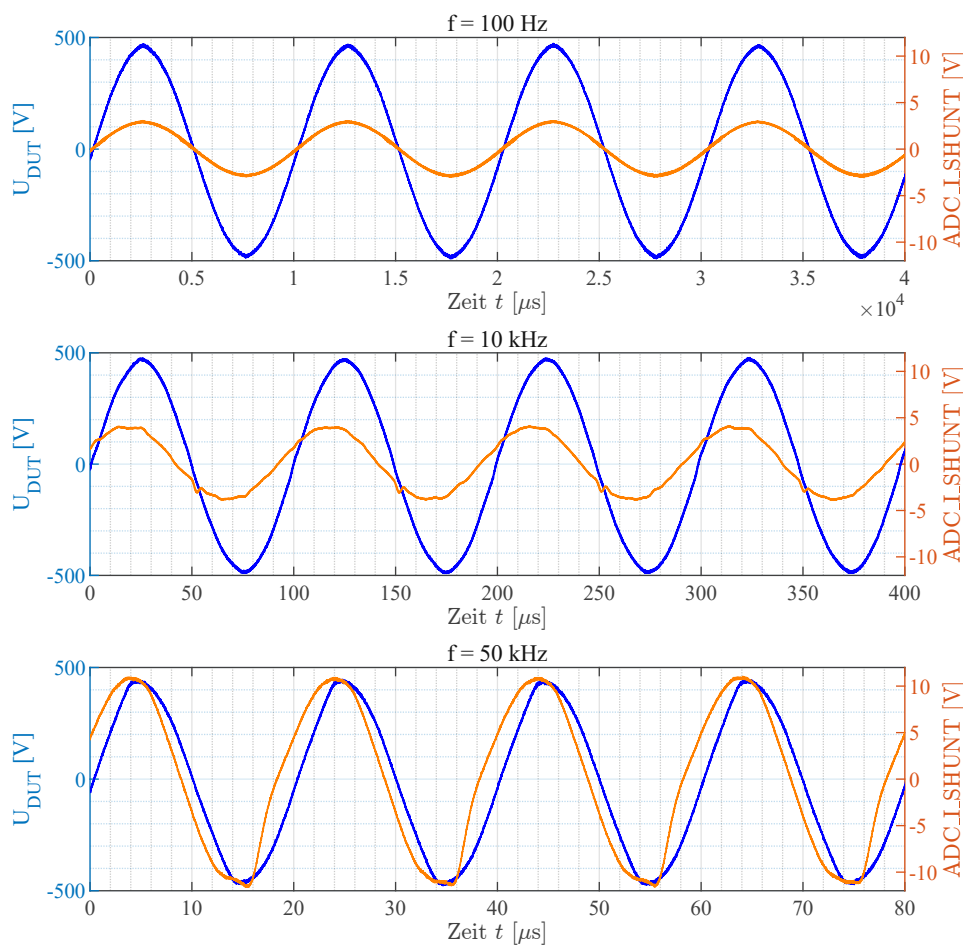


Abbildung 8.13.: Oszilloskop-Messungen am realen Aufbau: Frequenzabhängige Störeinflüsse bei der Strommessung mit $I_{DUT} = 63 \mu A$.

Da im ersten Prototypen – bedingt durch externe Störeinflüsse – oberhalb von rund 10 kHz keine zuverlässige Strommessung bei $63 \mu A$ möglich war, wird dieser Effekt im Folgenden gezielt analysiert. Basierend auf den gewonnenen Erkenntnissen lassen sich Maßnahmen ableiten, die im Rahmen der Entwicklung von Prototyp 2 zur Reduktion dieser Beeinflussungen umgesetzt werden sollen.

Zur Untersuchung wurde die Konfiguration mit einem Prüfstrom von $63 \mu A$ simuliert. Im Gegensatz zur Standardsimulation wurde zusätzlich ein Kondensator mit $1.4 pF$ zwi-

schen dem Drain-Knoten der Vollbrücke und dem Messpunkt des Shunt-Widerstands (ident zum Source-Anschlusspunkt des DUTs) eingefügt. Diese Änderung führt zu einer nicht vernachlässigbaren kapazitiven Kopplung zwischen der hochdynamischen Drain-Leitung und der Strommessung.

Aufgrund der steilen Spannungsflanken am Drain fließt ein Strom über die parasitäre Kapazität, der sich zum eigentlichen Shunt-Strom überlagert und somit das Messergebnis verfälscht. Der erfasste Strom stellt daher nicht mehr ausschließlich den Stromfluss durch das DUT dar.

Ab etwa 10 kHz – was bei einem $DUT = 7.9\text{ M}\Omega$ und einer Kapazität von $C = 1.4\text{ pF}$ etwa der effektiven Bandbreitengrenze gemäß

$$f_{\text{Grenze}} = \frac{1}{2\pi RC}$$

entspricht – steigt die Verstärkung mit etwa 10 dB/Dekade an. Dieses Verhalten ist typisch für kapazitiv eingekoppelte Störanteile.

Das in der Simulation ermittelte Bode-Diagramm zeigt eine sehr gute qualitative und quantitative Übereinstimmung mit den experimentellen Messwerten (Kennlinie *Simulation pos. Amplitude mit Kopplungseffekt* im oberen Diagramm in Abbildung 8.14). Dies bestätigt, dass der kapazitive Kopplungseffekt im Modell realitätsnah abgebildet wurde und somit als belastbare Grundlage für weiterführende Untersuchungen und gezielte Optimierungen herangezogen werden kann.

Im weiteren Verlauf wurden mehrere Kennlinien (unteres Diagramm in Abbildung 8.14) aufgenommen, bei denen sowohl unterschiedliche DUT-Widerstände als auch verschiedene DUT-Spannungen – und damit verbundene Stromstärken – zum Einsatz kamen. Dabei lassen sich folgende zentrale Effekte beobachten:

- Mit abnehmendem DUT-Widerstand und entsprechend zunehmendem Strom verschiebt sich die Bandbreite der störenden Signalanteile zu höheren Frequenzen. In diesen Fällen dominiert zunehmend die Tiefpasscharakteristik des Systems, wodurch kapazitive Kopplungseffekte in den Hintergrund treten. Die Übertragungsfunktion nähert sich dem erwarteten Verhalten der Verstärkerstufe unter idealisierten Bedingungen an.
- Die Kennlinien zweier unterschiedlicher Stromstärken (250 μA und 1 mA), aufgenommen bei identischem DUT-Widerstand von 490 k Ω , verlaufen nahezu deckungsgleich. Dies deutet darauf hin, dass der Störeinfluss nicht primär vom Strom durch das DUT abhängt, sondern vielmehr vom Widerstandswert des DUT selbst. Je höher der DUT-Widerstand, desto geringer ist die Bandbreite, innerhalb derer das System störfrei arbeitet – gleichzeitig steigt jedoch die Empfindlichkeit gegenüber kapazitiven Kopplungen und externen Störungen.

Auf Basis der durchgeführten Untersuchungen und Beobachtungen lassen sich für die Entwicklung weiterer Prototypen folgende Maßnahmen zur Minimierung störender Kopplungseffekte ableiten:

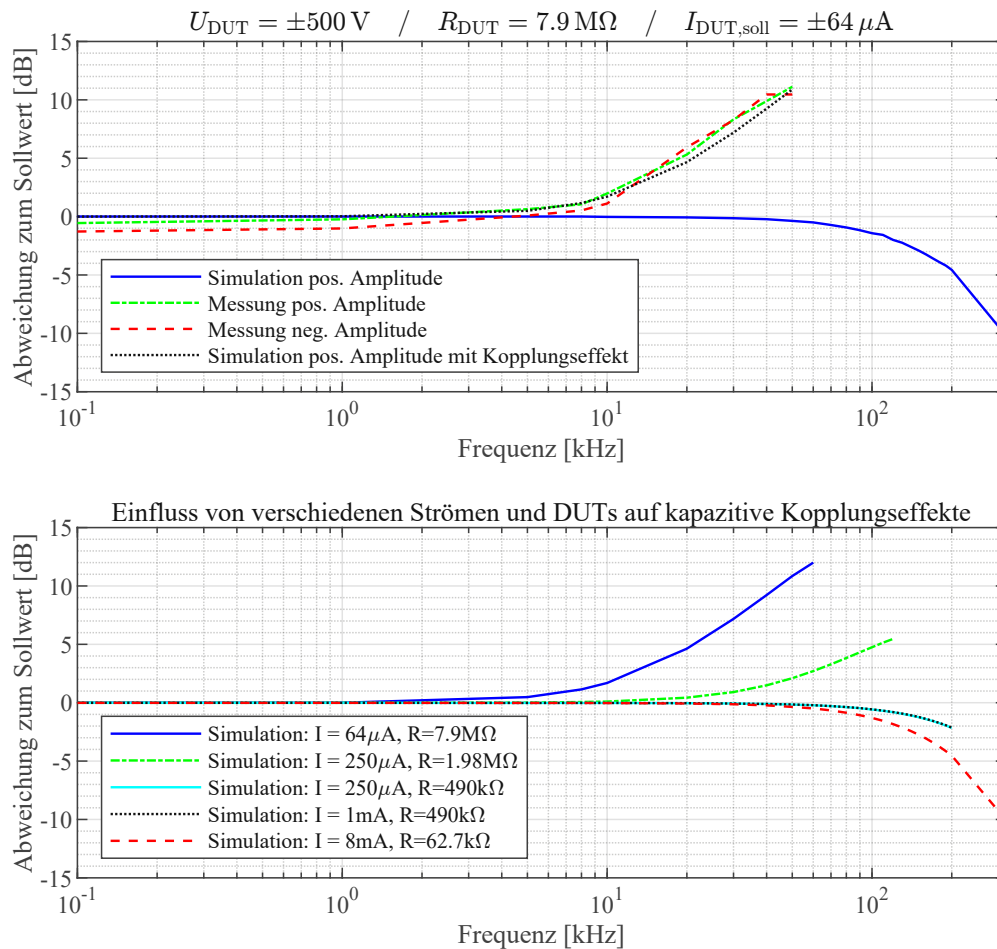


Abbildung 8.14.: Untersuchung parasitärer Kopplungseffekte bei der Strommessung.

- Reduktion der parasitären Kapazität zwischen Drain-Anschluss und Shunt-Messpunkt:** Die unerwünschte kapazitive Kopplung kann durch ein gezieltes Leiterplattendesign deutlich verringert werden. Empfohlen werden dabei der Einsatz von Guarding-Techniken (z. B. abgeschirmte Koaxialleitungen oder Guard-Traces auf einer Vierlagenplatine) sowie ein möglichst großer physikalischer Abstand zwischen den betroffenen Leiterbahnen. Im ersten Prototypen wurde die parasitäre Kapazität auf etwa 1.4 pF geschätzt. Durch geeignete Layoutmaßnahmen kann dieser Wert in zukünftigen Versionen signifikant reduziert werden.
- Optionale analoge Tiefpassfilterung:** Zur Unterdrückung hochfrequenter Störeinflüsse kann ergänzend eine analoge Tiefpassfilterung des Shunt-Signals eingesetzt werden. Allerdings würde dies die Bandbreite der Strommessung reduzieren. Aus diesem Grund wird diese Maßnahme im aktuellen Prototypen nicht umgesetzt, bleibt jedoch als mögliche Option für spezifische Anwendungsfälle bestehen.
- Abschätzung verbleibender kapazitiver Effekte bei hochohmigen DUTs:** Selbst bei sehr kleinen parasitären Kapazitäten können infolge der hohen Slew-Rates der Vollbrücke bei hochohmigen DUTs weiterhin signifikante Messabweichungen auftreten.

chungen auftreten. Eine vollständige Unterdrückung dieser Effekte ist in der Praxis daher nicht immer möglich. Es bietet sich jedoch an, die effektive Systemkapazität einmalig durch Kombination aus Simulation und Messung zu ermitteln. Auf dieser Grundlage kann der daraus resultierende Effekt zumindest abgeschätzt und in die weitere Bewertung des Messergebnisses miteinbezogen werden.

9. Zusammenfassung und Ausblick

Im Rahmen dieser Arbeit wurde ein neuartiges Konzept für eine breitbandige HV-SMU entwickelt, umgesetzt und getestet. Die Einheit ist modular aufgebaut und besteht aus:

- einem HV-Kanal mit einer Ausgangsspannung von ± 1 kV DC, der zusätzlich einen Wechselbetrieb bis 100 kHz unterstützt, inklusive integrierter Strombegrenzung,
- zwei weiteren HV-Kanälen mit ± 150 V DC, ebenfalls mit AC-Betrieb bis 100 kHz und aktiver Strombegrenzung,
- einer universell einsetzbaren, hochgenauen Strommessung mit Nachweisbarkeit von Strömen bis in den Sub-Nanoampere-Bereich.

Zur Entwicklung wurden Bestandskonzepte verglichen sowie eine Vielzahl an Simulationen in **LTspice** durchgeführt, deren Erkenntnisse direkt in die Schaltungsentwicklung eingeflossen sind. Die resultierende Schaltung wurde in **EAGLE** entworfen und unter Berücksichtigung relevanter Anforderungen – wie Mindestabstände oder thermische Dimensionierung – als Leiterplatte realisiert.

Nach dem erfolgreichen Aufbau des ersten Prototyps zeigten sich im Verlauf der praktischen Tests mehrere Schwachstellen, die systematisch identifiziert, dokumentiert und über eine umfassende Maßnahmenliste adressiert wurden. Diese Änderungen sind bereits vollständig in den zweiten Prototypen eingeflossen, dessen Layout damit als Grundlage für die Serienreife dient.

Ein besonderer Fokus dieser Arbeit lag auf der detaillierten Analyse und Validierung der elektrischen Eigenschaften. Der Vergleich zwischen Simulation und Messung belegt die prinzipielle Funktionsfähigkeit des realisierten Systems. Spezielle Effekte – insbesondere die Störkopplung in der Strommessung bei hochohmigen DUTs – wurden sowohl experimentell als auch mittels gezielter Modellierung analysiert und dokumentiert. Das zugrunde liegende Modell konnte so erweitert werden, dass auch diese Störungen realistisch abgebildet werden konnten.

Die gewonnenen Ergebnisse bilden eine belastbare Grundlage für die Weiterentwicklung eines innovativen, industrietauglichen HV-SMU-Systems zur Charakterisierung moderner Leistungshalbleiter – wie etwa GaN-Transistoren. Dennoch verbleiben einige offene Punkte, die über den Umfang dieser Arbeit hinausgehen und Gegenstand zukünftiger Entwicklungszyklen sein müssen:

- Die Mikrocontroller-Integration zur digitalen Steuerung, Regelung und Datenerfassung steht noch aus. Schnittstellen und Systemkonzepte hierfür sind jedoch vorbereitet.

- Für die vollständige Versorgung der Schaltung wurde ein modulares Versorgungskonzept konzipiert, das mit einem Aufbau eines mehrwickligen Transformators einhergeht. Die Umsetzung und der Systemtest dieses Versorgungszweigs steht im nächsten Schritt an.
- Die realisierte Strombegrenzung zeigt eine nichtlineare Kennlinie, wobei die Eingriffsschwelle direkt vom Gate-Signal der Vorstufe abhängt. Hier ist zu bewerten, ob diese Kennlinie den Anforderungen an ein Endprodukt genügt, oder ob eine linearisierende Maßnahme erforderlich ist.
- Die Messung kleinster Ströme war im ersten Prototypen nur bis ≈ 500 pA zuverlässig möglich, da Umbauten und Störeinflüsse die unteren Messbereiche beeinträchtigten. Im zweiten Prototypen wurde deshalb ein vollständig neues Leiterbahnrouting mit implementiertem Guarding umgesetzt. Weitere notwendige Optimierungen sind jedoch nicht ausgeschlossen.
- Die dynamische Stabilität der Vollbrücke ist im Frequenzbereich von etwa 40 kHz bis 80 kHz noch nicht vollständig zufriedenstellend. Hier zeigt sich ein periodisches Schwingen der beiden Halbbrückensignale. Eine weiterführende Analyse – insbesondere hinsichtlich parasitärer Rückwirkungen und Regelverhalten – ist erforderlich.

Zusammenfassend konnte im Rahmen dieser Arbeit ein funktionsfähiges, leistungsfähiges HV-SMU-System konzipiert, aufgebaut und umfassend validiert werden. Die systematische Herangehensweise, beginnend bei der Simulation über die praktische Umsetzung bis hin zur kritischen Analyse realer Effekte, bietet eine belastbare Ausgangsbasis für die finale Produktentwicklung im industriellen oder wissenschaftlichen Umfeld.

A. Thermomessungen

Im Folgenden werden Thermomessungen präsentiert, die mithilfe einer Wärmebildkamera nach etwa fünf Minuten Betriebsdauer aufgenommen wurden. Gezeigt werden exemplarische Temperaturverläufe für ausgewählte Konfigurationen sowohl der Voll- als auch der Halbbrücke.

A.1. Vollbrücke Nennbetrieb AC

$R_{DUT}=100\text{ k}\Omega$ und $U_{DUT}=\pm 1\text{ kV}$ bei $f=10\text{ kHz}$

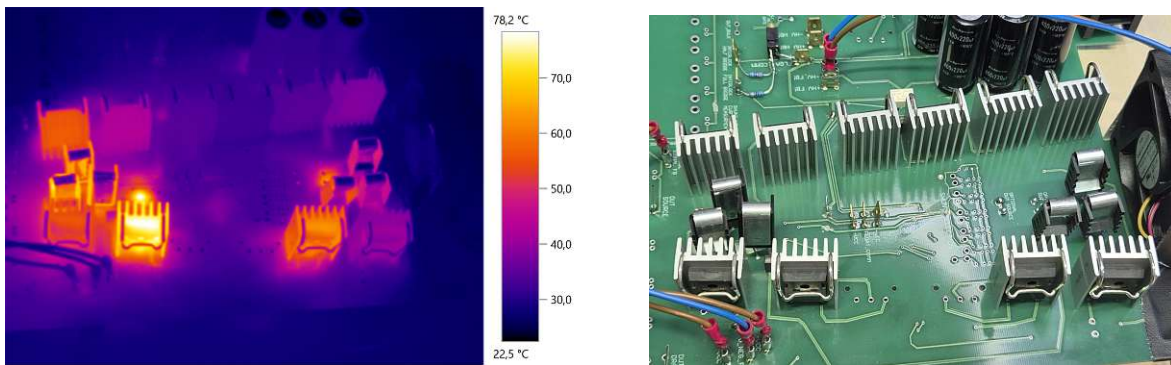


Abbildung A.1.: Wärmebildaufnahme Vollbrücke Nennbetrieb AC.

A.2. Vollbrücke Nennbetrieb DC

$R_{DUT}=100\text{ k}\Omega$ und $U_{DUT}=1\text{ kV}$

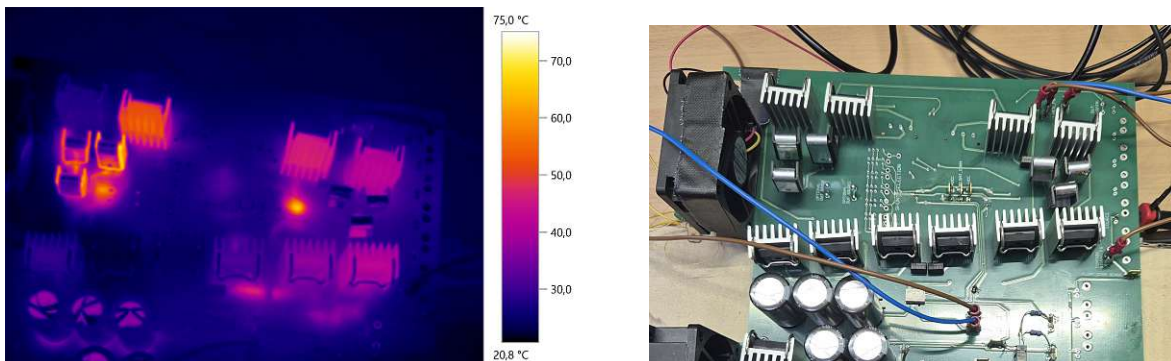


Abbildung A.2.: Wärmebildaufnahme Vollbrücke Nennbetrieb DC.

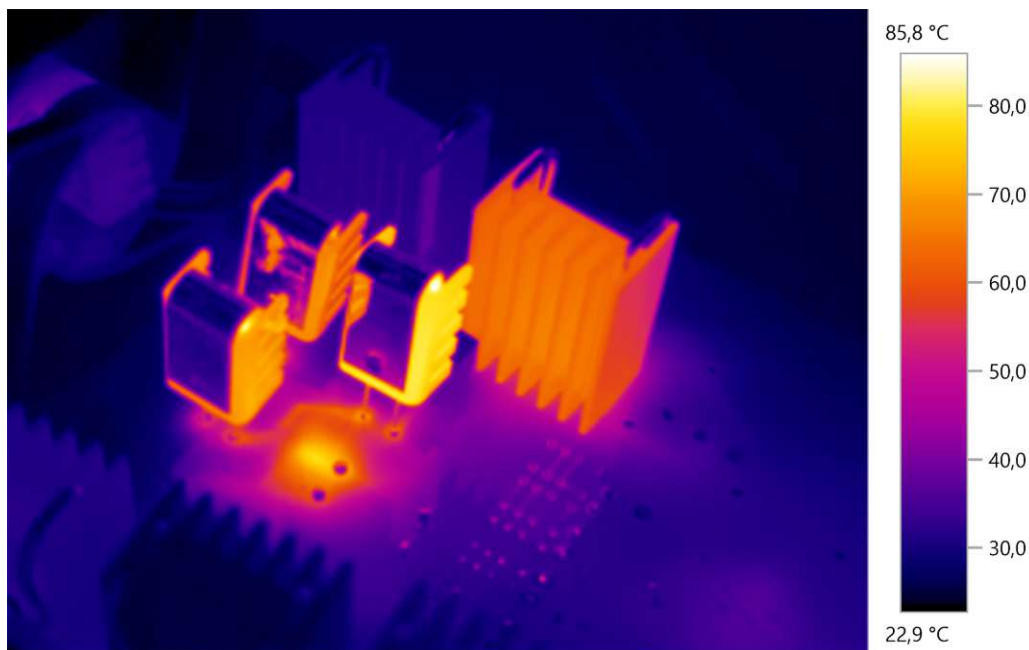


Abbildung A.3.: Wärmebildaufnahme Detail Vollbrücke Nennbetrieb DC.

A.3. Vollbrücke Überlast DC

$R_{DUT}=10\ \Omega$ und $U_{DUT}=1\text{ kV}$

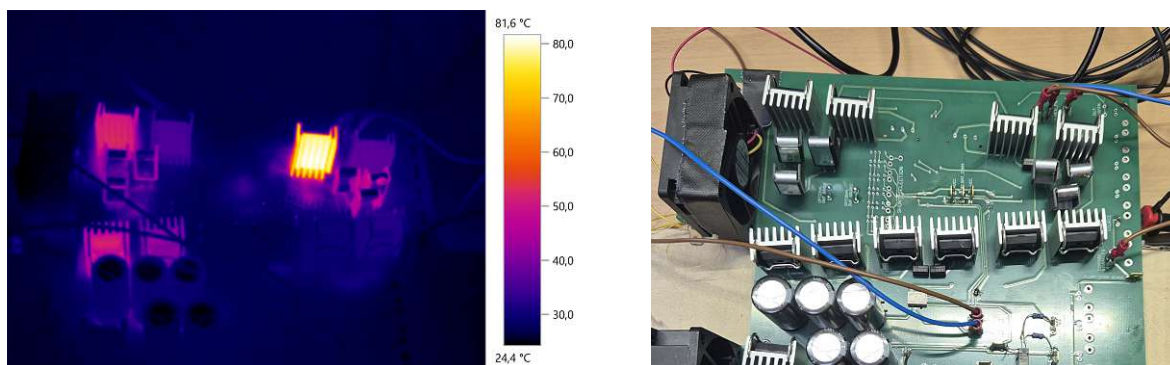


Abbildung A.4.: Wärmebildaufnahme Vollbrücke Überlast DC.

A.4. Halbbrücke Nennbetrieb AC

$R_{DUT}=39\text{ k}\Omega$ und $U_{DUT}=\pm 150\text{ V}$ bei $f=100\text{ kHz}$

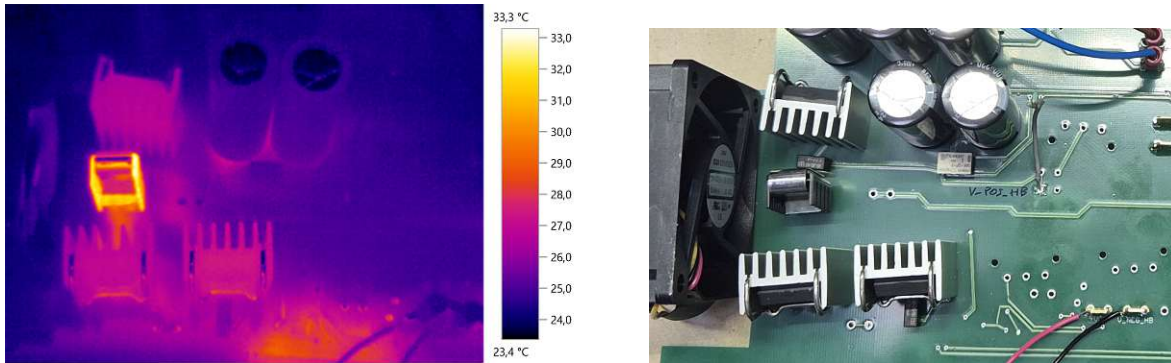


Abbildung A.5.: Wärmebildaufnahme Halbbrücke Nennlast AC.

A.5. Halbbrücke Überlast AC

$R_{DUT}=100\text{ }\Omega$ und $U_{DUT}=\pm 150\text{ V}$ bei $f=100\text{ kHz}$

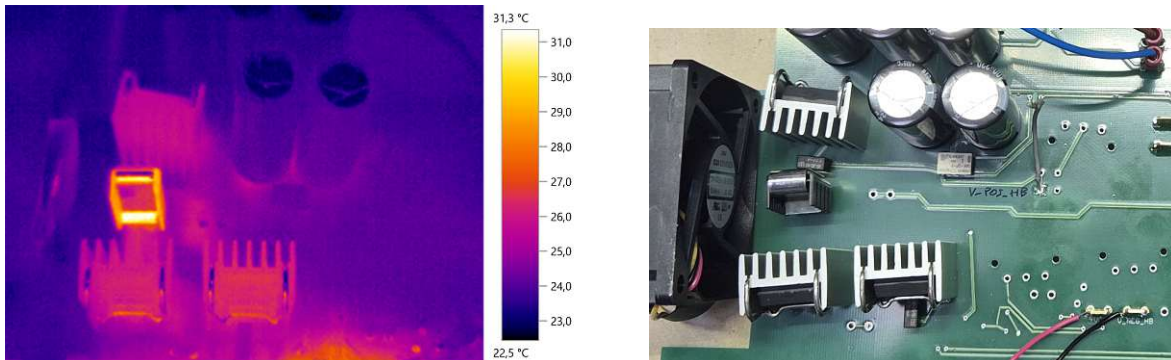
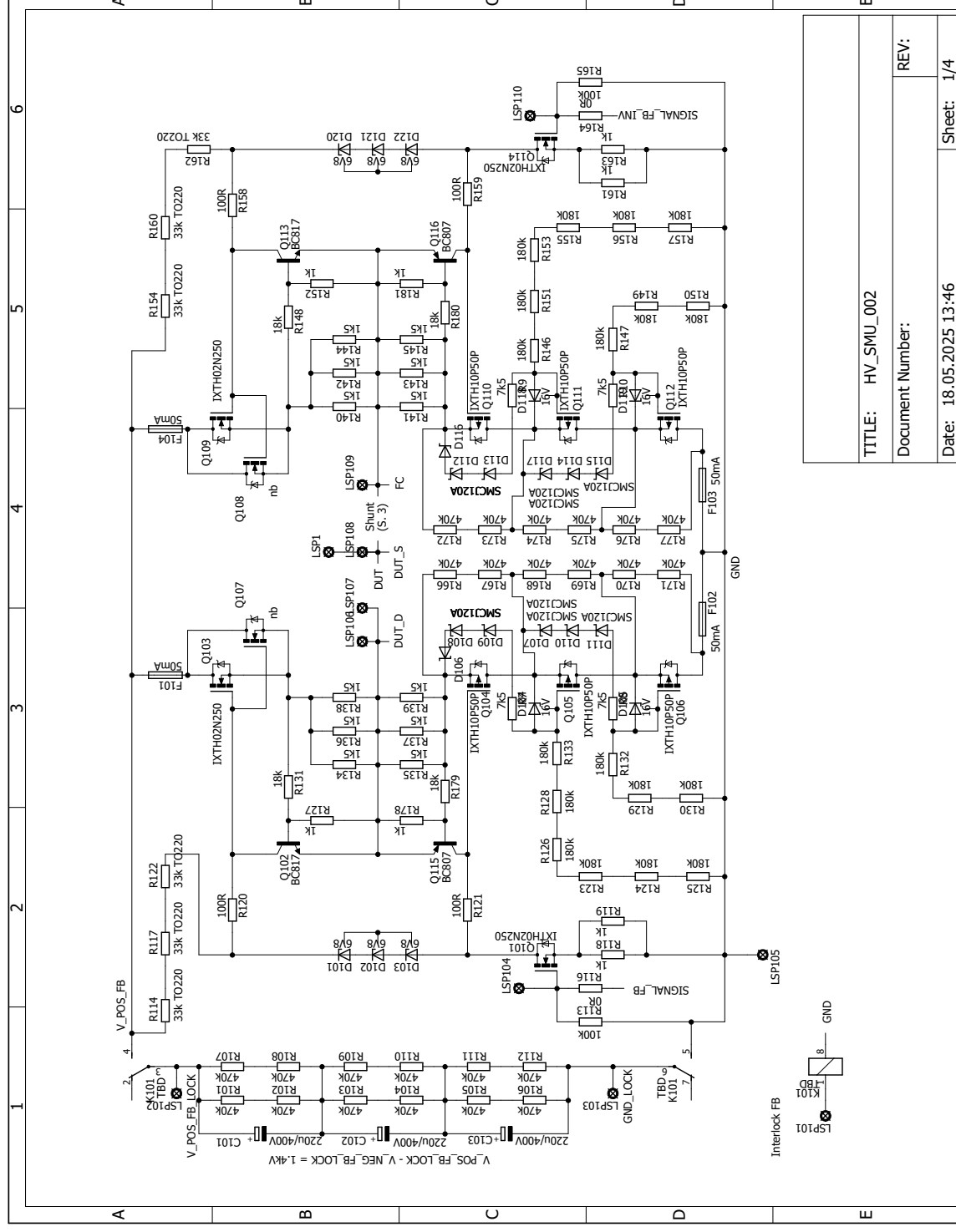


Abbildung A.6.: Wärmebildaufnahme Halbbrücke Überlast AC.

B. Schaltplan

Nachfolgend wird der vollständige Schaltplan des finalen Prototyps gezeigt, dessen wesentliche Teilbereiche in Kapitel 4 systematisch behandelt wurden.



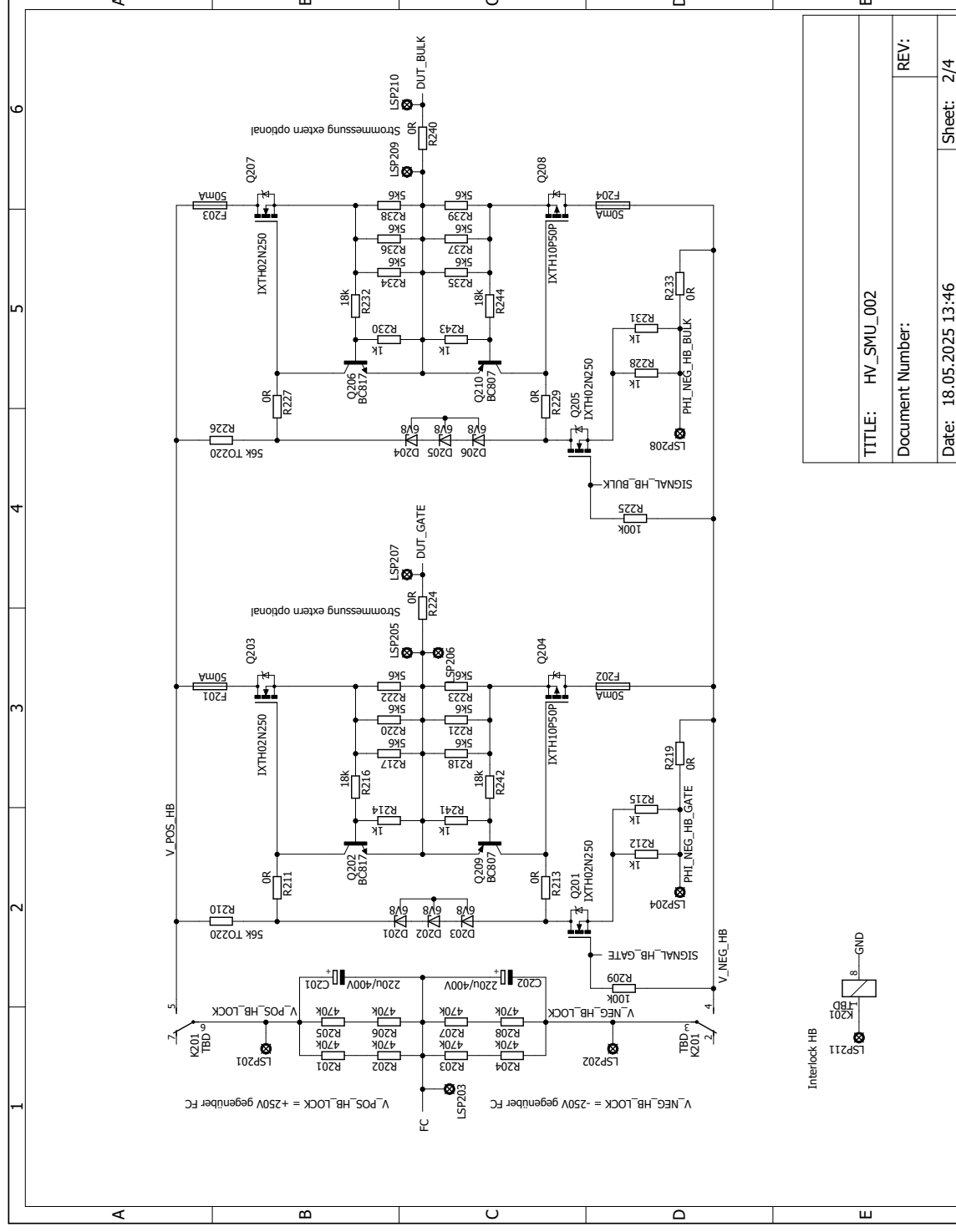
TITLE: HV_SMU_002

Document Number:

REV:

Date: 18.05.2025 13:46

Sheet: 1/4



Interlock HB
K201
TBD
8
GND

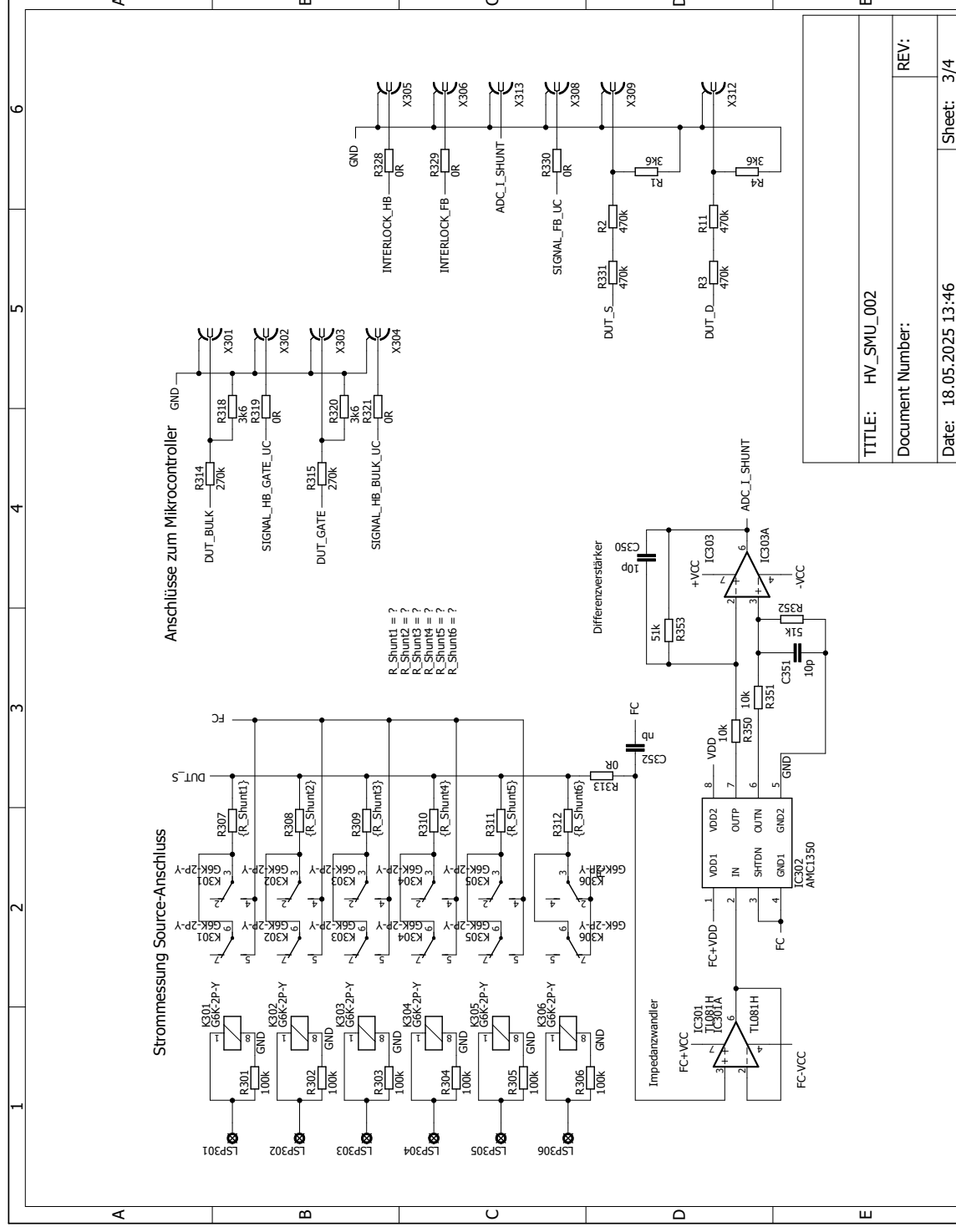
TITLE: HV_SMU_002

Document Number:

REV:

Date: 18.05.2025 13:46

Sheet: 2/4



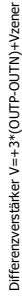
TITLE: HV_SMU_002

Document Number:

REV:

Date: 18.05.2025 13:46

Sheet: 3/4



C. Maßnahmenkatalog

Maßnahmenbeschreibung (BT-Bez. beziehen sich auf P1) von P1 → P2	Datum	Bearbeiter
Falsche Packages: - Alle 68n Kerkos ändern auf 0603 - AMC1350 falsches Package (und Pinning ebenfalls falsch, siehe Datenblatt)	01.03.25	FG
Halbbrücken-Differenzverstärker abändern und mit Offset versehen: D401 = D402 = 6V2 R415 = R424 = nb R412 = R420 = 4k7 C409 = C417 = 10n R410=R411=R418=R419=24k R414=R413=R423=R421=51k C410=C408=C416=C420=nb	05.03.25	FG
Verstärkung bei Gateansteuerung für Vorstufe FB auf 1 und hochohmiger: R402 bis R409 = 51k, Kondensatoren auf nb setzen.	05.03.25	FG
2×470k parallel zu jedem p-Kanal-FET bei der Vollbrücke (Funktion der Kaskade wird dadurch stabilisiert)	10.03.25	FG
Strombegrenzung geht nur in eine Richtung – bei p-Kanal-FETs zusätzliche Schaltung hinzufügen (H- und Vollbrücke) siehe Details in Simulationsfile	17.03.25	FG
Floating Common Punkt hat aktuell Tiefpassverhalten: Microcontroller-Einheit mit V_NEG_FB (GND) statt FC verbinden. Änderungen laut Fräsanleitungen.	17.03.25	FG
Ruhestrom der Balancer-Schaltung zu hoch. Schaltungsteile entfernen und Offset bei FB-Ansteuerung hinzufügen (Drain- und FC-Punkt auf ca. 600V im Leerlauf).	30.03.25	FG
Bei allen 5V LDOs 1µF auf den Ausgang, sonst instabil (siehe Datenblatt)	30.03.25	FG
Strommessung NEU (siehe Simulationsfile): - Provisorisch auf Leiterplattenstück - Änderungen lt. Skizze: 1k → 24k, 3k → 51k - Kapazitäten auf nb setzen - Versorgung: Floating Common mit Batterie, da DC-Versorgungen den Frequenzgang stören	30.03.25	FG
MMA 7k5 in Serie zu Supressordioden der Kaskade, um Peakströme zu dämpfen (guter Kompromiss zwischen Dämpfung und Begrenzung)	12.04.25	FG
Vollbrücke Gate-Ansteuerung geändert: Galvanische Trennung über AMC1350 entfällt aufgrund Änderung uC-Potenzials zu GND +3V/-3V Signal reicht, Gate-Vorstufe bekommt +7.5V Offset → volle Aussteuerung möglich, Drain und FC ca. 600V im Leerlauf	13.04.25	FG
Strommessung: Tiefpassfilter vor Impedanzwandler entfernen – laut Messungen vom 13.04.25 nicht notwendig	13.04.25	FG
Behebung von Störungen auf der Vorstufe: R120 = R121 = R158 = R159 = 100R	18.04.25	FG
Halbbrücke: statt 1×500VDC → 2×250VDC, da sonst FC-Punkt im DC-Betrieb nicht stabil bleibt	28.04.25	FG

Tabelle C.1.: Maßnahmenübersicht

Literaturverzeichnis

- [1] Alberto Vella, Giuseppe Galioto, Gianpaolo Vitale, Giuseppe Lullo, and Giuseppe Costantino Giaconia. Gan and sic device characterization by a dedicated embedded measurement system. *Electronics*, 12(7):1555, 2023.
- [2] Keithley Instruments. *Making High Voltage Measurements Safely with the 2470 SourceMeter® SMU Instrument*. Tektronix, application note edition, July 2019. [Online].
- [3] Keithley Instruments. *Source Measurement Unit (SMU) Instruments Technical Information*. Keithley Instruments, 2012. [Online].
- [4] G. De Donno, G. Greco, F. Roccaforte, and F. Giannazzo. Frequency-dependent electrical characterization of gan and sic power devices. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 8(3):2141–2150, 2020.
- [5] Keithley Instruments. Using source measure units to characterize high power semiconductors, 2021. [Online].
- [6] Keithley Instruments. *2650 Series High Power SourceMeter® SMU Instruments*. Tektronix, 2018. [Online].
- [7] Keithley Instruments. *High Voltage 1 kV Capacitance-Voltage Measurements with the Keithley S530-HV Parametric Test System*. Tektronix, 2021. [Online].
- [8] Keithley Instruments. *Model 237 High Voltage Source-Measure Unit*. Tektronix, 2001. [Online].
- [9] Keithley Instruments. *Model 2410 High Voltage SourceMeter Instrument*. Tektronix, 2002. [Online].
- [10] Keithley Instruments. *Model 2461 High Current SourceMeter Instrument*. Tektronix, 2014. [Online].
- [11] Dave Erickson. Diy source measure unit (smu) project, 2020. [Online]; accessed 2025-05-13.
- [12] nVent SCHROFF. EuropacPRO Subracks – Data Sheet, 2023. Accessed: 2025-05-18.
- [13] Texas Instruments. *AMC1350: Precision Isolation Amplifier Datasheet*. Texas Instruments, rev. d edition, May 2020. [Online].
- [14] IXYS Corporation. IXTH02N250 High Voltage Power MOSFET Datasheet, 2016. Accessed: 2025-05-18.

- [15] IXYS Corporation. IXTH10P50P Power MOSFET Datasheet, 2013. Accessed: 2025-05-18.
- [16] Texas Instruments. *TL081, TL081A, TL081B: JFET-Input Operational Amplifiers*. Texas Instruments, rev. h edition, July 2015. [Online].
- [17] DIN EN 60664-1 (VDE 0110-1):2008-01–isolationskoordination für elektrische betriebmittel in niederspannungsanlagen – teil 1: Grundregeln, anforderungen und prüfungen. Beuth Verlag, 2008. Deutsche Fassung der EN 60664-1:2007.

Eidesstattliche Erklärung

Hiermit erkläre ich, dass die vorliegende Arbeit gemäß dem Code of Conduct – Regeln zur Sicherung guter wissenschaftlicher Praxis (in der aktuellen Fassung des jeweiligen Mitteilungsblattes der TU Wien), insbesondere ohne unzulässige Hilfe Dritter und ohne Benutzung anderer als der angegebenen Hilfsmittel, angefertigt wurde. Die aus anderen Quellen direkt oder indirekt übernommenen Daten und Konzepte sind unter Angabe der Quelle gekennzeichnet. Die Arbeit wurde bisher weder im In- noch im Ausland in gleicher oder in ähnlicher Form in anderen Prüfungsverfahren vorgelegt.



Wien, Mai 2025

Florian Gruber